

F12 (Mot 9)

Lavstøy konstruksjonsmetoder

Fra en systemkonstruktørs utgangspunkt er utfordringen:

Gitt en sensor med et kjent signal, en kjent støy, og en kjent impedans og respons karakteristikk, hvordan optimaliserer vi forsterkeren for å oppnå lavest mulig ekvivalent inngangsstøy ?

Forsterkeren må matches til sensoren. Denne matchingen er essensen i lavstøykonstruksjon !

Når en konstruerer en forsterker for en spesiell applikasjon så er ofte visse spesifikasjoner gitt. Hvis disse ikke kan tilfredsstilles må en gjøre kompromisser: Eksempler på spesifikasjoner er:

- forsterkning (gain)
- båndbredde,
- impedansnivå,
- tilbakekobling (feedback),
- stabilitet,

- dc forsyning,
- kostnader,
- areal (for ASICs), og
- signal-til-støy krav.

En vanlig måte ved konstruksjon er at en først fokuserer på båndbredde og forsterkning for deretter å se på støy. Når støy også er viktig bør en ta utgangspunkt i støy allerede fra begynnelsen av !

1. For å oppnå optimal støy så er det nødvendig å velge riktig inngang og forsterker element: FET eller BJT !
2. Deretter velges operasjonspunktet.
3. Så velges en kretskonfigurasjon: Felles emitter/source, kollektor/drain eller base/gate.
4. Tilbakekobling og filtrering velges deretter for å møte andre konstruksjonskrav.

9.2 Konstruksjonsprosedyre

La oss anta at kildeimpedansen $Z(f)$ og forforsterkerens støygeneratorer $E_n(f)$ og $I_n(f)$ er avhengige av frekvensen f .

Absolutt minimal ekvivalent inngangsstøy vil være bestemt av disse. Hvis man opererer på bare en frekvens f med (uendelig) smal båndbredde bør en bruke et nettverk som matcher $R_0 = E_n(f)/I_n(f)$ med $Z(f)$. Det samme vil selvfølgelig være tilfelle hvis $Z(f)$, $E_n(f)$ og $I_n(f)$ ikke forandrer seg vesentlig med f . Ellers, når signalet har en viss båndbredde så må en integrere over båndbredden. En kan bruke programmer (f.eks. PSpice) for å utføre dette integralet. Den resulterende analysen kan indikere at det er for mye støy til å møte kravene eller den kan indikere at et annet operasjonspunkt er mer gunstig. Hvis det ikke er mulig å tilfredstille støykravene på dette tidspunkt kan ikke noe arkitektur rundt inngangstransistoren redusere støyen til et akseptabelt nivå.

Støyen i det første trinnet må være liten for å oppnå lav totalstøy for systemet. Hvis forsterkningen i første trinnet er stor nok vil en ofte kunne se bort fra de etterfølgende trinn. I høyfrekvens trinn vil dette ofte ikke være tilfelle. Gain-bandwidth produktet er så lite at forsterkningen ikke er tilstrekkelig ved ønsket frekvens. En trenger da flere trinn etter hverandre og støybidrag fra etterfølgende trinn må det også tas hensyn til.

Når en har valgt forforsterker velger en biasnettverk og kraftforsyning. Så beregner en støyen for hele systemet. Deretter kan en legge til tilbakekoblinger for å få riktig impedans, forsterkning og frekvensrespons.

Vil en i en lavstøy applikasjon alltid konstruere forsterkeren for lavest mulig støy ?

Nei, ikke hvis NF er mindre enn 2 til 3 dB. En NF på 3dB betyr at forsterkeren bidrar like mye som kilden og totalstøyen er $\sqrt{2}$ ganger så stor som hver av elementene. Hvis stor innsats medfører at NF går mot en meget lav verdi vil totalstøyen gå mot $1/\sqrt{2}$ av totalstøyen ved NF=3dB. D.v.s. at ved å gå under 3dB kan en bare oppnå en reduksjon på opptil 30% av 3dB-støyen.

I f.eks. en sender og mottager vil en reduksjon i støyen på 3dB tilsvare en dobling av sendereffekten. Det kan være signifikant. Det kan bety f.eks. høyere datarate, bedre billedkvalitet eller lenger rekkevidde.

En annen mulighet er å konstruere et system slik at det opererer med en reaktiv kilde med bare en liten resistiv motstand. F.eks. vil en spole og en liten seriemotstand kunne gi tilnærmet ingen

termisk støy. Men leddet $I_n X_L$ vil dominere ved høyere frekvenser.

For å oppnå lav støy, fokuser først og fremst på lavest mulig ekvivalent inngangsstøy og ignorerer NF.

9.3 Valg av aktivt inngangselement.

Alternativer: BJT eller FET, enten som diskre komponent eller på inngangen av en IC. Viktige parametere ved valg av inngangselement er kildeimpedans og frekvensområde. Figur 9.1 fra boken kan gi en viss indikasjon.

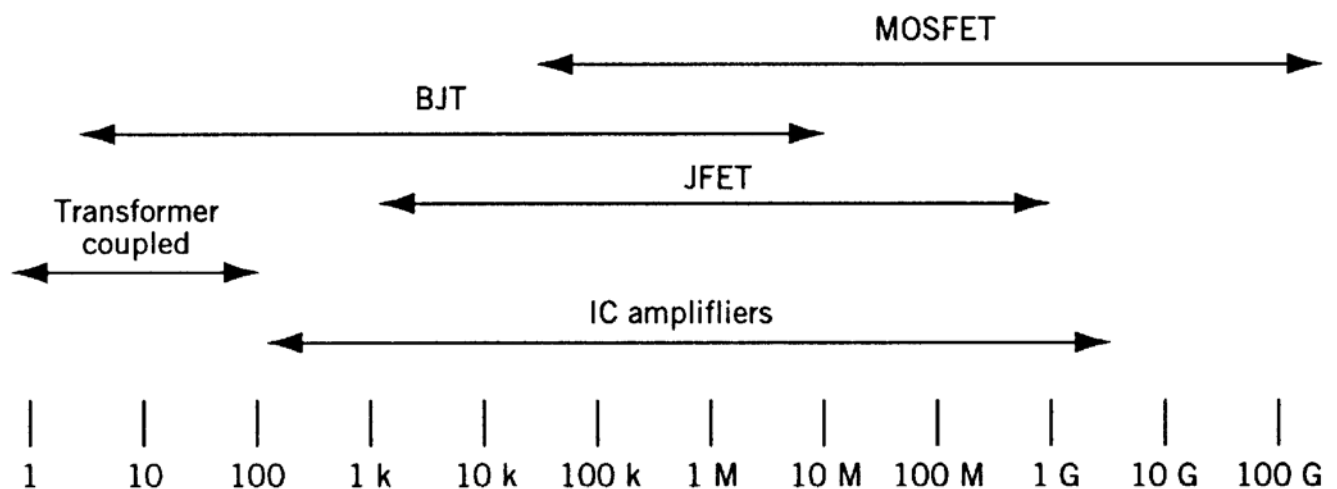


Figure 9-1 Guide for selection of active input devices.

Ved de laveste inngangsmotstandene er det ofte nødvendig å bruke trafoer for å matche kildemotstanden mot forsterkerens R_o .

Bipolare transistorer (diskre eller på inngang av IC) er ofte gunstig ved impedansstørrelser i mellomområdet. R_o reguleres ved f.eks. å øke kollektor strømmen for lave motstander og motsatt. Det er en liten forskjell på *nnp* og *pnp*-transistorer:

- *pnp* har en lavere basemotstand p.g.a. høyere mobilitet i *n*-basen. Basen har dermed en lavere termisk støyspenning og kan brukes ved lavere kildemotstander.
- På den annen side har *nnp*-transistorer ofte en noe høyere β_0 og f_T . Dette vil være gunstig ved større kildemotstander ved høyere frekvenser.

Ved større kildemotstander så er FET mer aktuelt på grunn av lav I_n .

Når kildemotstanden kan variere over et stort område så vil ofte JFET bli foretrukket. En JFET har en E_n som er litt høyere enn en BJT men en I_n som er signifikant lavere. Dette er spesielt viktig når en arbeider med en reaktiv kilde over et stort frekvensområde siden kilde impedansen er lineært relatert til frekvensen. FETen er også godt egnet som spenningsforsterker p.g.a. høy inngangsmotstand og lav inngangskapasitans.

Ved de høyeste kildemotstandene er MOSFET å foretrekke p.g.a. svært lav I_n . I læreboken står det at MOSFETen har flickerstøy som er mellom 10 og 100 ganger så høy som en JFET og en

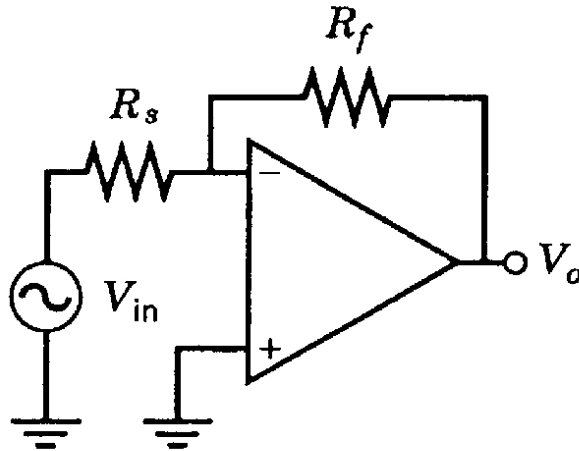
BJT. Det er forventet at denne vil bli forbedret etterhvert som prosesseringsteknologien utvikles. MOSFET (CMOS/BiCMOS) har andre sterke fordeler (også ikke-støy relaterte) som gjør at MOSFET kan være mer attraktiv: Lav kostnad, lav effekt, kompakt digital logikk, stor integrasjonsgrad av analog og digital logikk på samme brikke. Det siste gjør også at en kan ha avanserte analoge og digitale støyreducerende arkitekturer/algoritmer implementert på samme brikke. Integrasjonsgraden har både negative og positive effekter med hensyn på koblingsstøy. På den ene siden blir ledere kortere og sløyfer mindre og vil dermed ikke ta opp støy så lett, mens på den andre siden blir avstander mindre slik at koblingsstøy for eksempel via substratet blir et større problem.

Ved lav kilde impedans vil bipolarart inngangstrinn muligens være å foretrekke mens ved høy inngangsimpedans vil I_n få større betydning og MOSFETens lave I_n vil gjøre den best egnet.

Tilbakekobling

Etter å ha bestemt type av inngangstransistor, operasjonspunkt, og forsterkerarkitektur så velger vi tilbakekobling for å få ønsket inngangsimpedans, forsterkning og frekvensrespons. Som vist i kap. 3 så endrer ikke tilbakekoblingen den ekvivalente inngangstøyen (bortsett fra eventuelle tillegg p.g.a. for eksempel termisk støy i tilbakekoblingsmotstanden). Men utgangssignal og utgangsstøy vil bli påvirket.

Hvis målet er lav inngangsimpedans kan en bruke en arkitektur som dette:



Lav inngangsimpedans er viktig når en skal måle strøm. Inngangsimpedansen reduseres proporsjonalt med forholdet mellom open-loop og closed-loop forsterkningen. Denne måten å redusere inngangsimpedansen er effektiv hvis en ønsker å redusere frekvensresponsens avhengighet av inngangskapasitansen.

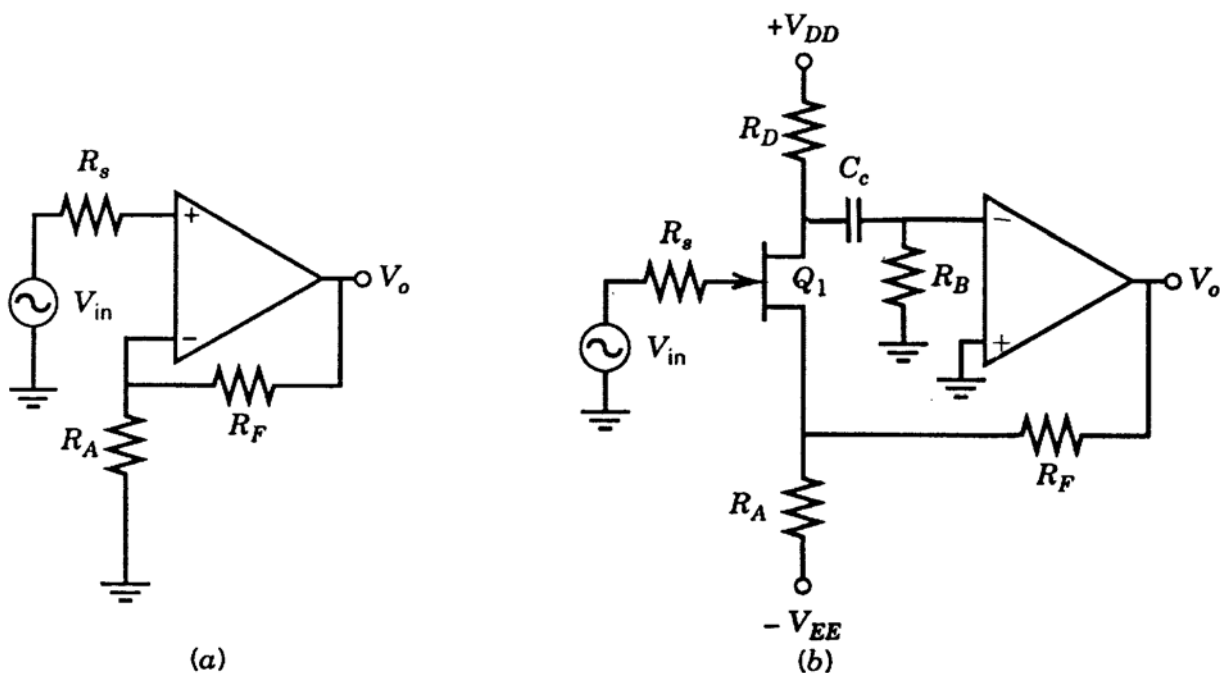


Figure 9-3 High-input-impedance amplifiers: (a) Noninverting amplifier and (b) CS stage added for higher input resistance.

Kretsen til venstre har høy inngangsimpedans og redusert inngangskapasitans. Høy inngangsimpedans er nødvendig når det er et spenningsignal fra en høyimpedans kilde som skal måles. Figuren til høyre har en ekstra transistor på inngangen som øker inngangsimpedansen.

Båndbredden og krav til kilden

Båndbredden til inngangsførsterkere bør ikke være større en strengt nødvendig for å få igjennom signalet. Unødvendig ekstra båndbredde gir mer støy.

Generell støykarakteristikk for BJT indikerer at støyen er konstant og lavest ved mellomfrekvensene. Generelt vil en økning av kollektorstrømmen øke $1/f$ -støyen og redusere høyfrekvent støy (d.v.s. intern koblingsstøy). D.v.s. at strømmen må tilpasses den enkelte oppkobling og applikasjon og at støyen må finnes ved å integrere over hele det aktuelle frekvensområdet.

Induktiv kilde gir størst kildeimpedans for høye frekvenser. Dermed vil lav E_n være viktig ved lave frekvenser mens lav I_n vil være viktig ved høye frekvenser. Løsningen vil da kunne være en BJT med lav kollektor strøm eller en FET med lav E_n ved lave frekvenser.

Kilde med kapasitiv shunt medfører at E_n vil være mest kritisk. Løsningen vil da kunne være

en bipolar transistor med stor kollektorstrøm for å minimalisere En . Hvis kildemotstanden er stor så kan det være nødvendig å bruke en FET med lav En ved høye frekvenser.

Når det gjelder sensorer som er både induktive og kapasitive så vil mye være avhengig av hvor resonansfrekvensen er i forhold til frekvensbåndet til det ønskede signalet. Ved resonans vil støyen være minimal mens forholdene for det ønskede signalet kan være vanskelig. Over og under vil forholdene være helt forskjellige og variere sterkt. En FET som har både lav En og lav In vil kanskje være det beste. Beste løsning er ofte å plassere resonansen ved øvre grense for ønsket frekvens område.

Høy frekvens og høy kildeimpedans krever lav In ved aktuelt frekvensområde. I tillegg kreves lav inngangskapasitans for å sikre adekvat frekvens respons. Dette kan oppnås med en FET som opererer som en spenningsfølger eller en emitter følger med liten kollektorstrøm.

Inngangskapasitansen kan reduseres ytterligere ved å bruke negativ tilbakekobling.

Ekvivalent inngangsstøy

Uttrykket for ekvivalent inngangsstøy kan skrives:

$$E_{ni}^2 = E_t^2 + E_n^2 + I_n^2 |Z_s|^2$$

Z_s er total impedansen til kilden. E_t er støyen i kilden. Hvis støyen er rent termisk vil E_t være støyen som skyldes realdelen av kildeimpedansen.

I det følgende vises ekvivalent inngangsstøy for to forsterkere. Kurvene kan gjelde en enkelt frekvens eller de kan gjelde integralet over et frekvensbånd.

Vi må her huske på at kurven for E_t gjelder med motstand på abscisseaksen mens kurven for $I_n |Z_n|$ gjelder med impedansen på abscisseaksen. Stiplet kurve for totalstøy er dermed bare riktig når kildeimpedansen er rent resistiv og ikke har induktive/kapasitive elementer.

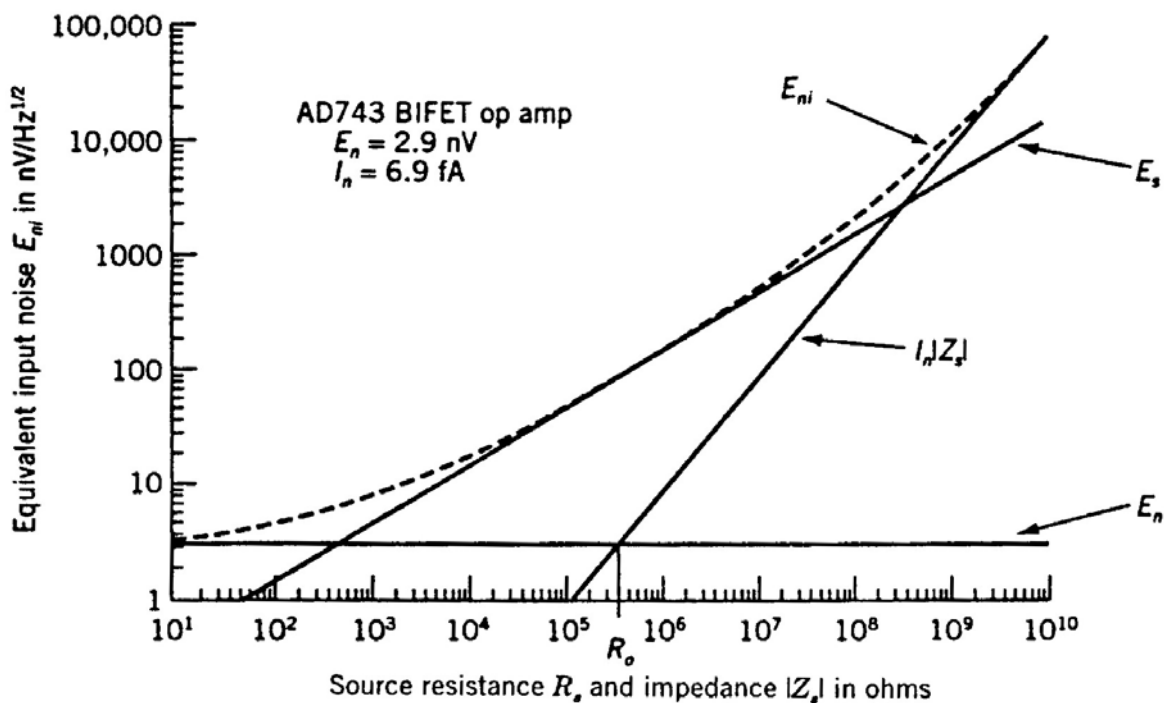


Figure 9-4 Plot of total equivalent input noise versus source resistance for an AD743 BIFET op amp.

Vi ser at FET forsterkeren AD743 har optimal kildemotstand ved $420\text{k}\Omega$ og at forholdsvis god tilpassning kan oppnås i hele området fra 600Ω til $300\text{M}\Omega$

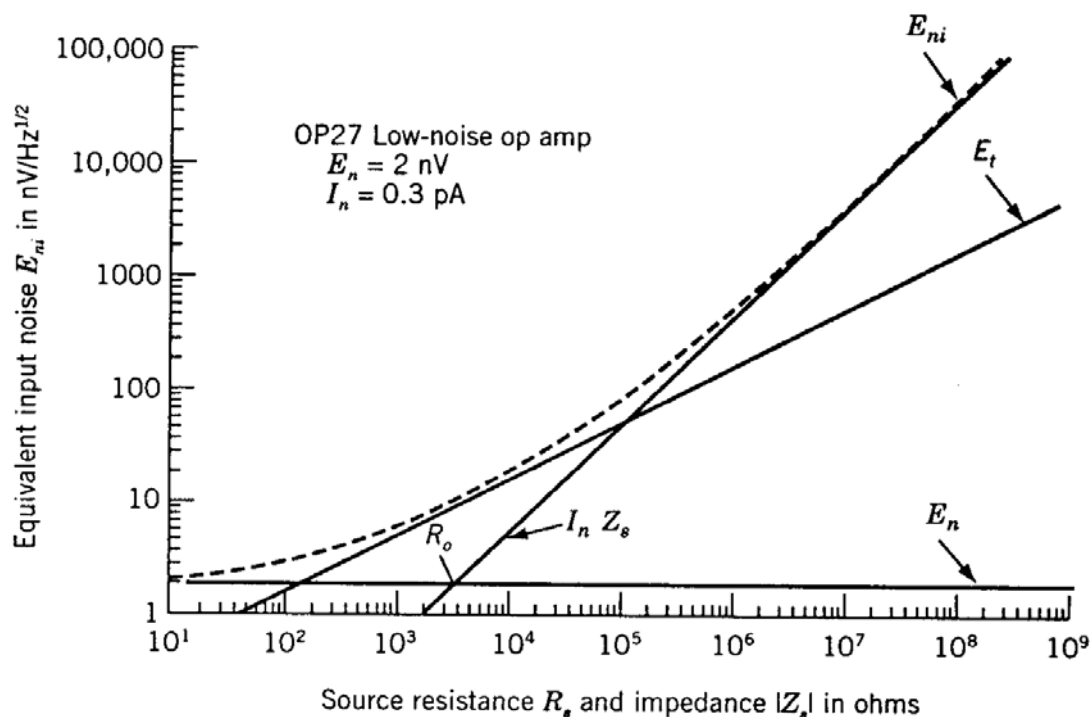


Figure 9-5 Equivalent input noise for an OP-27 low-noise bipolar op amp.

Den bipolare forsterkeren OP27 har optimal kildemotstand ved $6.7\text{k}\Omega$ og har forholdsvis god tilpassning i området fra 200Ω til $200\text{k}\Omega$.

Når sensoren/kilden ikke er gitt så velges en sensor med høyt S/N nivå og impedans nærmest mulig hva som er optimalt for forsterkeren. Hvis kildemotstanden er mindre enn den optimale så vil mer motstand i serie ikke redusere ekvivalent inngangstøy men derimot øke denne. Økning av kildemotstanden lønner seg bare når signalet økes tilsvarende.

Når sensoren/kilden er gitt så velges E_n og $InZs$ gjennom valg av inngangstransistor, oppkobling etc. slik at E_{ni} blir minst mulig. Hvis for eksempel kildemotstanden er 100Ω så vil den bipolare forsterkeren OP27 ha minst støy mens hvis kildeimpedansen er $1M\Omega$ så vil AD743 gi minst støy.

Transformator kobling

Når sensorens impedans er veldig forskjellig fra optimal kildemotstand for forsterkeren så vil en trafo kunne være løsningen. Dette gjelder for eksempel ved veldig lave kildemotstander.

Figur 5-6 indikerer at for meget lave kildemotstander oppnås lavest ekvivalent inngangsstøy ved strømmer rundt 10mA.

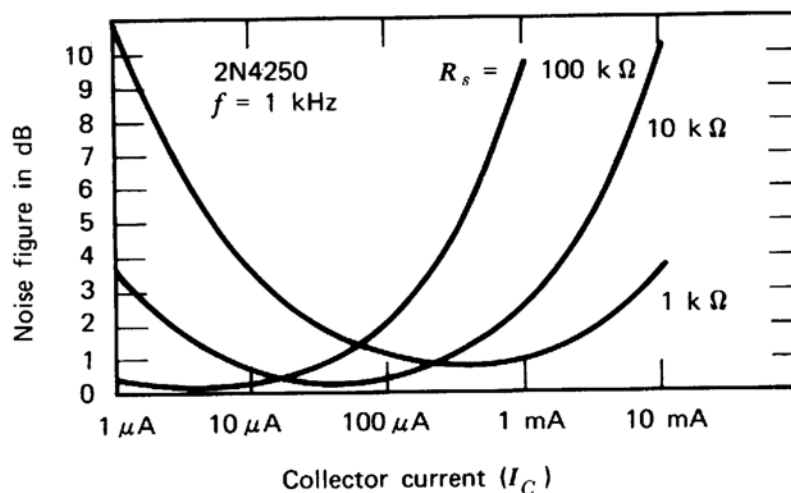
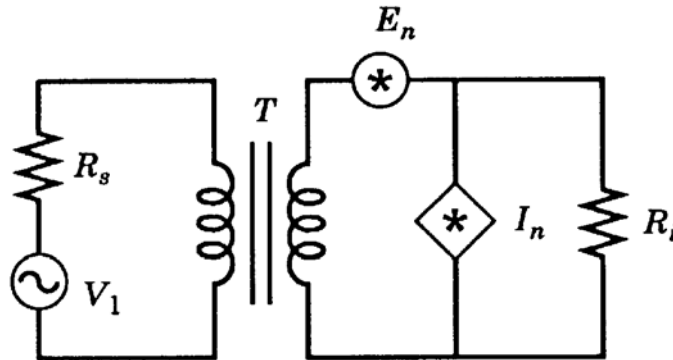


Figure 5-6 Effect of collector current and source resistance on noise figure.

Men denne høye strømmen gir dårlig optimal støyfaktor. Hvis en bruker en transformator kobling, så kan en lavere I_C benyttes og støyen reduseres.

Målet er å gjøre den transformerte kildemotstanden lik forsterkerens optimale kildemotstand.



Transformert til kildesiden blir ekvivalent støyspenning:

$$E'_n = \frac{E_n}{T}$$

Ekvivalent støystrøm blir:

$$I'_n = T I_n$$

Forsterkerens transformerte optimale kildemotstand kan uttrykkes:

$$R'_o = \frac{E'_n}{I'_n} = \frac{E_n}{T^2 I_n} = \frac{R_o}{T^2}$$

Så velger vi T slik at R'_o blir lik R_s (eller mer nøyaktig: Z_s). Da ser forsterkeren en kildemotstand lik den optimale.

Konstruksjonseksempel #1:

Mål:

Vurdere forskjellige inngangstrinn gitt operasjonsfrekvens 10kHz og kilde motstand $100\text{k}\Omega$.

Alternativer:

- Standard OPAMP krets
- Diskre bipolar transistor
- Diskre JFET
- Diskre NMOS
- Diskre PMOS
- ASIC med npn-inngang
- ASIC med pnp-inngang
- ASIC med NMOS-inngang
- ASIC med PMOS-inngang

Ved de første 5 alternativene vil vi velge mellom tilgjengelige standard komponenter som tilbys oss av leverandører. Komponentene kan være karakterisert med verdier og kurver som beskriver disse. Vi vil bare kunne velge fritt mellom de komponenter som er tilgjengelig og ikke kunne velge fritt for eksempel transistor størrelse, inngangskapasitans etc. For ASIC alternativene vil vi mye mer fritt kunne velge

akkurat de størrelser på fysiske og elektriske parametere som vi ønsker. Men vi vil være begrenset av den teknologien vi har valgt. Det betyr for eksempel at vi ikke kan velge JFET transistor i en vanlig BiCMOS-prosess. Vi vil beskrive elektriske størrelser som for eksempel støy og forsterkning som matematiske uttrykk som er en funksjon av bredder og lengder av transistorer m.m. Vi vil dermed kunne optimalisere f.eks størrelse slik at vi får nøyaktig den transistor størrelsen som er optimal.

Eksempel MOSFET:

$$En^2 = \frac{8kTg_m/3}{g_m^2} + \frac{(K_F I_{DQ}^{AF}) / (fC_{ox}L_{eff}^2)}{g_m^2}$$

$$In^2 = 2qI_{gs} + 4kT \cdot \frac{\omega^2 g_m R_L^2 C_{gd} C_L}{1 + \omega^2 R_L^2 C_L^2}$$

Eksempel Bipolar:

$$En^2 = 4kTr_x + 2qI_C r_e^2 + \frac{2qf_L I_B^\gamma r_x'^2}{f} + 2qI_C r_x^2 \left(\frac{f}{f_T} \right)^2$$

$$In^2 = 2qI_B + \frac{2qf_L I_B^\gamma}{f} + 2qI_C \left(\frac{f}{f_T} \right)^2$$

I boken beskrives bare de tre første alternativer og det er bare de vi vil diskutere videre.

Integrerte forsterkere

Først vil vi vurdere integrerte forsterkere.

Appendix A viser karakteristikken til en rekke forsterkere og vi vil velge mellom disse. Vi avleser E_n og I_n ved 10kHz og får da følgende tabell: (Ikke overensstemmelse med bokens avleste verdi for $\mu A741$).

Integrerte forforsterkere			
	E_n (nV/\sqrt{Hz})	I_n (fA/\sqrt{Hz})	E_{ni} (nV/\sqrt{Hz})
OP27/OP37 Bipolar	3,5	850,0	85,1
TL061 JFET	45,0	90,0	45,9
TL071 JFET	20,0	55,0	20,7
OP97 super beta Bipolar	18,0	7,0	18,0
$\mu A741$ Bipolar	10,0	650,0	65,8
AD745 BiFET	3,0	50,0	5,8
TLE2027/2037 Bipolar	2,5	600,0	60,1
Lin CMOS	10,0	45,0	11,0

E_{ni} lengst til høyre er $\sqrt{(E_n^2 + I_n^2 * 100k\Omega^2)}$. Vi ser at det er forskjellige forsterkere som har henholdsvis lavest E_n , I_n og E_{ni} .

Hvis kildemotstanden på $100k\Omega$ er rent resistiv vil den bidra med en støy på $40nV^2/\sqrt{Hz}$.

Benyttet sammen med AD745 så blir samlet støy $40,4nV^2/\sqrt{Hz}$ hvorav altså kildestøyen vil være dominerende.

Diskre JFETs

Appendix B viser grafisk fremstilling av karakteristikken for flere JFET-transistorer.

Tabellen under viser verdier for En og In avlest ved 10kHz.

JFET			
	En (nV/ \sqrt{Hz})	In (fA/ \sqrt{Hz})	Eni (nV/ \sqrt{Hz})
2N2609 n-channel JFET	3,0	40,0	5,0
2N3460 n-channel JFET	4,0	10,0	4,1
2N3684 n-channel JFET	4,0	8,0	4,1
2N3821 n-channel JFET	2,5	5,0	2,5
2N4221A n-channel JFET	5,5	7,0	5,5
2N4416 n-channel JFET	2,0	13,0	2,4
2N5116 p-channel JFET	5,0	33,0	6,0

Eni lengst til høyre er $\sqrt{(En^2 + In^2 * 100k\Omega^2)}$.

For den minst støyende transistoren (2N4416) er totalstøyen inkludert termisk støy for 100k Ω motstanden lik $40,1nV^2/\sqrt{Hz}$. D.v.s. kildestøy er sterkt dominerende.

Diskre bipolare

I appendix C gis det en del grafiske karakteristikker for noen diskre bipolare transistorer. Under vises avleste verdier for tre av transistorene. For hver av transistorene avleses det verdier for fem kollektorstrømmer.

Bipolar			
	E_n (nV/\sqrt{Hz})	I_n (fA/\sqrt{Hz})	E_{ni} (nV/\sqrt{Hz})
2N930 npn			
1 μ A	15,0	<u>74,0</u>	<u>16,7</u>
10 μ A	5,4	200,0	20,7
100 μ A	<u>3,4</u>	630,0	63,1
1mA	<u>3,4</u>	2300,0	230,0
10mA	5,4	13000,0	1300,0
2N4124 npn			
1 μ A	15,0	86,0	17,3
10 μ A	4,3	<u>17,0</u>	<u>4,6</u>
100 μ A	1,8	400,0	40,0
1mA	<u>1,3</u>	1300,0	130,0
10mA	<u>1,3</u>	4000,0	400,0
2N4250 and 2N3964 pnp			
1 μ A	15,0	<u>80,0</u>	17,0
10 μ A	4,6	100,0	<u>11,0</u>
100 μ A	1,8	290,0	29,1
1mA	<u>1,6</u>	860,0	86,0
10mA	<u>1,6</u>	2700,0	270,0

Vi ser at høy strøm reduserer E_n men øker I_n .
 Hva som er gunstigst vil dermed være meget avhengig av kildeimpedansen. For alle gjelder at det vil være en strøm som gir minimal støy. Av de tre vurderte transistorene er det 2N4124 med $I_C=10\mu\text{A}$ som gir minst støy $= 4.6nV^2/\sqrt{\text{Hz}}$. Med kildemotstanden blir totalstøyen lik $= 40,3nV^2/\sqrt{\text{Hz}}$.

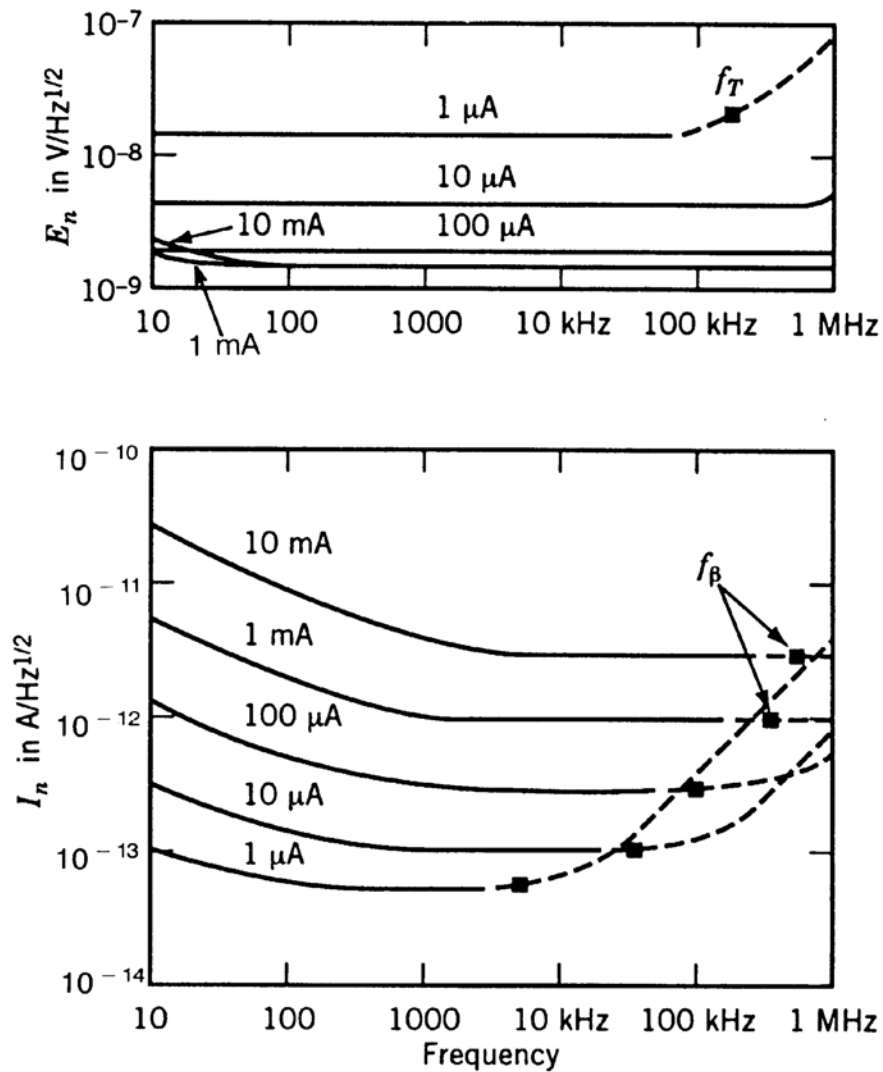


Figure 5-9 E_n and I_n performance of a 2N4250 transistor.

Konstruksjonseksempel #2:

Mål:

Målefrekvens på 100Hz og motstand varierende mellom 5 og 500Ω.

Løsning:

Ved å studere de grafiske fremstillingene i appendix C ser vi at 100kΩ er en gunstig inngangsimpedans. Vi vil matche vår kildemotstand mot denne. Vi regner ut fra en kildemotstand som er geometrisk i midten av det aktuelle området og velger 50Ω.

$$T^2 = \frac{R_{opt}}{R_s} = \frac{10k\Omega}{50\Omega} = 200$$

$$T = \sqrt{200} = 14.14$$

Når R_s er 5Ω så blir motstanden på sekundærsiden 1kΩ mens når R_s er 500Ω så er den på sekundærsiden lik 100kΩ.

DC-motstanden (resistiviteten) i spolen må være vesentlig mindre enn de speilede motstandene over. D.v.s på primærsiden vesentlig under 5Ω. Den parasittiske motstanden R_C (se fig 8-17 side

201) må være vesentlig større en største motstand. D.v.s. på primærsiden vesentlig større enn 500Ω f.eks. $10k\Omega$.

Så velger vi en bipolar transistor ut fra grafisk karakteristikk gitt i appendix C. Vi skal finne den transistor som har minst støy ved 100Hz for en kildemotstand fra $1k\Omega$ til $100k\Omega$.

Eksempel 2N4250:

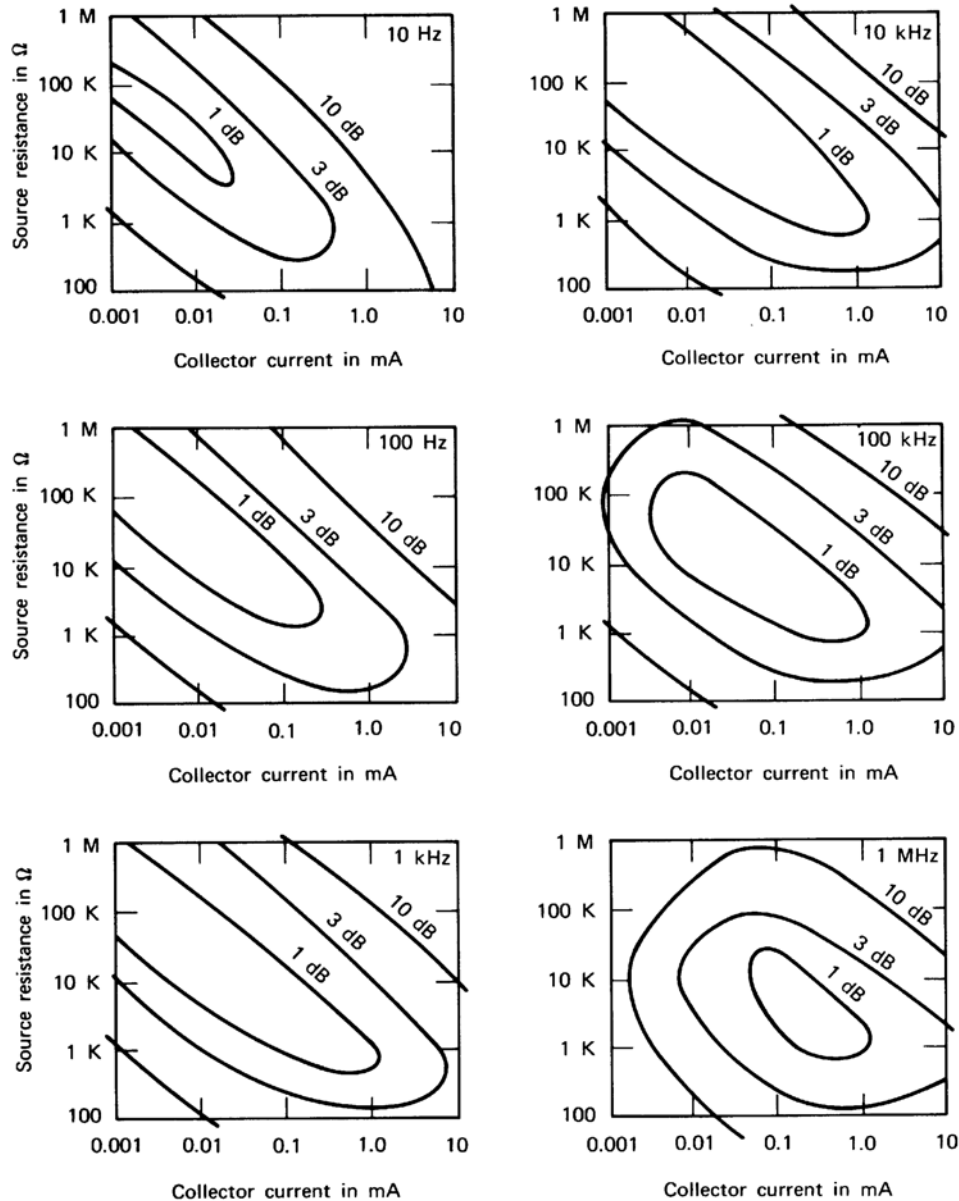


Figure 5-8 Contours of constant narrowband noise figure.

I 100Hz skjemaet ser vi at 1dB området strekker seg fra ca. $1\text{k}\Omega$ & $100\mu\text{A}$ mot $100\text{k}\Omega$ & $1\mu\text{A}$. Ved $10\text{k}\Omega$ ser det ut som sentrumet av 1dB området er ca. $30\mu\text{A}$

Ved å studere alle skjemaene i appendix C kan en sette opp følgende tabell for 100Hz:

Transistor	Karakteristikk ved 100Hz
2N930	Liten 3-dB kontur
2N4124	Stor 3-dB kontur
2N4125	Liten 1-dB kontur
2N4250	Stor 1-dB kontur for stor og medium R_s
2N4403	Stor 3-dB kontur
2N5138	Stor 3-dB kontur
MPS-A18	Medium 1-dB kontur for høy R_s

Ut fra tabellen ser vi at transistoren vi så på i stad er den best egnede.

Vi avleser E_n og I_n for 2N4250 ved $30\mu\text{A}$ til $E_n=3nV/\sqrt{\text{Hz}}$ og $I_n=0.3pA/\sqrt{\text{Hz}}$. Dette gir ikke overraskende en $R_{opt}=E_n/I_n=10k\Omega$. Disse verdien gjelder på sekundær siden. For å regne oss over til primærsiden deles E_n på

turnforholdet mens In deles på det samme forholdet.

Vi setter opp i tabell egenskaper for henholdsvis nedre og øvre grense for kildemotstand samt geometrisk middel.

R_s	5Ω	50Ω	500Ω
R_2	$1\text{k}\Omega$	$10\text{k}\Omega$	$100\text{k}\Omega$
E_t	$0.284\text{nV}/\sqrt{\text{Hz}}$	$0.89\text{nV}/\sqrt{\text{Hz}}$	$2.82\text{nV}/\sqrt{\text{Hz}}$
E_{ni}	$0.355\text{nV}/\sqrt{\text{Hz}}$	$0.946\text{nV}/\sqrt{\text{Hz}}$	$3.55\text{nV}/\sqrt{\text{Hz}}$
NF	1.94dB	0.460dB	1.96dB