



In1020 - Pipeline

Omid Mirmotahari og Yngvar Berg



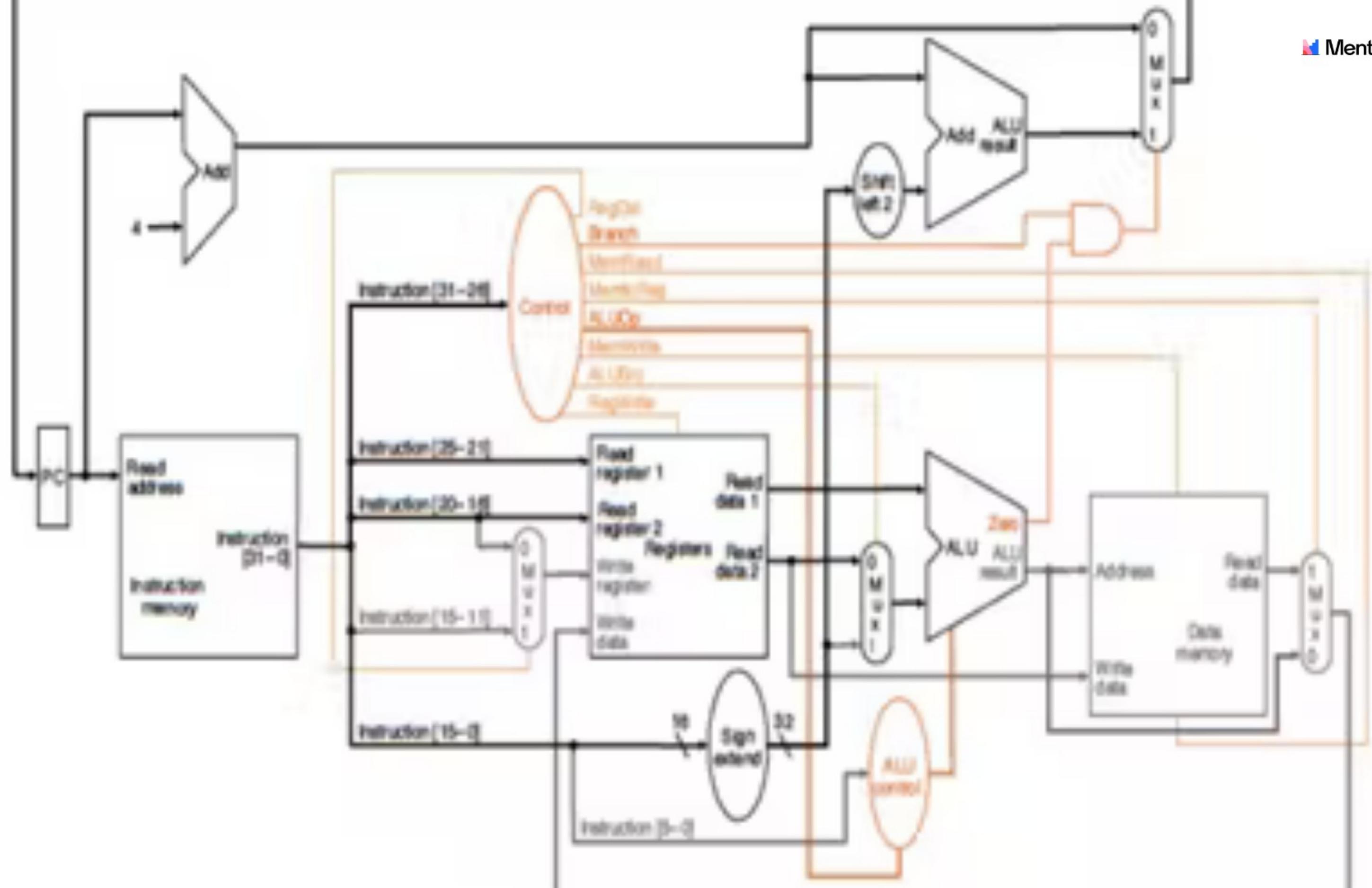
Dagens forelesning

- Eksamen!!!
- Neste forelesning?
- Hva er en BUS?
- Lengden av en klokkesykel
- Hvordan virker en pipeline
- Ulike typer av minne
- Utlesing av minne



BUS

- Kommunikasjonskanal (mellom registre, ALU, minne og I/O enheter)
- kan deles mellom flere enheter, men kun en som kan sende av gangen
- Internt i en CPU er den en eller flere bus(er) som overfører data mellom interne registre.



Én klokkesykels CPU

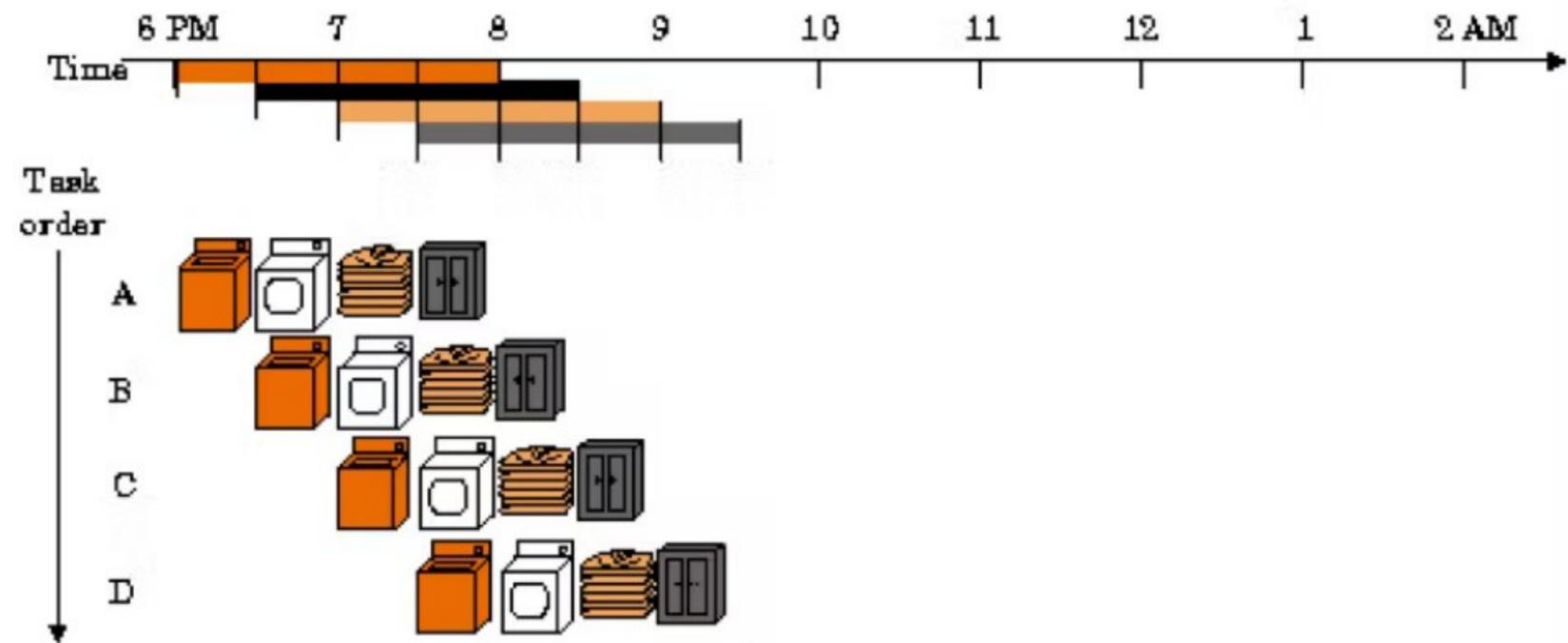
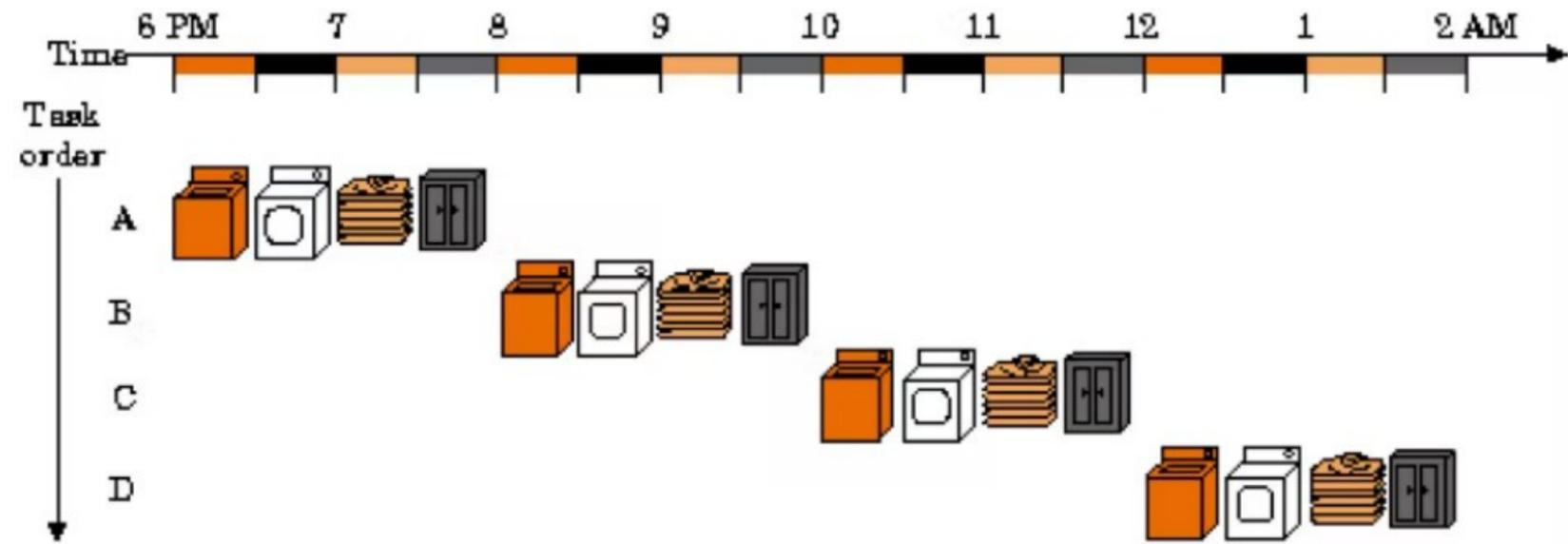
- Klokkeperioden må være like lang som den lengste forsinkelsen for enhver instruksjon gjennom data-path'en
- Resultat: Raskere instruksjoner tvinges til å bruke mer tid enn nødvendig
- Mulig løsning: Klokke med variabel periode
- Vurdering: Vanskelig å implementere



Pipeline

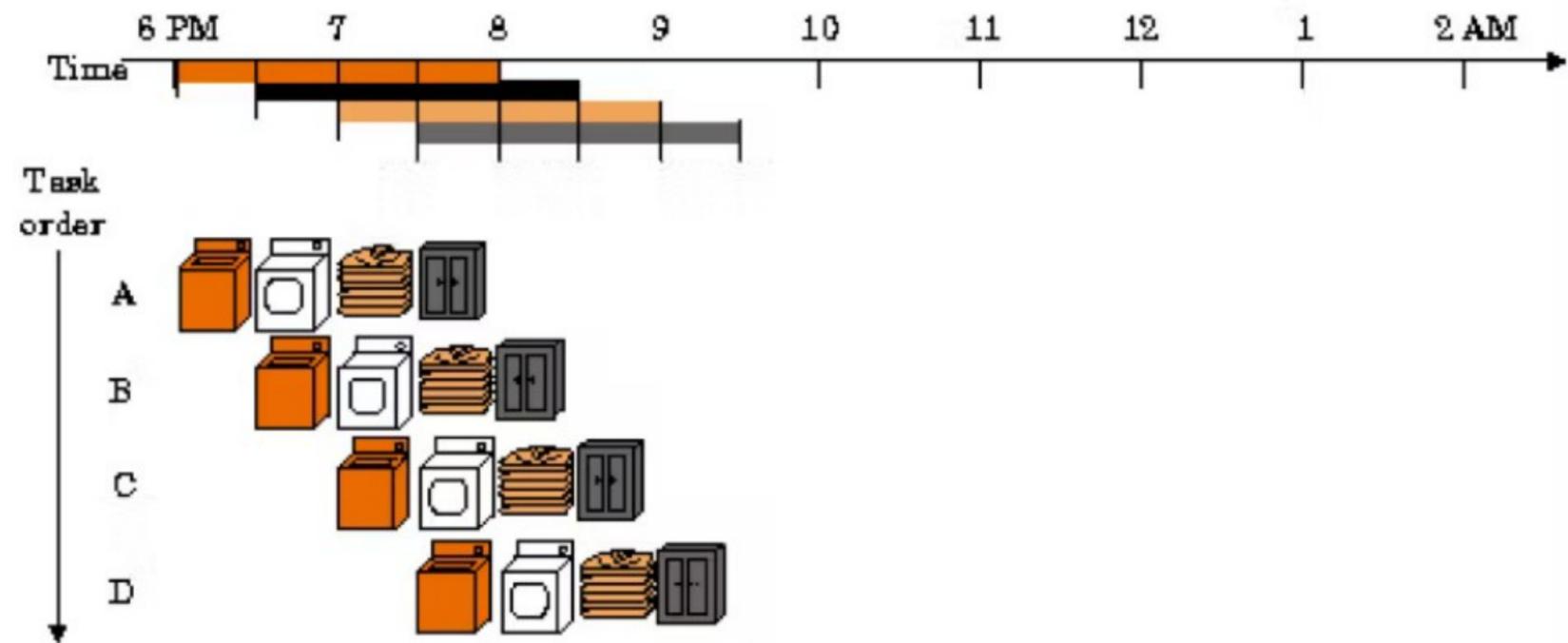
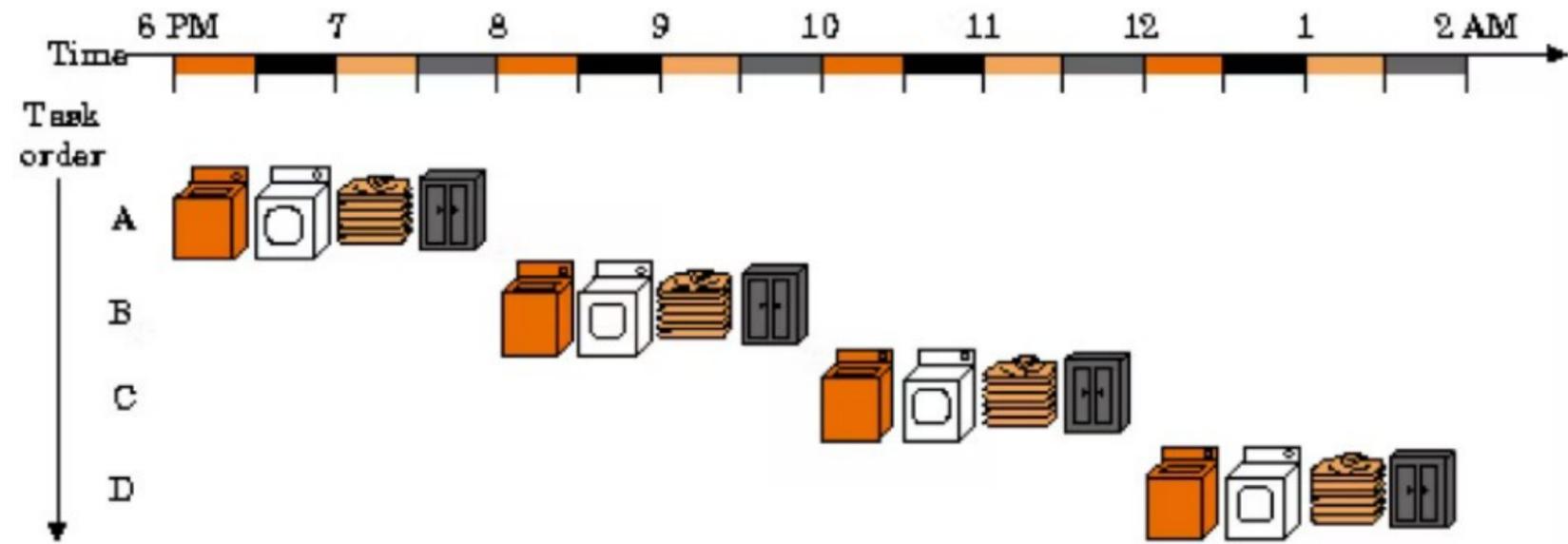
- Samlebåndsprinsipp
- Dele opp instruksjonen i uavhengige deler
- Neste instruksjon settes i gang før forrige instruksjon er helt ferdig
- NB!! Hver instruksjon tar like lang tid å utføre

Analogi: Klesvask

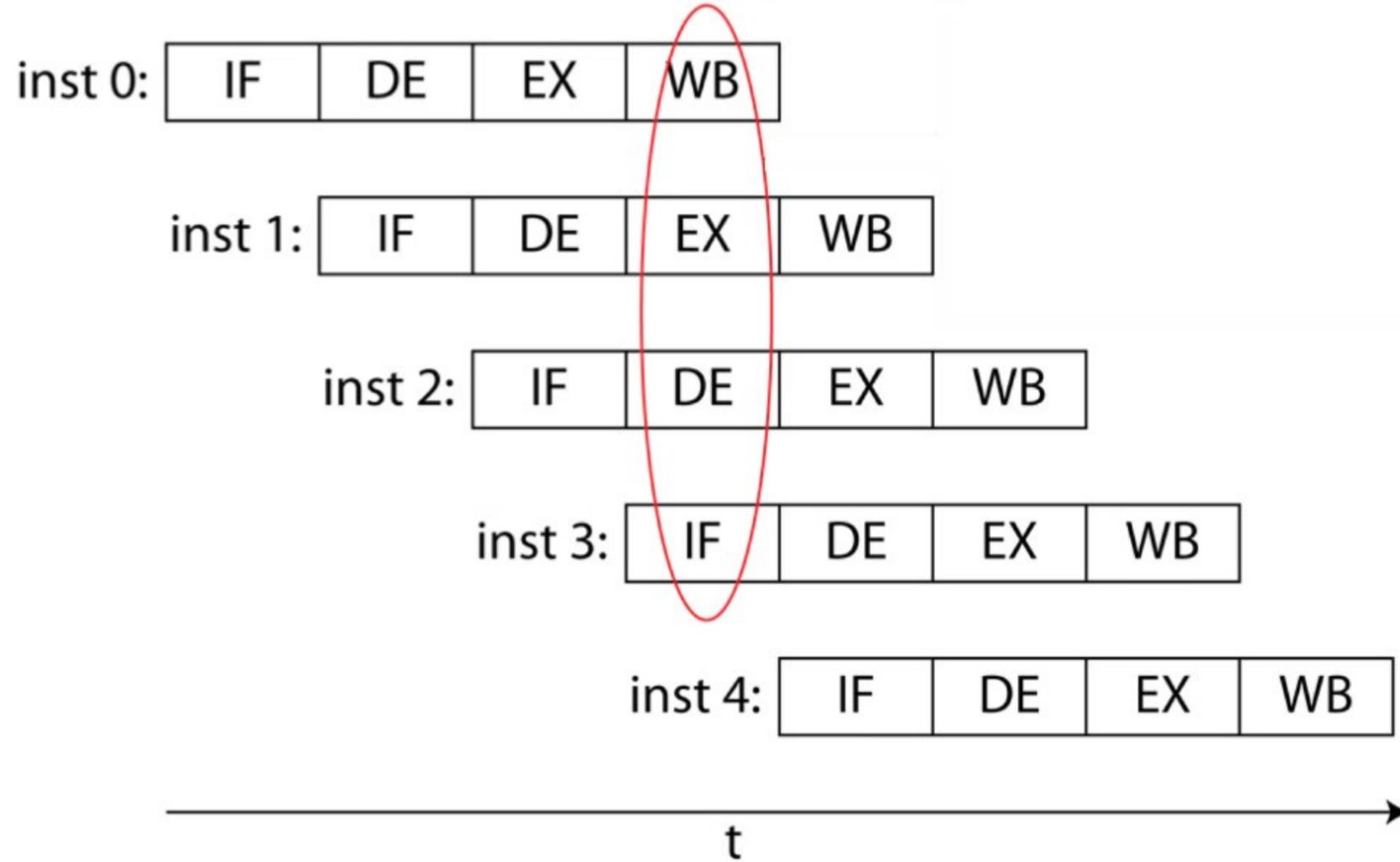


Pipeline med subinstruksjoner

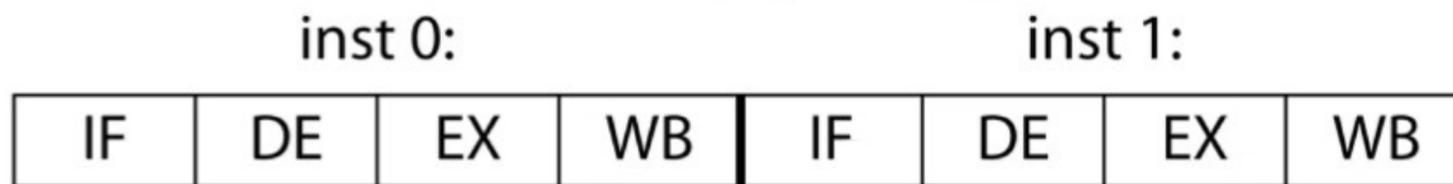
- IF - Instruction fetch
- DE - Decode instruction
- EX - Execute
- WB - Write Back

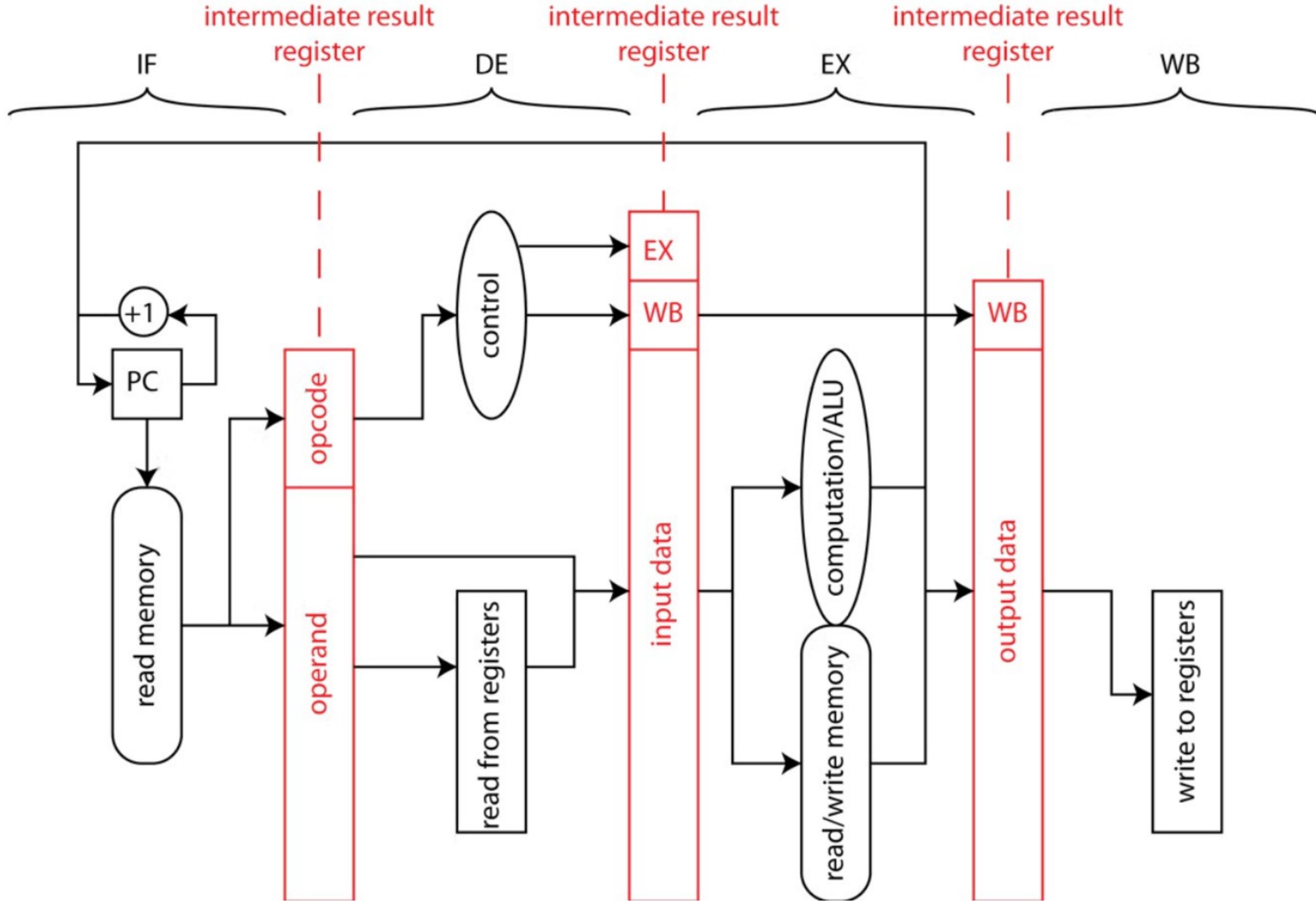


with pipelining



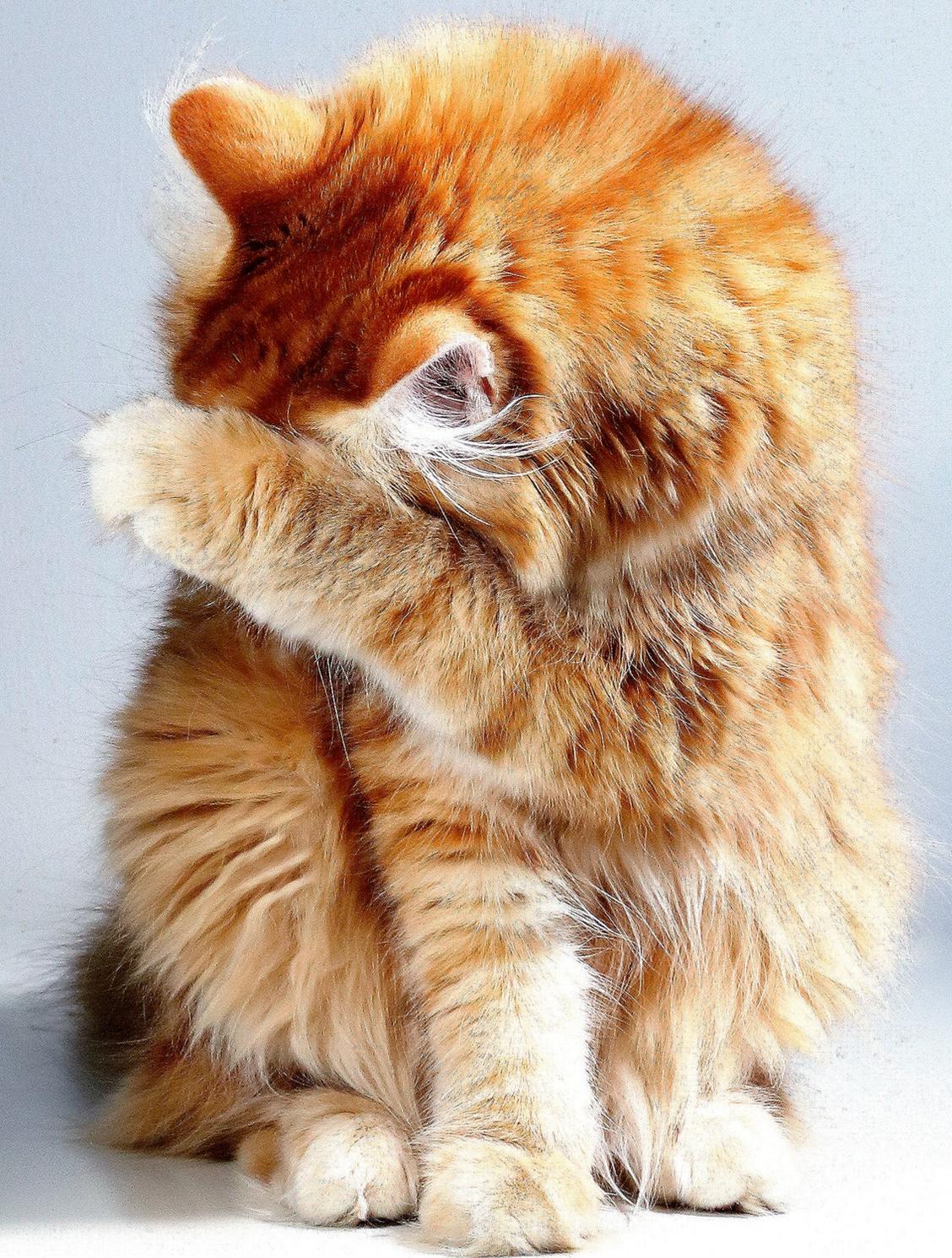
without pipelining





Pipeline med flere trinn

- Denne 4-trinns pipeline er den korteste som finnes for en CPU
- Moderne CPU har typisk vesentlig flere trinn



Speed-up

Det å ha en 4 trinns pipeline betyr ikke at man får 4 ganger raskere prosessering. Det går alltid noe tid bort til administrering av instruksjoner og komplikasjoner!



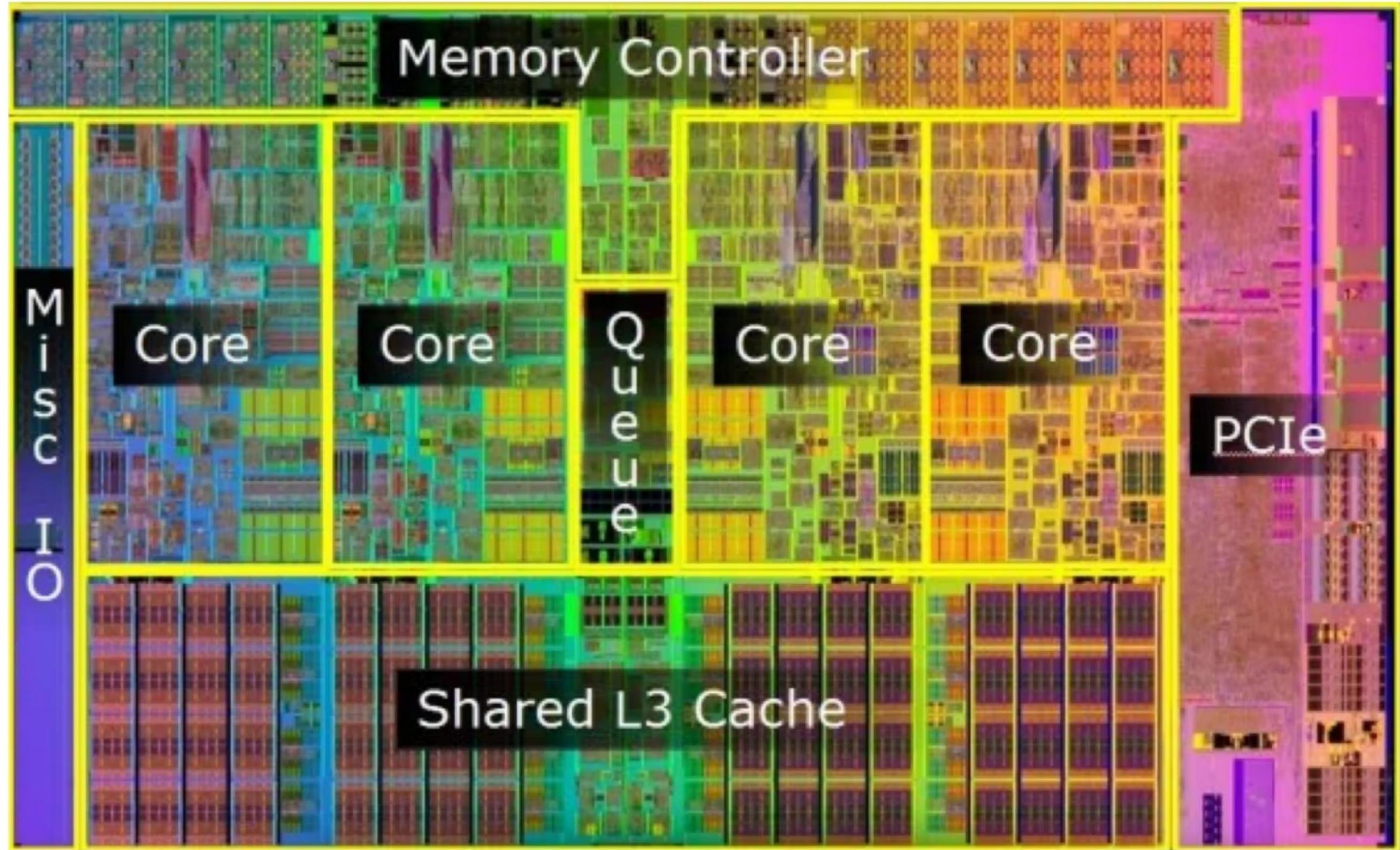
In1020 - Minnehierarki

Omid Mirmotahari og Yngvar Berg

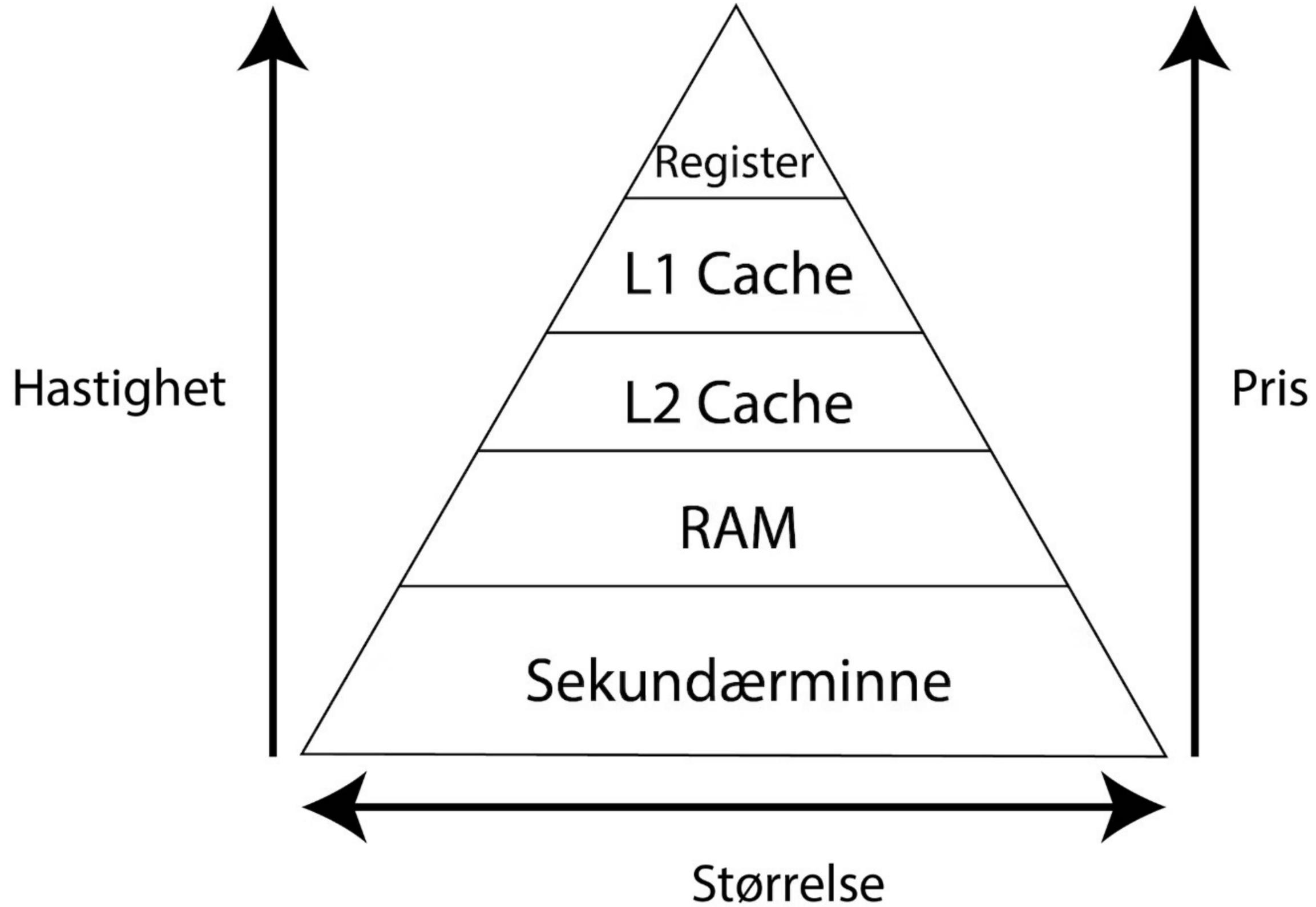


Teknikker for hastighetsøkning

- Pipeline - øke antall instruksjoner som utføres pr. sekund
- Flere CPU'er i en maskin
- Raskere disk
- Hurtigere og større RAM







Minnehierarki – Bruksområder

- Register

Intern kladdeblokk for CPU'en med rask aksess til innholdet.

- Cache

Hurtig mellomlager for både instruksjoner og data for å jevne ut hastighetsforskjellen mellom CPU'en og hurtigminnet.

- RAM

Buffer mellom eksternt lagringsmedium og CPU'en med rask både lese- og skrive aksess.

- SSD/Flash/Harddisk

Høykapasitetsmedium for program/data

Minnehierarki – Lagringskapasitet

- Register

Integrert på CPU'en, relativt få (32-128 stykker)

- Cache

Mellomlager internt (L1) eller i nærheten (L2,L3) av CPU'en, typiske kapasiteter er fra 10 KiloByte (L1) til 1 MegaByte (L2) og flere MegaByte (L3).

- RAM

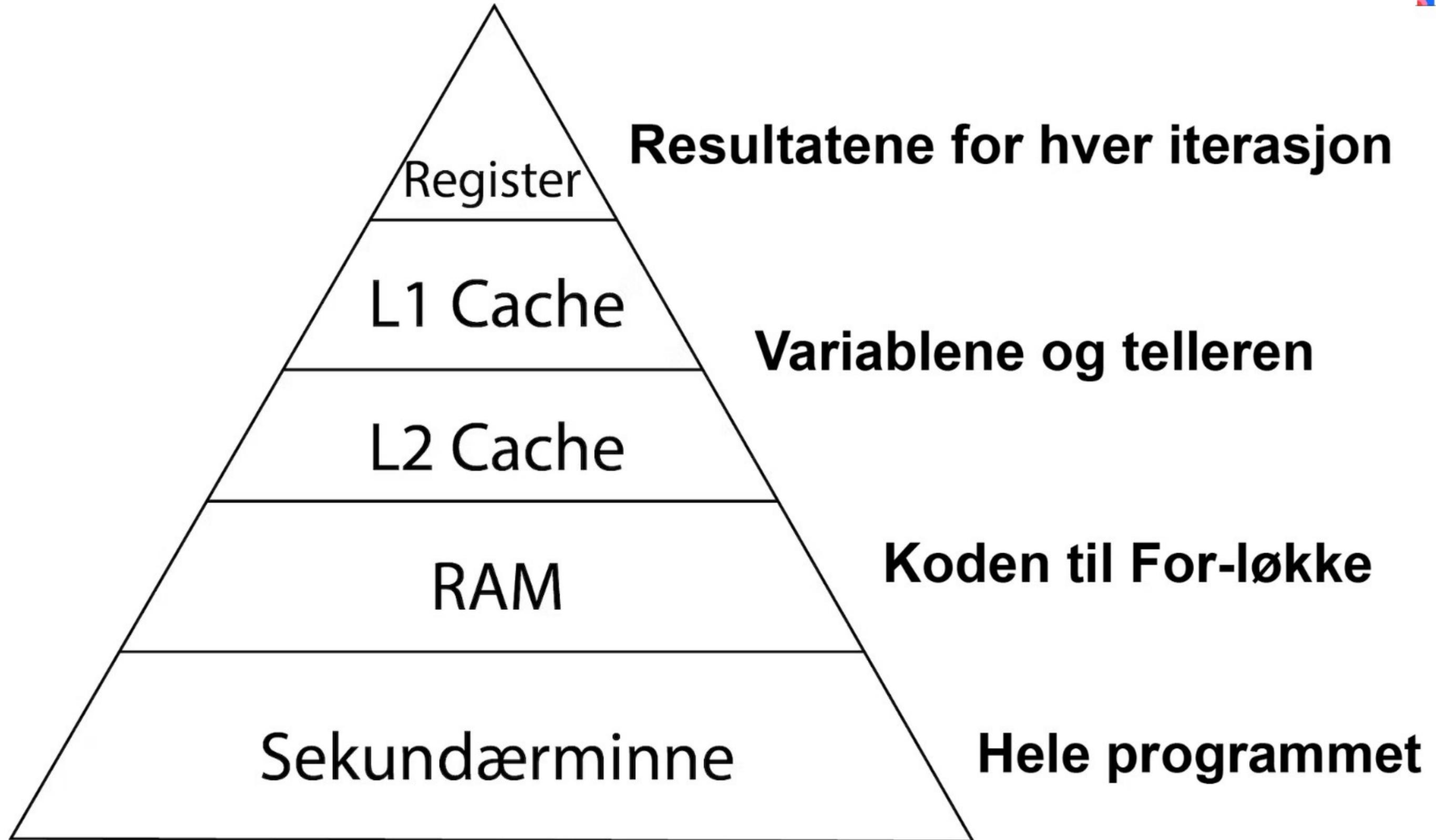
Internt på hovedkortet i nærheten av CPU'en, størrelser opptil flere GigaByte.

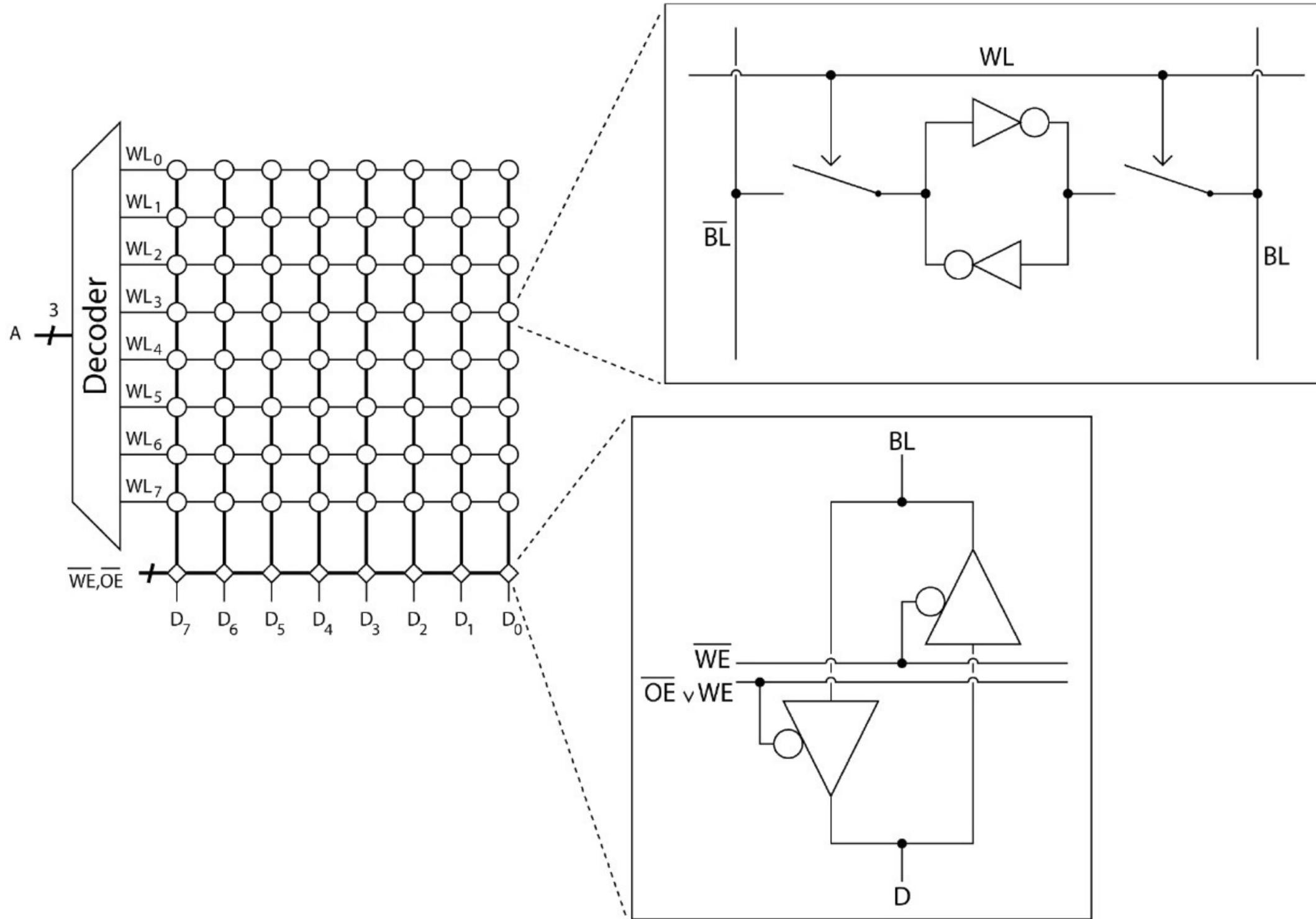
- SSD/Flash/Harddisk

Ekstern eller intern lagringsenhet i maskinen med kapasitet opptil flere TeraByte.

Minnehierarki – akseshastighet

Registers	< 1ns	≈ 100 Byte
L1 (på CPU) cache	≈ 1ns	≈ 10 KB
L2,L3 (utenfor CPU) cache	2-10ns	≈ 1 MB
Hovedminne (RAM)	20-100ns	≈ 1 GB
SSD/Flash	100ns-1us	≈ 1 TB
Harddisk	1ms	≈ 1 TB





Static Random Access Memory (SRAM)



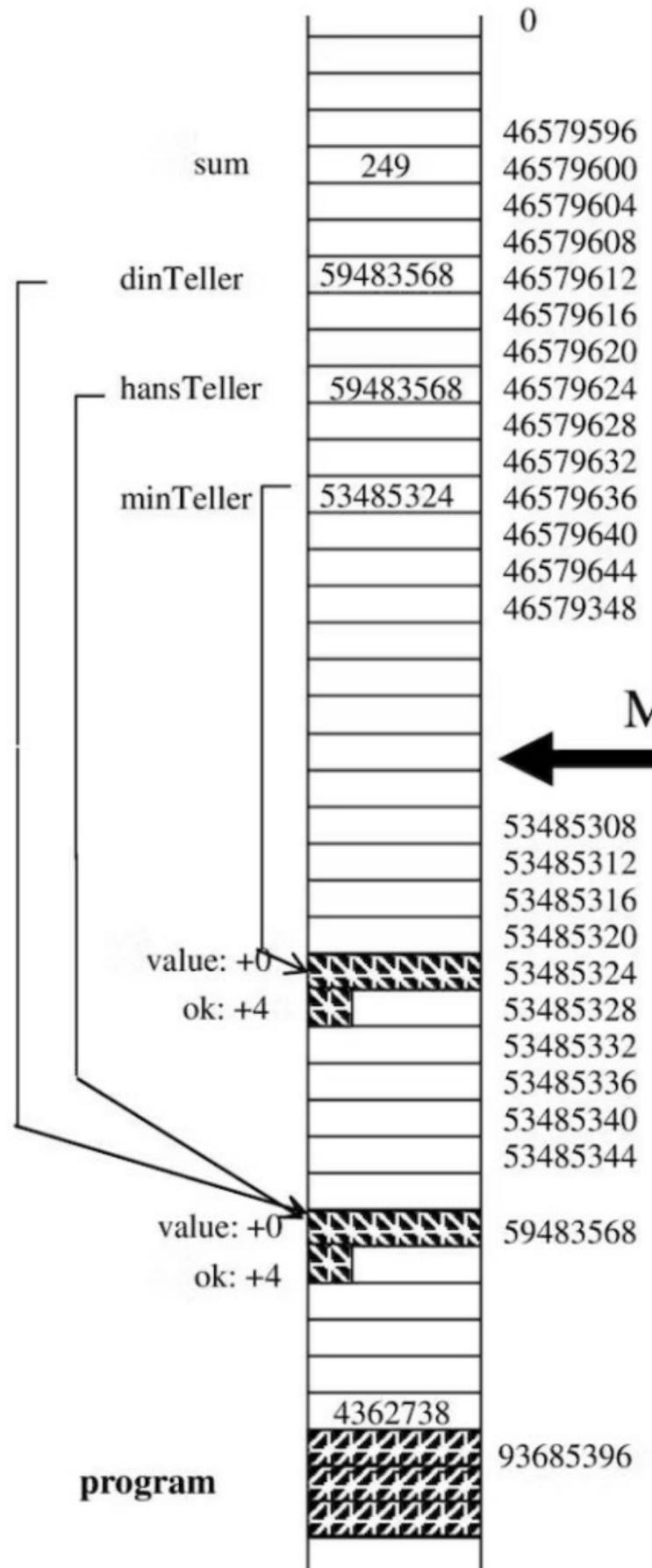
Ram Terminologi

- **Address Space** - *Størrelsen på adresserbare minne enheter, oppgis enten i word eller bites*
- **Word Length** - *Antall bit som kan bli lest/skrevet i en operasjon*
- **Memory size** - *Størrelsen er gitt av address space x word length*

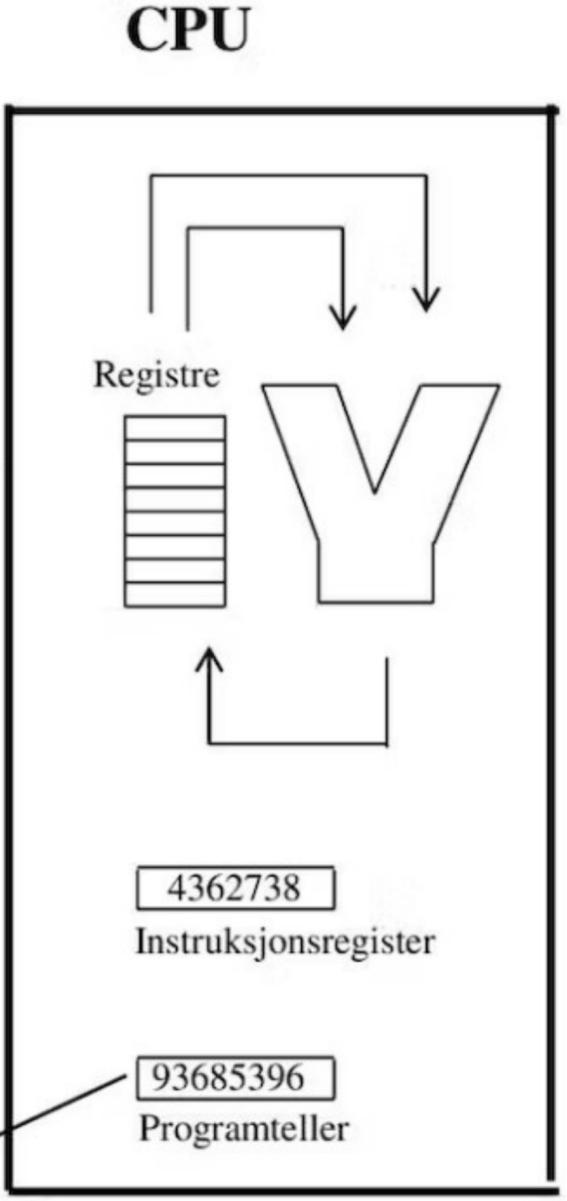


Kompilatoren og kjøretidsystemet setter av plass til variabler i minnet

Antar 32 bits adresser for referanser



Minnebus



sum ligger minnelokasjon 46579600, 46579601, 46579602 og 46579603

dinTeller ligger minnelokasjon 46579612, 46579613, 46579614 og 46579615

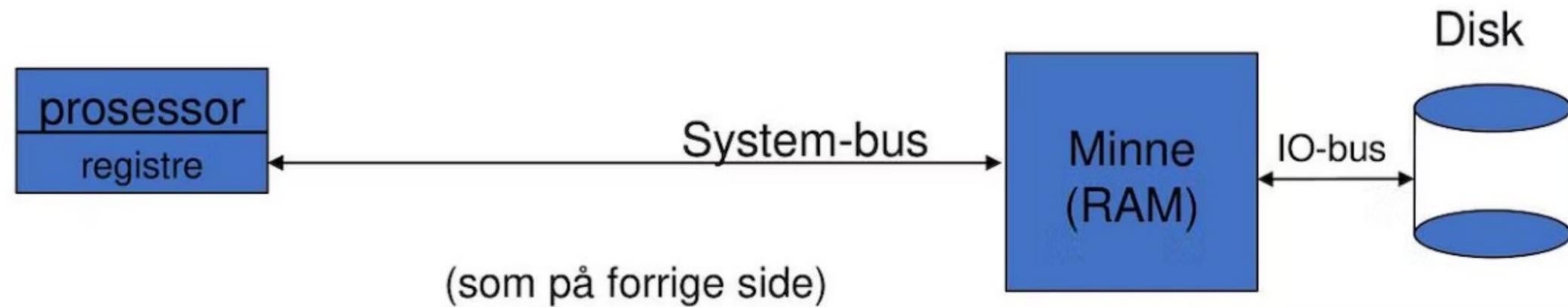
hansTeller ligger minnelokasjon 46579624, 46579625, 46579626 og 46579627

minTeller ligger minnelokasjon 46579636, 46579637, 46579638 og 46579639

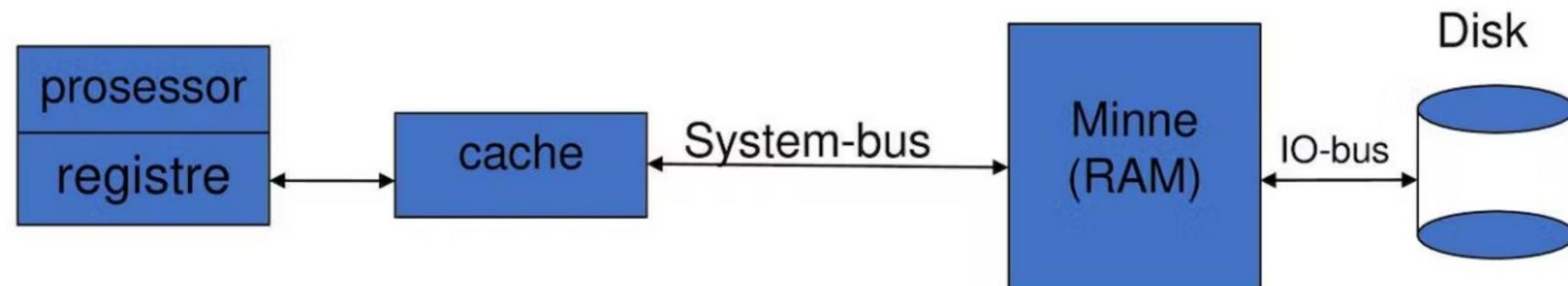
value ligger i starten av objektet, mens ok ligger 4 byte ut i objektet

Datamaskinarkitektur (Computer Architecture)

1. I gamle dager =
(nesten) fremdeles dagens abstrakte modell:

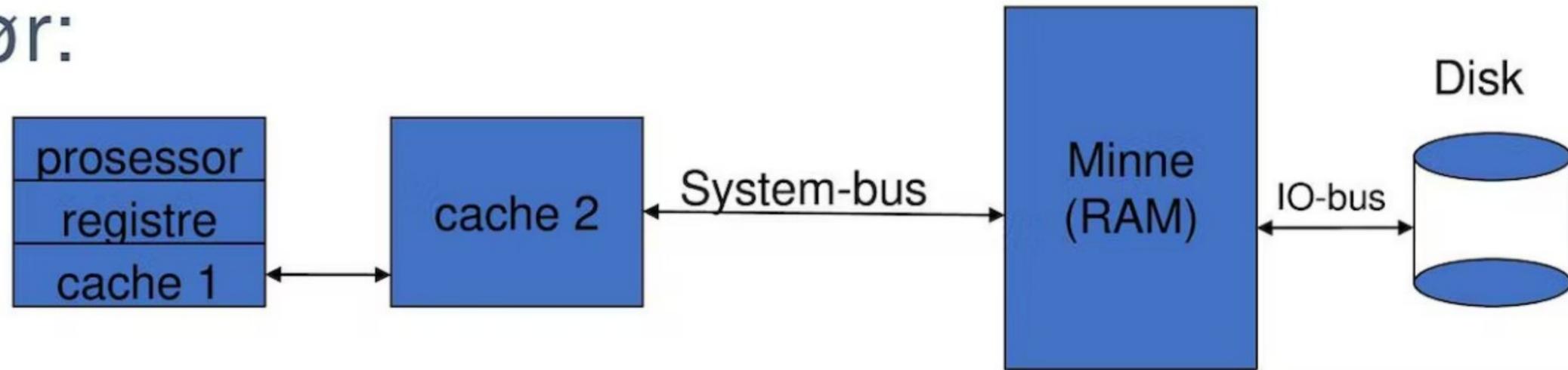


2. Før:

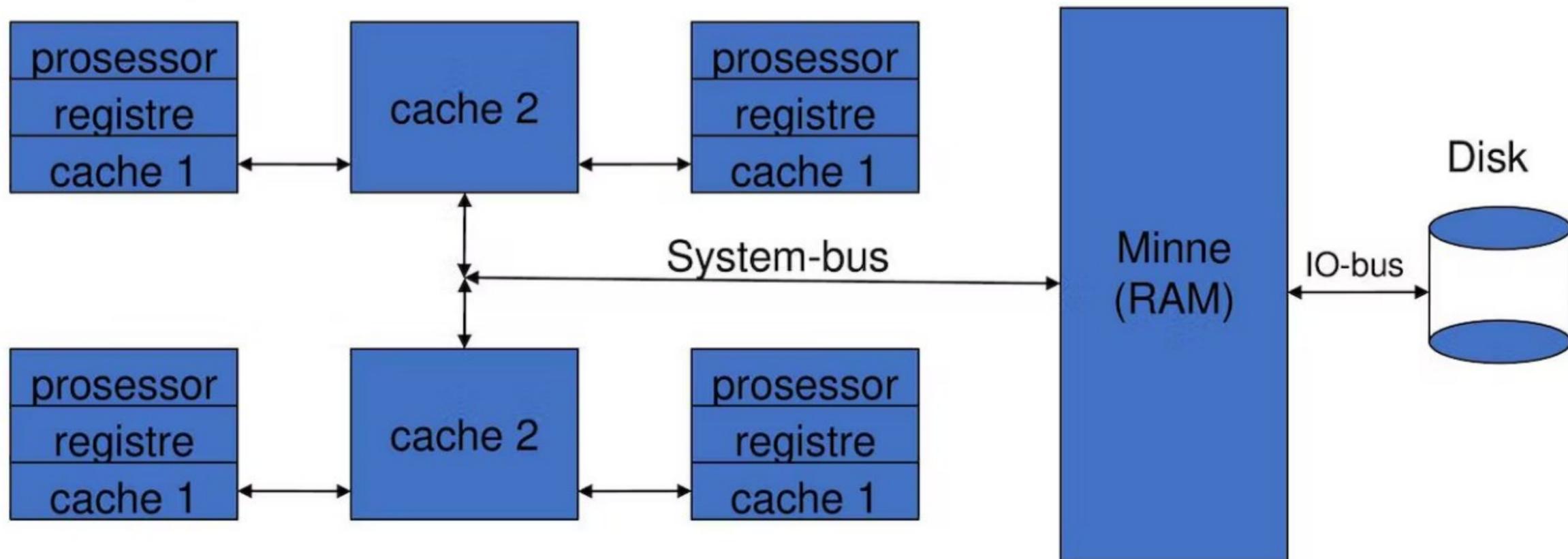


Datamaskinarkitektur (Computer Architecture)

3. Før:



4. Nå, f.eks:



Hit og Miss

Cache-hit og cache-miss

RAM-hit and RAM-miss

Koherens

Skrive til minne tar lengre tid enn å lese fra minne

Spørsmål

0 questions
0 upvotes