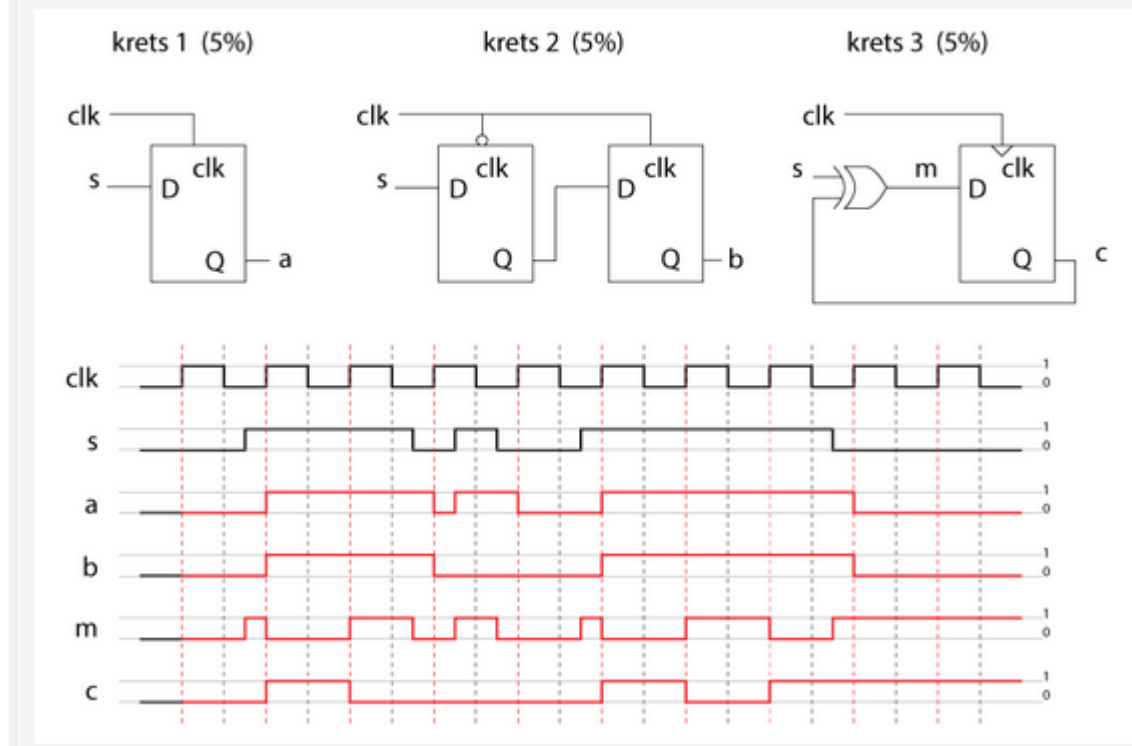


## Yngve Hafting

**From:** Yngve Hafting  
**Sent:** 19. februar 2019 09:03  
**To:** Kai Olav Ellefsen (kaiolae@ifi.uio.no)  
**Subject:** Fasit IN2060 H2018

### Oppgave 4

Krets 1 er en latch mens krets 2 er Flipflop lag av to latcher.  
I utgangspunktet strengt bedømt, men halv score ved små feil.



### Oppgave 7

#### FASIT:

-- VHDL --

library IEEE;

use IEEE.STD\_LOGIC\_1164.all;

entity decoder3\_8 is

port(a: in STD\_LOGIC\_VECTOR(2 downto 0);

y: out STD\_LOGIC\_VECTOR(7 downto 0));

end entity;

architecture synth of decoder3\_8 is

begin

process(all) begin

case a is

when "000" => y <= "00000001";

when "001" => y <= "00000010";

when "010" => y <= "00000100";

when "011" => y <= "00001000";

when "100" => y <= "00010000";

```

when "101" => y <= "00100000";
when "110" => y <= "01000000";
when "111" => y <= "10000000";
when others => y <= "00000000";
end case;
end process;
end architecture;
-- --

```

Generelt:

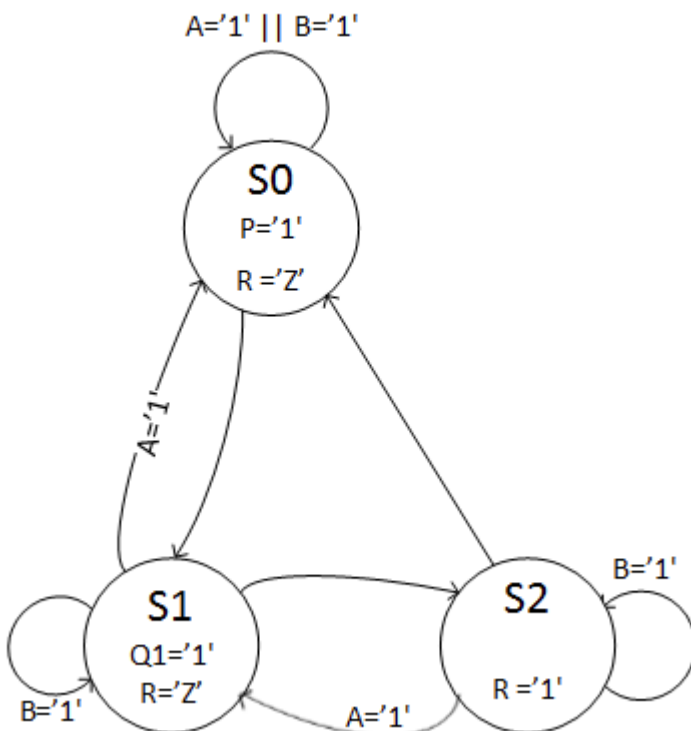
Glemt bibliotek 20% (1p),

entity 40% (2p).

arkitektur trekk 40% (2p).

Glemte semikolon/rene skrivefeil regnes ikke som feil medmindre det er gjennomgående. Det er vesentlig er antall bit må korrespondere og være riktig i entitet og arkitektur. Vi bruker ikke negativ score på oppgaven. "When others" er ikke nødvendig, så lenge alle mulige digitale tilstander er beskrevet.

### Oppgave 8



I denne oppgaven forventes det at kandidaten tegner et tilstandsdiagram omtrent som tegningen over. Pil fra S0 til S1 trenger ikke benevning, siden det er opplagt at både A=0 og B=0, tilsvarende for pil S1-S2 og S2-S0.

Feil antall tilstander gir normalt 0 poeng. Glemt piler trekk inntil 50%. Glemt utgangsverdier: trekk inntil 50%. For enkeltstående feil, som én glemt pil eller én glemt utgangsverdi, trekk 10% per feil. (Minimum score = 0).

Hvis kandiaten har tegnet ett fullstendig ASM-diagram, så vil det være like godt som tegningen over (Det kan beskrive prioriteringen av A over B i tilstandsmaskinen bedre). Evt mangler må trekkes etter skjønn (omtrent som for tilstandsdiagrammet). Kurset har ikke ASM diagram som pensum, så det er ikke et krav.

Hvis ASM diagram viser alt som beskrives av diagrammet over, men har feil i prioriteringen av A og B, så trekkes maksimalt 33%.

## Oppgave 14

Fasit:

a)

1) Direkte mappet med blokker på 4 ord à 4 byte: Vi får compulsory miss første gang vi kjører for linje 5 og 7 (linje 6 leses samtidig med linje 5). Deretter får vi ingen miss, fordi cachen har 8 sett slik at 0x24 havner 3. linje der 0x04 havner på første linje.

Miss raten for 1) blir således  $\frac{2}{15}$

2) 2 way set associative cache med ett ord per blokk: Vi får compulsory miss på linje 5,6 og 7 ved første gangs kjøring. 0x24 og 0x04 lagres på samme linje, men i hver sin vei, derfor får vi ingen flere miss.

Miss raten for 2) blir således  $\frac{3}{15}$

b) For 1) så vil vi få compulsory miss på linje 5,6,7 og videre på linje 5 og 6 for hver runde i loopen. Miss rate for 1):  $\frac{3+2+4}{15} = \frac{11}{15}$

For 2) blir det ingen nye konflikter, siden 0x88 tar samme linje som 0x8 gjorde. Derfor får vi bare compulsory misser og missrate som før:  $\frac{3}{15}$

c) 1) vil dra nytte av cachen, fordi den vil redusere letetiden til 10 klokkesyklus for 8 av 11 miss. Dette gir en besparelse på  $90 \cdot 8 = 720$  klokkesyklus

Totalt er det  $2+5 \cdot 7 = 37$  instruksjoner i prosedyren

1) Av disse vil 26 ta én klokkesyklus, uten L2-cache vil 11 ta 100 klokkesyklus, dvs totalt 1126 klokkesyklus. Med L2 cache vil 8 av de 11 missene finnes i L2-cache, siden denne vil holde 0x88 og 0x04 på forskjellige set, og ikke få konflikter. => Totalt vil vi kjøre  $26+3 \cdot 100+8 \cdot 10 = 406$  klokkesyklus. Med L2 cache går vi ned til  $\frac{406}{1126} = 36\%$  av kjøretiden ifht uten med cache 1).

2) Siden vi kun har 3 compulsory misses for cache 2), vil det ikke medføre noen endring i kjøretid med L2 cache. Kjøretiden blir  $37-3 + 3 \cdot 100 = 334$  klokkesyklus.

Sensorveiledning:

For alle deloppgavene teller underdeloppgavene (1) og (2) like mye.

For b) Bør forklaring på hvor vi øker / hvorfor vi ikke endrer hit/miss rate telle 50% for hver av underdeloppgavene.

For c) Holder det med omtrentlig utregning av fordelene (DVS gi full score for utregning som er i nærheten av 1/3 dvs 1/3, 380/1100, og 0,36% eller 406/1126.) Det bør argumenteres ifht konflikter. Argumentasjon teller 50% for hver underdel.

Ha en god dag,  
Hilsen Yngve Hafting  
Universitetslektor ROBIN-gruppen,  
Institutt for informatikk, Universitetet i Oslo  
Kontor OJD:4406, tlf: 22841691 mob: 41120878