

# UNIVERSITETET I OSLO

## Det matematisk-naturvitenskapelige fakultet

Eksamen i: INF3400 — Digital mikroelektronikk

Eksamensdag: 3. juni 2015

Tid for eksamen: 9.00 – 13.00

Oppgavesettet er på 2 sider.

Vedlegg: Ingen

Tillatte hjelpemidler: Alle trykte og skrevne, og kalkulator

Kontroller at oppgavesettet er komplett før du begynner å besvare spørsmålene.

### Oppgave 1

Gitt funksjonen  $F1 = \overline{A(B + C)D}$ . Tegn transistorskjema for en komplementær CMOS port for funksjonen F1.

### Oppgave 2

Hva er parastitisk tidsforsinkelse for for porten i oppgave 1, og hva er stige- og falltid når porten skal drive 5 minimumsinvertere.

### Oppgave 3

Hva blir *best case* stige- og falltid for porten?

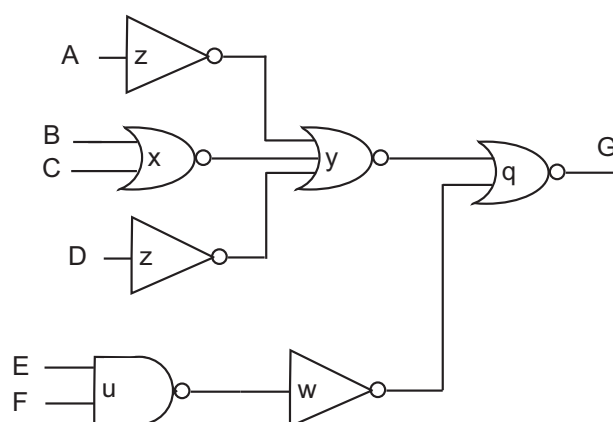
### Oppgave 4

Bruk Elmore og finn tidsforsinkelsen for porten i oppgave 3 når  $A = B = C = D = 1$ .

### Oppgave 5

Finn logisk effort for kritisk signalvei i Figur 1?. Anta at utgangen skal drive en last tilsvarende 7 minimumsinvertere. Finn effort i den kritiske kjeden og kjedens elektriske effort.

(Fortsettes på side 2.)



Figur 1: Kjede med porter.

## Oppgave 6

Hva blir optimal effort for portene? Finn minimum kjedeforsinkelse. Finn transistorstørrelser for portene i kritisk signalvei som gir minimum kjedeforsinkelse.

## Oppgave 7

Hva er hastighetsmetning og hvordan påvirker hastighetsmetning tidsforsinkelse i en port? Hva er substrateffekt og hvordan påvirker substrateffekt tidsforsinkelse i en port?

## Oppgave 8

Hva er støymargin? Hvordan påvirkes støymarginen av en reduksjon i  $V_{DD}$ ?

## Oppgave 9

Hva er *latch up* og hvordan påvirkes *latch up* av en reduksjon i  $V_{DD}$ ?