

INF3400/4400 Digital Mikroelektronikk

Oppgaver DEL 10

Våren 2006

YNGVAR BERG

I. DEL 10

Del 10: Sekvensielle kretser

GRUNNLEGGENDE problematikk ved sekvensiering blir gjennomgått. Sekvenseringsmetoder med vipper, tofase transparente latches og latches som styres av klokkepuls blir presentert. Begrensinger for maksimal og minimal forsinkelse i kombinatorisk logikk mellom sekvenseringselementene blir diskutert. Fordeling av tid mellom klokkefaser blir kort presentert og effekten av klokkeskew blir omhandlet. Alle henvisninger til figurer er relevant for Weste & Harris [1].

1. *Innhold.*
2. *Introduksjon til sekvensielle kretser.* Kapittel 7.1 side 383 - 384.
3. *Sekvenseringsmetoder.* Kapittel 7.2.1 side 385 - 387.
4. *Begrensinger for maks forsinkelse.* Kapittel 7.2.2 side 388 - 392.
5. *Begrensinger for minimum forsinkelse.* Kapittel 7.2.2 side 392 - 396.
6. *Fordeling av tid mellom klokkefasene.* Kapittel 7.2.4 side 396 - 399.
7. *Klokke skew.* Kapittel 7.2.5 side 399 - 402.

II. GJENNOMFØRING

Teori, eksempler og oppgaver knyttet til DEL 10 blir gjennomgått 21 april. Arbeid med obligatoriske deloppgaver i DEL 10 påbegynnes og bør avsluttes i løpet av uke 17.

III. OPPGAVER

A. Oppgave 7.1

Term	Vippe	Latch
t_{cd}	35ps	35ps
t_{pcq}	50ps	50ps
t_{pdq}		40ps
t_{setup}	65ps	25ps
t_{hold}	30ps	30ps

TABLE I

Parameterverdier for sekvenseringselementer.

Anta parameterverdier som gitt i tabell I. Finn maksimal propageringsforsinkelse innenfor en 500ps klokkeperiode for de følgende sekvenseringssystemene:

1. Vipper.
2. To-fase transparente latches.
3. Latches styrt med pulser med bredde lik 80ps.

Anta at det ikke er klokke-skew.

B. Oppgave 7.2

Gjenta forrige oppgave, men anta at klokke-skew mellom to elementer kan være 50ps.

C. Oppgave 7.3

Bestem minimum logisk contamination forsinkelse for hver klokkeperiode (halve klokkeperioden for to-fase latches) for følgende sekvenseringsmetoder:

1. Vipper.
2. To-fase transparente latches med klokkesignaler med 50% duty cycle.
3. To-fase transparente latches med klokkesignaler med ikke-overlappende tidsperiode på 60ps.
4. Latches styrt med pulser med bredde lik 80ps.

Anta at det ikke er klokke-skew.

REFERENCES

- [1] Neil H.E. Harris og David Harris "CMOS VLSI DESIGN, A circuit and system perspective" tredje utgave 2005, ISBN: 0-321-26977-2, Addison Wesley,