

# INF3400/4400 Digital Mikroelektronikk

## Oppgaver DEL 6

### Våren 2006

YNGVAR BERG

#### I. DEL 6

##### Del 6: Tidsforsinkelse i logiske kjeder

###### A. Temaer

Tidsforsinkelse i kjeder med logiske porter. Beregning av optimalt antall porter i en kjede. Logisk effort, og tidsforsinkelse i komplementære porter og kjeder med ulike porter. Faktorer som påvirker tidsforsinkelse blir gjennomgått, herunder rekkefølgen på inngangssignaler, asymmetri i porter og skew. Alle henvisninger til figurer er relevant for Weste & Harris [1].

1. *Innhold.*
2. *Tidsforsinkelse i en kjede av logiske porter.* Kapittel 4.3.2 side 174 - 178.
3. *Optimalt antall porter i en kjede.* Kapittel 4.3.2 side 178 - 181.
4. *Oppsummering av logisk effort.* Kapittel 4.3.5 side 183 - 185.
5. *Bubble pushing.* Kapittel 6.2.1.1 side 321.
6. *Komplementær logikk.* Kapittel 6.2.1.2 side 321 - 323.
7. *Hvordan rekkefølgen på inngangssignaler påvirker tidsforsinkelse.* Kapittel 6.2.1.3 side 324.
8. *Asymmetriske porter.* Kapittel 6.2.1.4 side 324 - 325.
9. *Porter med skew.* Kapittel 6.2.1.5 side 325.
10. *P/N forhold.* Kapittel 6.2.1.6 side 325 - 327.

#### II. GJENNOMFØRING

Teori, eksempler og oppgaver knyttet til DEL 6 blir gjennomgått 24 februar. Arbeid med obligatoriske deloppgaver i DEL 6 påbegynnes i uke 10 og bør avsluttes i løpet av uke 10.

#### III. OPPGAVER

##### A. Eksamensoppgave 2005

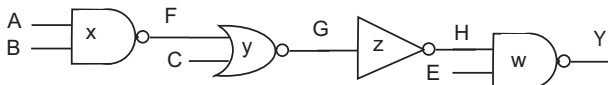


Fig. 1. Kjede med porter.

Finn logisk effort for portene og kjeden i Fig. 1. Anta at utgangen Y skal drive 4 enhetsinvertere. Finn elektrisk effort for portene og kjeden. Hva blir kjedens effort  $F$ ?

##### B. Eksamensoppgave 2005

Hva blir optimale port effort for kjeden i Fig. 1? Finn kjedens parasittiske tidsforsinkelse og minimum kjedeforsinkelse. Anta videre at parasittisk tidsforsinkelse skal utgjøre halvparten av minimum kjedeforsinkelse. Finne en verdi for  $x$  slik at parasittisk tidsforsinkelse utgjør halvparten av minimum kjedeforsinkelse.

##### C. Eksamensoppgave 2005

Finn transistorstørrelser som gir minimum kjedeforsinkelse når parasittisk kjedeforsinkelse er halvparten av minimum kjedeforsinkelse.

##### D. Eksamensoppgave 2005 prøveeksamen

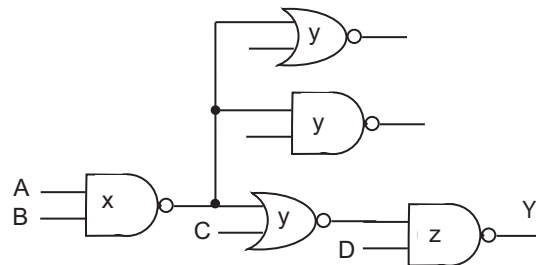


Fig. 2. Kjede med porter.

Finn logisk effort for portene og kjeden i Fig. 2. Anta at utgangen Y skal drive 4 enhetsinvertere. Finn elektrisk effort for kjeden. Hva blir kjedens effort  $F$ ?

##### E. Eksamensoppgave 2005 prøveeksamen

Hva blir optimal port effort for kjeden i Fig. 2? Finn kjedens parasittiske tidsforsinkelse og minimum kjedeforsinkelse. Anta videre at parasittisk tidsforsinkelse skal utgjøre halvparten av minimum kjedeforsinkelse. Finne en verdi for  $x$  slik at parasittisk tidsforsinkelse utgjør halvparten av minimum kjedeforsinkelse.

##### F. Oppgave 6.3

Tegn sjematikk for en 12inngangs OR port implementert med NAND og NOR porter med maksimalt 3 innganger hver.

##### G. Oppgave 6.10

Tegn sjematikk for HI-skew og LO-skew 3inngangs NAND og NOR porter. Hva er logisk effort for portene for kritisk transisjon?

#### REFERENCES

- [1] Neil H.E. Harris og David Harris "CMOS VLSI DESIGN, A circuit and system perspective" tredje utgave 2005, ISBN: 0-321-26977-2, Addison Wesley,