

INF3400/4400 Digital Mikroelektronikk

Fremdriftsplan

Våren 2006

YNGVAR BERG

I. INNHOLD

A. Kort om emnet

En grunnleggende innføring i mikroelektronikk. Implementasjon av enkle digitale kretser, sekvensielle kretser i en halvlederteknologi (CMOS). Elektriske karakteristikk, tidsforsinkelser og effektforbruk. Emnet er et forkunnskapssemne til INF3410.

B. Hva lærer du?

Å kunne konstruere enkle integrerte kretser ned til transistornivå. Å kunne implementere enkle systemer i en CMOS prosess ned til utlegg og verifisere implementasjonen ved hjelp av simuleringer og ekstraksjon. Å kunne estimere tidsforsinkelser og effektforbruk og forstå sammenhengen mellom transistor dimensjonering og hastighet/effektforbruk.

C. Undervisningsform

Innspilte forelesninger distribueres til studenter for anvendelse på PC. Forelesningene er også tilgjengelig på emnets lokale hjemmeside.

Til forelesningene følger kompendier der teorien, figurer og eksempler finnes.

Det oppfordres til at studentene sender ønsker om gjennomgang av spesielle temaer i henhold til fremdriften i faget. I tillegg bes det om at studenter ber om andre, men relevante for emnet, spørsmål kontinuerlig gjennom hele semestret. Disse spørsmålene vil bli besvart i spesielle uker der generelle spørsmål og svar er en del av dagsorden.

Send mail til:

yngvarb@if.uio.no

“Forelesningene” vil bli brukt til:

1. Gjennomgang av teori, eksempler eller oppgaver som foreslås av studenter.
2. Spørsmål i plenum knyttet til ukens tema.
3. Utvidelse av forelesningsserien med forberedte eksempler og oppgaver, inkludert eksamensoppgaver som er relevante for ukens tema.
4. Demonstrasjon av hvordan mikroelektronikk designes, ved bruk av metoder og verktøy.
5. Besøk i bedrifter og av eksterne foredragsholdere.
6. Det settes av tid for spørsmål relevant for hele emnet.

Det planlegges å filme “forelesningene” og legge disse opp på emnets lokale hjemmeside i løpet av semesteret.

Gruppetimene brukes i hovedsak til veiledet praktisk prosjektarbeid som skal inngå i obligatoriske oppgaver. Veileder (gruppelærer) er:

Håkon Kløvstad Olafsen **haakoo@if.uio.no**

D. Prosjektarbeid og obligatoriske oppgaver

Det vil bli spesifisert mange og små obligatoriske deloppgaver som skal gjøres i de ukene de er tilordnet. En enkel rapport skal skrives til hver deloppgave og det må påregnes innlevering av obligatoriske deloppgaver med svært kort innleveringsfrist. Dette er meget viktig for at oppgavene ikke skal gi for stort arbeidspress mot slutten av semesteret. Det vil kunne variere hvor mange som kan jobbe sammen i de ulike obligatoriske deloppgavene. Gruppetimene skal brukes til veiledning i obligatoriske oppgaver.

Det planlegges fire obligatoriske oppgaver der de obligatoriske deloppgavene skal inngå:

1. Transistor modeller og karakteristikk i matlab. DC karakteristikk av en inverter i Cadence. Målet er at studentene skal modellere en moderne transistor i matlab og kunne tegne sjematikk for en enkel port i Cadence.
2. Simulere NAND og NOR port i sjematikk og sammenligne de elektriske egenskapene til portene. Simulere en kjede av invertere i Cadence.
3. Tegne utlegg av en inverter i Cadence og ekstrahere utlegg for verifikasjon. Simulere en oscillator bestående av invertere i sjematikk og utlegg og sammenligne resultatene.
4. Ikke klarlagt enda.

E. Undervisningstidspunkt

1. “Forelesning”: Fredager 10.15 - 12.00. Store aud, Ifi.
2. “Gruppetimer”: Tirsdager 12.15 - 14.00. Terminalstue, Veg-laboratoriet.

F. Faglitteratur

Egne kompendier som følger innspilte forelesninger vil fungere som en svært detaljert pensumplan. Lærebok som passer til emnet, og som referansene i kompendiene henviser til, er *Neil H.E. Harris og David Harris “CMOS VLSI DESIGN, A circuit and system perspective” tredje utgave 2005*[1].

G. Teknologi

I kursboken[1] er de fleste eksempler basert på en 180nm CMOS prosess. Forelesningsnotatene er så langt mulig basert på en generell CMOS teknologi. Eksamensoppgaver fra 2005 inneholder noen oppgaver basert på 180nm prosess, mens de fleste obligatoriske deloppgaver våren 2005 var basert på en 350nm prosess.

Obligatoriske deloppgaver vil for våren 2006 være basert på en 350nm CMOS prosess, og oppgaver vil i noen grad baseres på 350nm prosess i tillegg til 180nm prosess. All design i Cadence skal være i 350nm prosess.

- **27 januar (uke 4)** Informasjon om emnet.
- **3 februar (uke 5)** Del 1 og 2: Grunnleggende Digital CMOS, og enkel elektrisk transistor modell og introduksjon til CMOS prosess.
- **10 februar (uke 6)** Foredrag: Forskningsgruppen Mikroelektronikkssystemer presenteres.
- **17 februar (uke 7)** DEL 3 og 4: Utvidet transistormodell og DC karakteristikk for inverter og pass transistor, og moderne MOS transistor modell, transient simulering og enkle utleggsregler.
- **24 februar (uke 8)** DEL 5: Statisk digital CMOS.
- **3 mars (uke 9)** DEL 6: Tidsforsinkelse i logiske kjeder.
- **10 mars (uke 10)** Foredrag:
- **17 mars (uke 11)** DEL 7 og 8: CMOS fabrikasjonsprosess og utleggsregler, og dffektforbruk og statisk CMOS.
- **31 mars (uke 13)** DEL 9: Dynamisk CMOS.
- **21 april (uke 16)** DEL 10: Sekvensielle kretser.
- **28 april (uke 17)** DEL 11: Latcher og vipper.
- **5 mai (uke 18)** Foredrag.
- **12 mai (uke 19)** DEL 12 og 13: Passtransistor- og differensiell CMOS logikk, og interkonnekt.
- **19 mai (uke 20)** DEL 14: Design av ledere og design marginer.
- **26 mai (uke 21)** DEL 15: Avansert CMOS.
- **2 juni (uke 22)** Etter behov: Avsluttende undervisning med spørsmål og svar.

- [1] Neil H.E. Harris og David Harris "CMOS VLSI DESIGN, A circuit and system perspective" tredje utgave 2005, ISBN: 0-321-26977-2, *Addison Wesley*,