

# UNIVERSITETET I OSLO

## Det matematisk-naturvitenskapelige fakultet

|                                      |   |
|--------------------------------------|---|
| <b>Eksamen i:</b>                    | <b>INF3420/INF4420 – Prosjekter i analog/mixed-signal CMOS konstruksjon</b> |
| <b>Eksamensdag:</b>                  | <b>7. juni 2006</b>   |
| <b>Tid for eksamen:</b>              | <b>14.30 – 17.30</b>  |
| <b>Oppgavesettet er på 3 side(r)</b> |   |
| <b>Vedlegg:</b>                      | <b>Ingen</b>  |
| <b>Tillatte hjelpemidler:</b>        | <b>Alle trykte og skrevne samt kalkulator</b>                               |

*Kontroller at oppgavesettet er komplett før du begynner å besvare spørsmålene.*

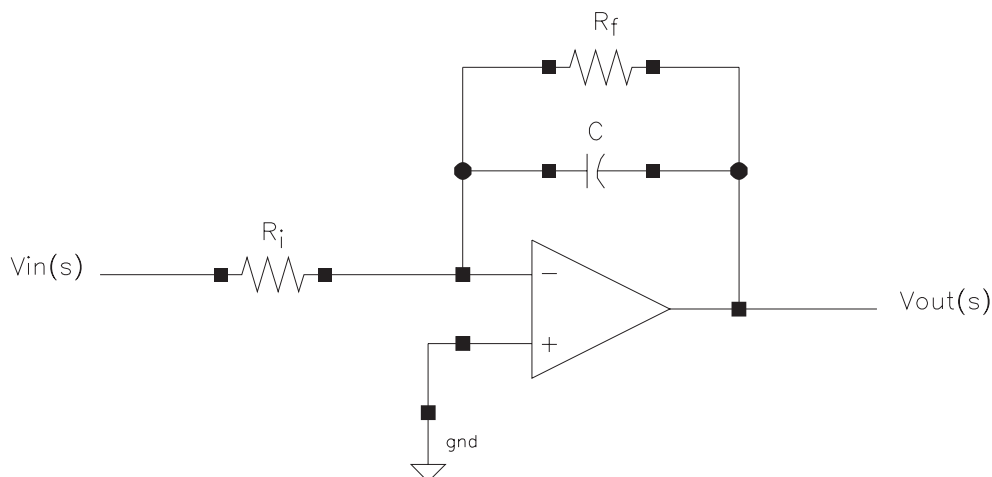
### Oppgave 1 (55 %)

#### 1a (10%)

Forklar begrepet ladningsinjeksjon og hvilke feil det kan introdusere i en Switched Capacitor (SC) krets. Hvilke metoder kan man benytte for å redusere feil forårsaket av ladningsinjeksjon?

#### 1b (10%)

Figuren under illustrerer et kontinuerlig-tid lavpass filter. Tegn opp skjema for en mulig Switched Capacitor ekvivalent (SC-krets).



#### 1c (10%)

Finn overføringsfunksjonen til SC-kretsen basert på skjemaet du tegnet i oppgave 1b. Vis utregning.

**1d (15%)**

Ta utgangspunkt i et filter med overføringsfunksjon:

$$H(z) = \frac{a \cdot z}{z - b}$$

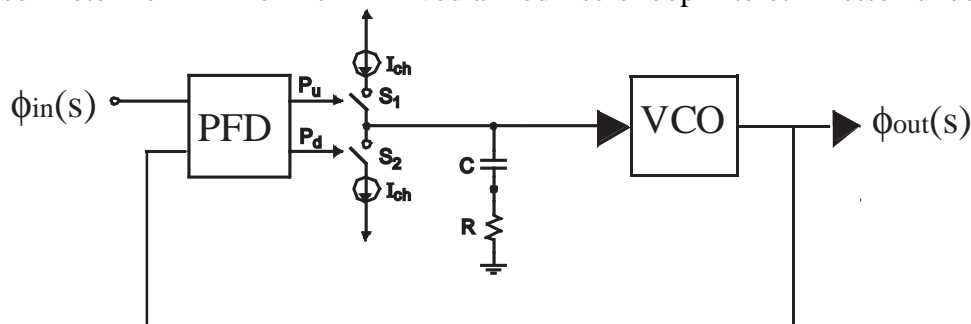
Anta videre at diskret-tid filteret skal ha et -3dB punkt ved 5kHz, DC-forsterkning lik 0dB og at samplingsfrekvensen er 100kHz. Finn verdier for a og b i likningen over som tilfredsstill disse spesifikasjonene.

**1e (10%)**

Vis plassering av poler og nullpunkter beregnet i oppgave 1d i z-planet. Skisser magnitudo- og faseresponsen til systemet.

**Oppgave 2 (45%)****2a (10%)**

Hvilke fordeler og ulemper har en Phase Frequency Detector (PFD)? Forklar hvordan man kan redusere følsomheten for PFD-feil i en PLL ved å modifisere loop filteret i kretsen under.

**2b (10%)**

Anta en Charge-Pump PLL som illustrert over med følgende spesifikasjoner:

$K_{osc} = 1 \text{ MHz/V}$ ,  $I_{ch} = 1 \text{ mA}$

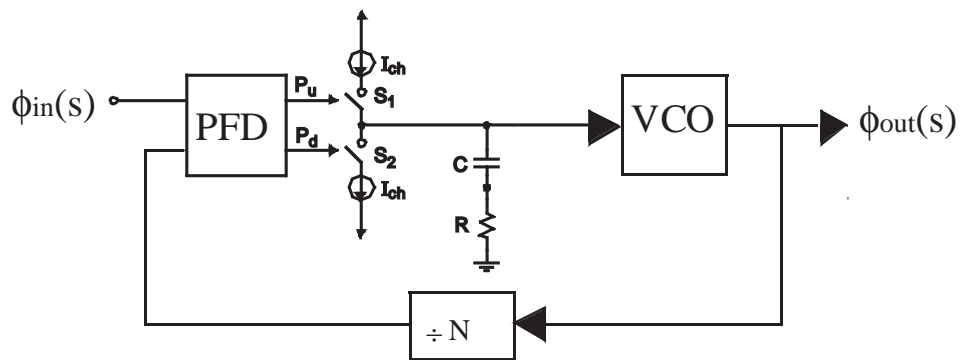
Finn verdier for R og C slik at resonantfrekvensen til PLL'en er 20kHz. Systemet skal optimaliseres for maksimal flat gruppeforsinkelse.

**2c (15%)**

En PLL kan anvendes som frekvensmultiplikator ved å plassere en frekvensdeler i feedbacksløyfen.

Finn overføringsfunksjonen  $\phi_{out}(s)/\phi_{in}(s)$  for kretsen illustrert under. Vis utregninger.

Finn også uttrykk for  $\omega_0$  og Q.



Side 3

**2d (10%)**

Anta fremdeles at  $K_{osc}=1\text{MHz/V}$ ,  $I_{ch}=1\text{mA}$  og at systemet skal optimaliseres for maksimal flat gruppeforsinkelse. Bruk uttrykkene for  $\omega_0$  og  $Q$  du beregnet i oppgave 2c og beregn  $R$  og  $C$  for en resonantfrekvens på  $20\text{kHz}$ . Forklar hvorfor/hvorfor ikke komponentverdiene er endret i forhold til systemet uten frekvensdeler i feedbacksløyfen