

UNIVERSITETET I OSLO

Det matematisk-naturvitenskapelige fakultet

Eksamen i: INF1400 – Digital teknologi
Eksamensdag: 5. desember 2007
Tid for eksamen: Kl. 14.30-17.30 (3 timer)
Vedlegg: Ingen
Tillatte hjelpemidler: Alle trykte og skriftlige samt kalkulator
Oppgavesettet er på 10 sider

Kontroller at oppgavesettet er komplett før du begynner å besvare spørsmålene

Hele eksamen består av flervalgsoppgaver (multiple-choice) oppgaver. For alle oppgaver gjelder:

- **Oppgaven skal kun besvares med ETT kryss. Alternativt ingen kryss hvis du ikke vet svaret.**
- **Riktig avkryssing gir 4 poeng.**
- **Ingen kryss gir 0 poeng.**
- **Gal avkryssing gir -1 poeng.**
- **Flere kryss enn ett, gir 0 poeng.**
- **Hver oppgave teller likt i den endelige poengsummen**

Lykke til!

Oppgave 1

Les ut et maksimalt forenklet uttrykk fra følgende Karnaughdiagram:

		CD			
		00	01	11	10
AB	00	1	1	1	1
	01			1	1
	11				
	10				
	10				1

-
- $A'C + A'B$
- $A'C + A'B' + B'CD'$ X
- $A'C + A'B + BCD'$
- $ABCD$
- $CD + A'C + CD' + BC$

Oppgave 2

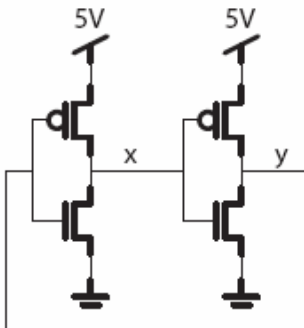
Les ut et maksimalt forenklet uttrykk fra følgende Karnaughdiagram. X – betyr dont'care.

		CD			
		00	01	11	10
AB	00	1	1	1	1
	01			X	X
	11				
	10	X			1

- $AC + AB$
 $A'C' + A'B + BCD'$
 $ABC'D$
 $C'D + AC + CD + BC$
 $A'B' + B'D'$

Oppgave 3

Hvis spenningen på ledning y er 5V i figuren under, hva blir spenningen på ledning x?



- 5V
 Ingenting (er frikoblet)
 0V X
 Dette blir kortslutning (ikke lov)
 x vil oscillere raskt mellom 0V og 5V

En ringkobling av to vanlige inverttere

Oppgave 4

Forenkle følgende uttrykk maksimalt

$$Q = ((A(A' + B'))' (B(AB)'))'$$

- | | |
|------------------|-------------------------------------|
| $AB' + A'B$ | <input checked="" type="checkbox"/> |
| $AB' + A'B'$ | <input type="checkbox"/> |
| 1 | <input type="checkbox"/> |
| $ABC'D$ | <input type="checkbox"/> |
| A | <input type="checkbox"/> |
| $BA'A$ | <input type="checkbox"/> |
| $AB' + A'B' + B$ | <input type="checkbox"/> |

Oppgave 5

Forenkle følgende uttrykk maksimalt

$$A'B + ABC' + ABC$$

- | | |
|------------------|-------------------------------------|
| $AB' + A'B$ | <input type="checkbox"/> |
| $AB' + A'B'$ | <input type="checkbox"/> |
| 1 | <input type="checkbox"/> |
| $ABC'D$ | <input type="checkbox"/> |
| B | <input checked="" type="checkbox"/> |
| $BA'A$ | <input type="checkbox"/> |
| $AB' + A'B' + B$ | <input type="checkbox"/> |

Oppgave 6

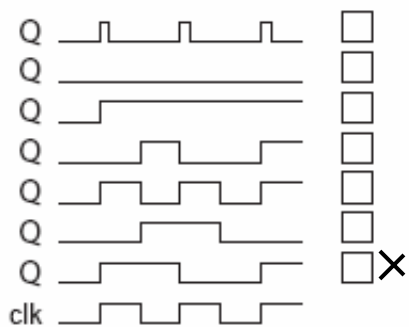
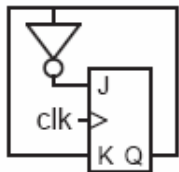
Forenkle følgende uttrykk maksimalt

$$(BC' + A'D)(AB' + CD)$$

- | | |
|------------------|-------------------------------------|
| $AB' + A'B$ | <input type="checkbox"/> |
| $AB' + A'B'$ | <input type="checkbox"/> |
| 0 | <input type="checkbox"/> |
| $ABC'D$ | <input type="checkbox"/> |
| B | <input type="checkbox"/> |
| $A'CD$ | <input checked="" type="checkbox"/> |
| $AB' + A'B' + B$ | <input type="checkbox"/> |

Oppgave 7

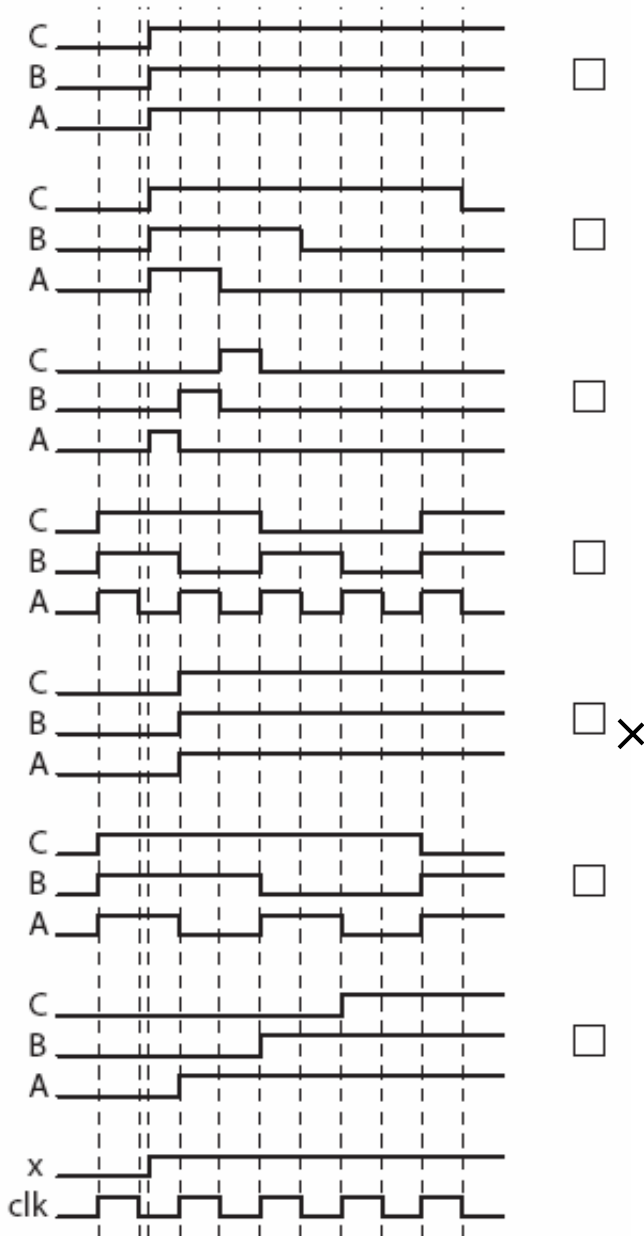
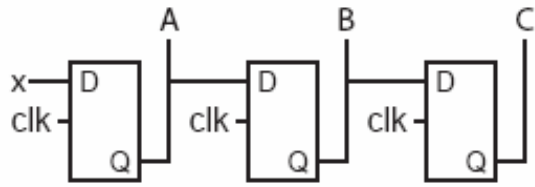
Kryss av for rett tidsforløp i kretsen under når clk-signalet går som skissert.



Reset / Set – annen hver klokkeperiode

Oppgave 8

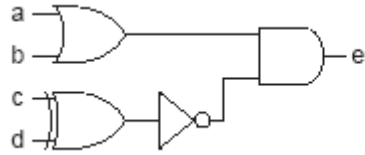
Kryss av for rett tidsforløp i kretsen under.



**D latcher ! ikke D flip flops, signal går rett i gjennom når clk er høy.
Obs.. noen som husker dette på siste forelesning?**

Oppgave 9

Hvilke logiske transisjoner på inngangene a-d vil kunne medføre "hazard" i utgang e?



a: 0 → 1
b: 0 → 1
c: 0 → 1
d: 0 → 1

a: 1 → 0
b: 0 → 1
c: 1 → 1
d: 0 → 1

a: 0 → 0
b: 0 → 1
c: 0 → 0
d: 0 → 1

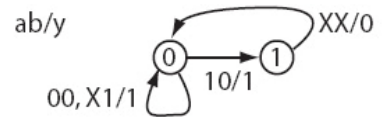
X, e gjør en rask HØY transisjon (spike)

a: 1 → 1
b: 0 → 1
c: 1 → 1
d: 0 → 0

Ingen,
kretsen er
hazardfri

Oppgave 10

Hvilken tilstandstabell passer til diagrammet til høyre? X betyr don't care.



abQ	Neste Q	utgang
000	0	0
001	0	0
010	0	0
011	0	0
100	1	1
101	0	0
110	0	0
111	0	0

abQ	Neste Q	utgang
000	1	1
001	1	0
010	1	1
011	1	0
100	1	1
101	0	0
110	1	1
111	1	0

abQ	Neste Q	utgang
000	0	0
001	0	0
010	0	0
011	0	0
100	0	0
101	1	1
110	0	0
111	0	0

abQ	Neste Q	utgang
000	1	0
001	0	1
010	0	1
011	0	1
100	1	0
101	0	1
110	0	1
111	1	0

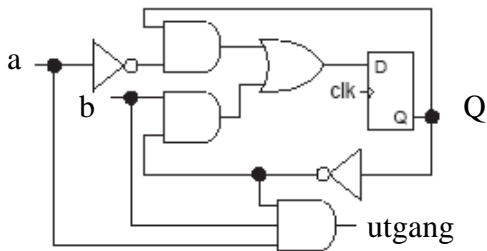
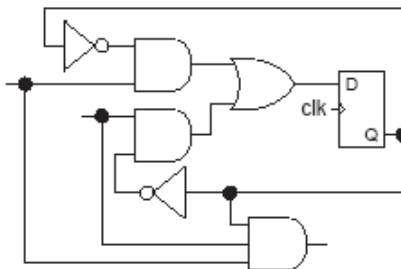
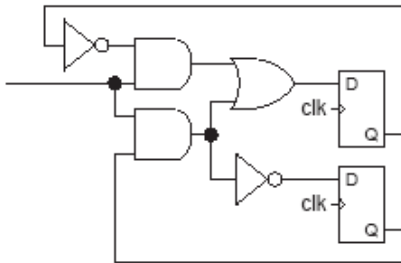
abQ	Neste Q	utgang
000	0	1
001	0	0
010	0	1
011	0	0
100	1	1
101	0	0
110	0	1
111	0	0

X

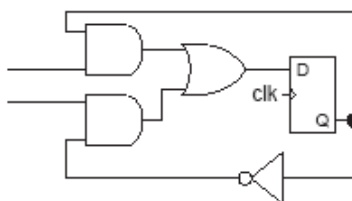
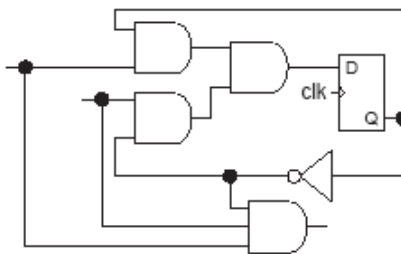
Oppgave 11

Hvilken krets stemmer med tilstandstabellen under? Q er tilstand, a og b er innganger.

abQ	Neste Q	utgang
000	0	0
001	1	0
010	1	0
011	1	0
100	0	0
101	0	0
110	1	1
111	0	0

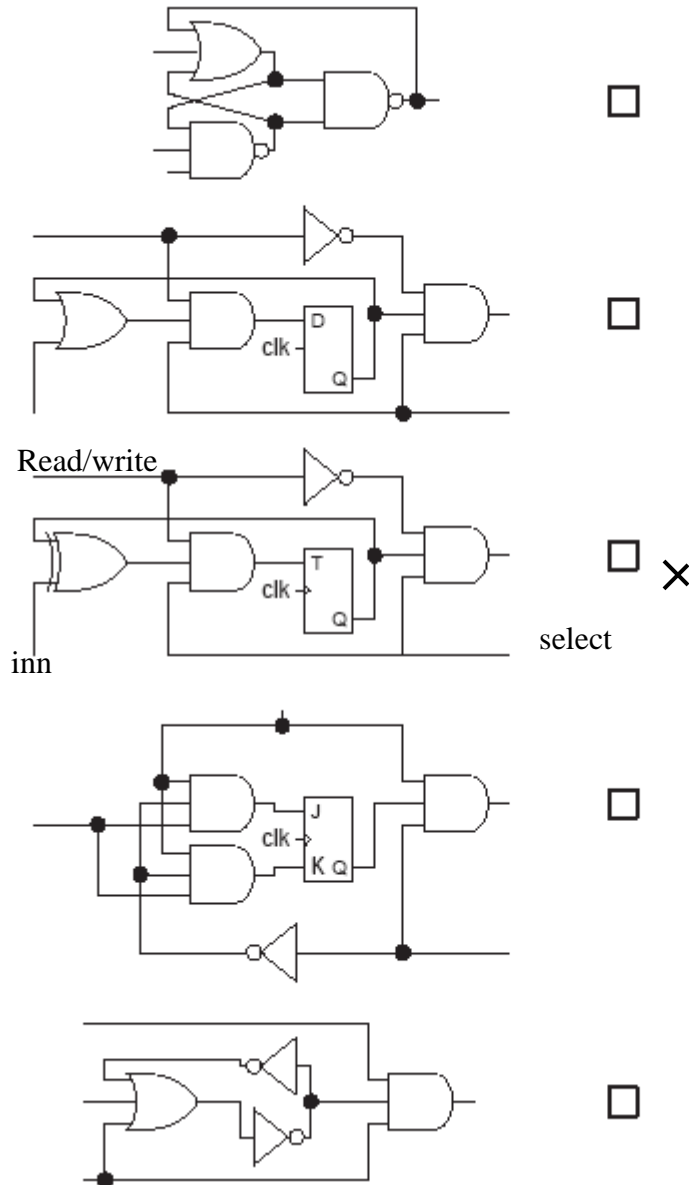


X



Oppgave 12

Hvilken av kretsene under kan brukes som en minnecelle med read/write- og select-mulighet?



Read/write=1, Select=1: Første AND er transparent, siste AND gir ut 0. Med XOR tilbakekobling vil flip-floppen's utgang toggle hvis "inn" er forskjellig fra lagret verdi (flip-floppen's utgang Q).

Read/write = 0: T vil være 0 og lagret verdi holdes.

Select = 0: T vil være 0 og lagret verdi holdes.

Eneste forskjell fra eksemplet i foilene/boka er at denne cellen er klokket (slik som CPU'en som ble vist på forelesning, Diglog).

Oppgave 13

Hvilken krets beskrives av følgende VHDL-kode? Navn på signaler er tilfeldig valgt.

```
library IEEE;
use IEEE.std_logic_1164.all;
use IEEE.std_logic_unsigned.all;

entity KRETS is
    port (
        A : in std_logic;
        B : in std_logic;
        C : out std_logic);
end KRETS;

architecture Behavioral of KRETS is

    signal D : std_logic;
begin
    process (A, B)
    begin
        if (A'event and A = '1') then
            D <= D xor B;
        end if;
    end process;

    C <= D;
end Behavioral;
```

-
- | | |
|---|-------------------------------------|
| En T flip-flop | <input checked="" type="checkbox"/> |
| En D flip-flop med intern reset | <input type="checkbox"/> |
| To D flip-flop's etterfulgt av en XOR port | <input type="checkbox"/> |
| En SR latch med R og S inngangene koblet sammen | <input type="checkbox"/> |
| En D flip-flop med en XNOR port på inngangen | <input type="checkbox"/> |

Utgang D (C) toggler hvis inngang B er HØY. Inngang B utgjør T-inngangen på T flip-floppen. Klokken er her inngang A.

Kan alternativt se på hele kretsen som en D flip-flop med en XOR koblet rundt slik at den totale oppførselen blir virkemåten til en T flipp-flopp.