

INF 5490 RF MEMS

F13: Integrasjon og pakking

V2007, Oddvar Søråsen
Institutt for informatikk, UiO

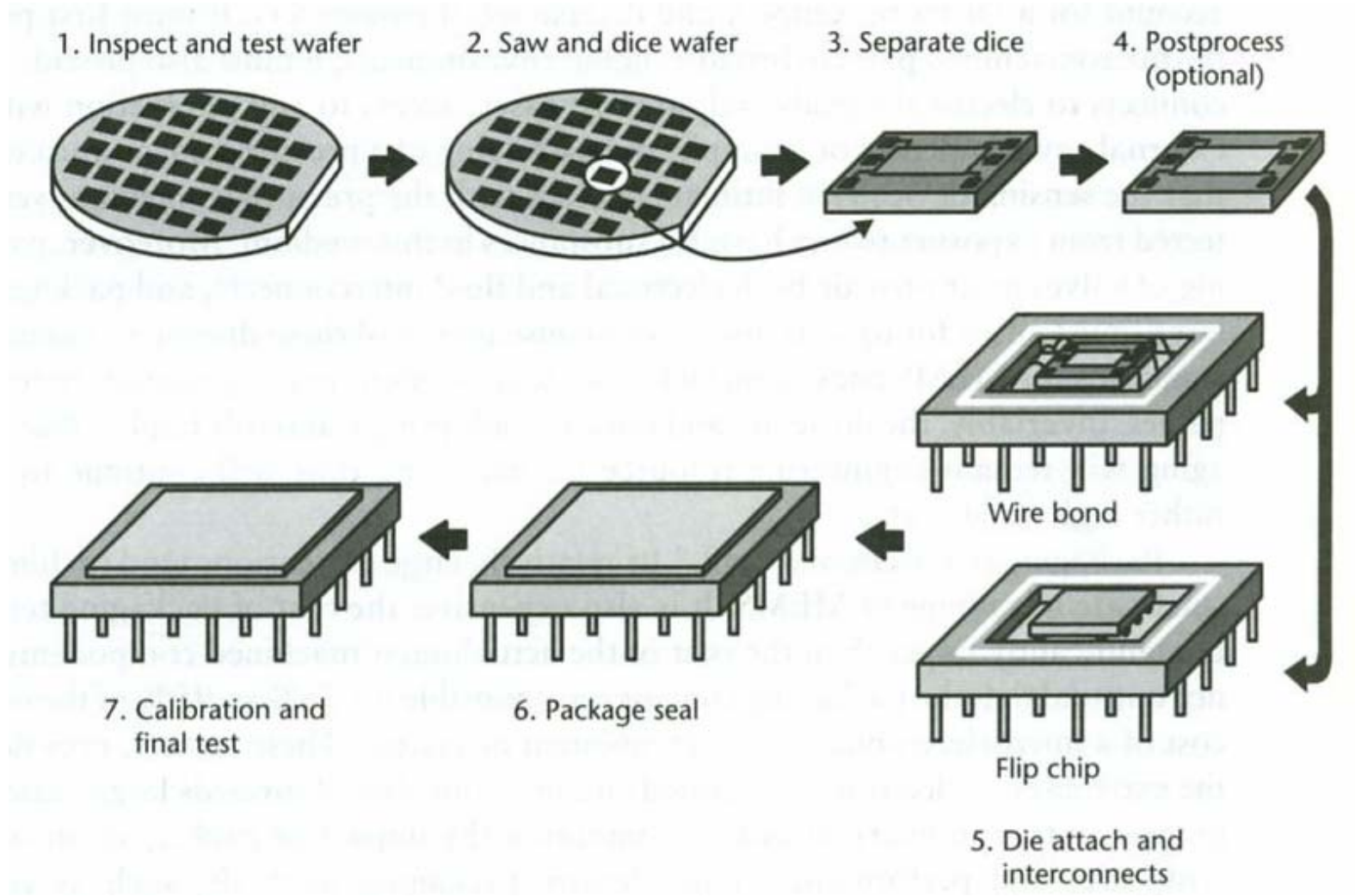
Dagens forelesning

- Pakking av MEMS
- Pakke-teknologi
- Ulike pakketyper
- Kvalitetskontroll og pålitelighet
- Integrasjon av IC og MEMS

Formål med pakking

- For **sikker** og **pålitelig** interaksjon med omgivelsene trengs **pakke**
 - Er mekanisk bærer ("**support**")
 - Har **signalkoblinger** til den fysiske verden
 - Sørger for **varmetransport**
 - Gir **beskyttelse** mot omgivelsene
 - Muliggjøre **kontakt** med fysiske omgivelser
 - Trykksensor
 - Væskesystem

Forenklet pakke-prosedyre



Pakking av MEMS

- Teknikker fra IC-industrien har typisk blitt adoptert
 - Disse er modifisert når nødvendig: "custom"
 - **Tilleggskrav: MEMS trenger aksess til omverdenen for å reagere mekanisk**
 - Bevegelige strukturer på overflaten av skiva
- MEMS-pakking er mer komplisert enn IC-pakking
 - Hver MEMS-anvendelse er unik i sine krav (stor diversitet)
 - MEMS pakking må ofte spesialtilpasses spesifikke anvendelser
 - Typisk er skjøre (fragile) mikro-strukturer
 - → **Design av MEMS og pakking bør/må ses sammen**

Viktige faktorer ved pakking

- Kostnad
 - Kan være en dominerende del av totalkostnadene
 - 75 – 95% av totalkost
- Komponent-ytelse må ikke reduseres
- Høy "yield" under produksjon
 - Lite frafall under pakkingen
- Høy pålitelighet under operasjon
- Standarder eksisterer ikke
 - Pakkemetoder har tendens til å være **bedriftsproprietære**
 - "cross-disciplinary" -informasjon er mangelfull
 - **"Pakking av MEMS er en kunst, snarere enn en vitenskap"**

Beskyttelse fra omgivelsene

- Beskyttelse mot fuktighet (→ hindre korrosjon)
 - Al korroderer raskt, gull langsommere
- Hindre forurensning fra partikler/molekyler
 - "contamination"
 - Beskyttende lag ("coatings") benyttes
 - Eks. **parylene** (poly polymer) mye brukt
- For beskyttelse mot væsker og gass trengs **hermetisk pakking**
- Isolere fra elektriske felt
- Isolering fra mekanisk sjokk og vibrasjoner, uønsket aksellerasjon

Termiske forhold

- **Termisk "budsjett"** under pakkingen er viktig
 - Komponenten må ikke forringes
- **Termisk utvidelseskoeffisient** i pakken bør være lik MEMS-komponentens (ellers oppstår sprekker)
- **Termisk dissipasjon** er vanligvis ikke stort problem
 - MEN, kjøling av termiske MEMS-aktuatorer må sikres
 - Kjøling nødvendig når MEMS integreres med andre enheter (forsterker)
- **Termisk konduktivitet**
 - Metaller og visse typer keramiske materialer har høy termisk konduktivitet ("leder godt")
 - "die-attach"-materialet må lede godt
- **Termisk analyse** på brikke eller pakke bør utføres
- **Termisk stabilitet** må sikres og fluktuasjoner unngås
 - MEMS på tykke eller tynne membraner har ulike termiske egenskaper

Mekanisk stress

- Piezoresistive og piezoelektriske enheter må ikke få uønsket stress fra pakke/montasje
- Termiske ekspansjonskoeffisienter må "matche"
 - Hindrer at stress oppstår
- Langtids drift-egenskaper ved adhesiver som forbinder brikke med pakke kan introdusere stress
 - "slow creep"

Kalibrering

- Kalibrering er ofte nødvendig
 - Laser-trimming av motstander
 - "laser ablation"
 - Laser-trimming av kritiske metall-dimensjoner
 - "stemmegaffel"
 - I dag: sterkere tendens til **elektronisk kalibrering**

Saging

- Saging – oppdeling av ”wafer”
 - Beskyttelse mot fragmenter, rystelser, kjøle-væske!
 - Eks. utføre siste offerlags-ets **etter** oppsaging
 - Benytte ”bonded caps” for beskyttelse
 - → se senere i forelesningen
- Stor tykkelse av ”stacked wafers” gir utfordringer for pakkeprosessen
 - ”Stack” av bondede wafere kan bli opp til 1 mm

Trekk fra pakke-teknologi

- I det følgende →
 - Hermetisk pakking
 - "Wafer-level" pakking
 - "Microcaps"
 - "Die-attach"
 - "Wire bonding"
 - "Flip-chip bonding"

Hermetisk pakking

- Gir "tett pakke"
- Øker langtidsstabiliteten hos komponenten
- Pakke av keramikk eller metall må benyttes
 - Plastikk pakker blir ikke hermetisk tette
- Materialer brukt under pakking kan gi fra seg gass som degraderer ytelsen
- Ofte fylles pakka med inert gass
 - Nitrogen, Argon, Helium
- Hermetisk pakking kan ikke anvendes generelt
 - MEMS skal ofte interagere med utsiden, måle variabler

Vakuum kapsling/pakking

- Vakuum-pakking må benyttes for å oppnå høy Q i vibrerende resonatorer
 - Vakuum-kravet er nesten universelt for alle de mikromekaniske kretsene
 - Kravet til vakuum kapsling gjelder ikke bare resonatorer/filtre

”Wafer-level” pakking

- Noe ”pakking” utføres som en del av selve fremstillings-prosessen
- Wafere av samme eller forskjellig materiale bondes (**anodisk bonding**)
 - Muliggjør fri mekanisk bevegelse av MEMS strukturene i **interne kaviteter**
 - Eks. piezoresistiv trykk-sensor ved Si til glass bonding
- Ofte benyttes en **”microcap”**
 - Beskytter mot skader fra håndtering og atmosfære

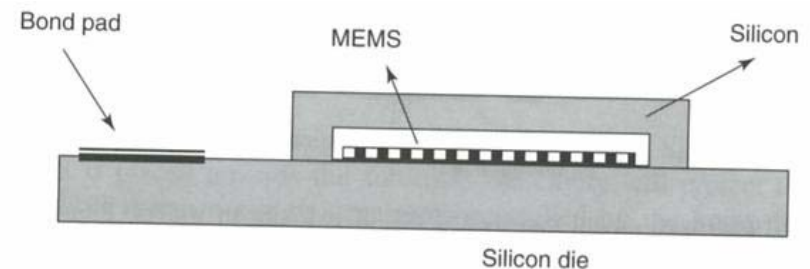


Figure 9.5 Silicon wafer-level packaging of RF MEMS

”Microcaps”

- ”Top Si microcap” som monteres ved ”fusion bonding” gir hermetisk forsegling
 - Hindrer skade ved saging og montering
 - Ledende ”caps” kan også gi elektromagnetisk skjerming hvis forbundet til GND
- Konvensjonelle metoder kan benyttes senere i pakke-prosessen
 - Bruk av ”top cap” kan tillate pakke av plast (lav kostnad)

”Wafer-level vacuum encapsulation”

- En planar prosess benyttes for å realisere en hatt (”cap”) som innkapsler den aktive enheten

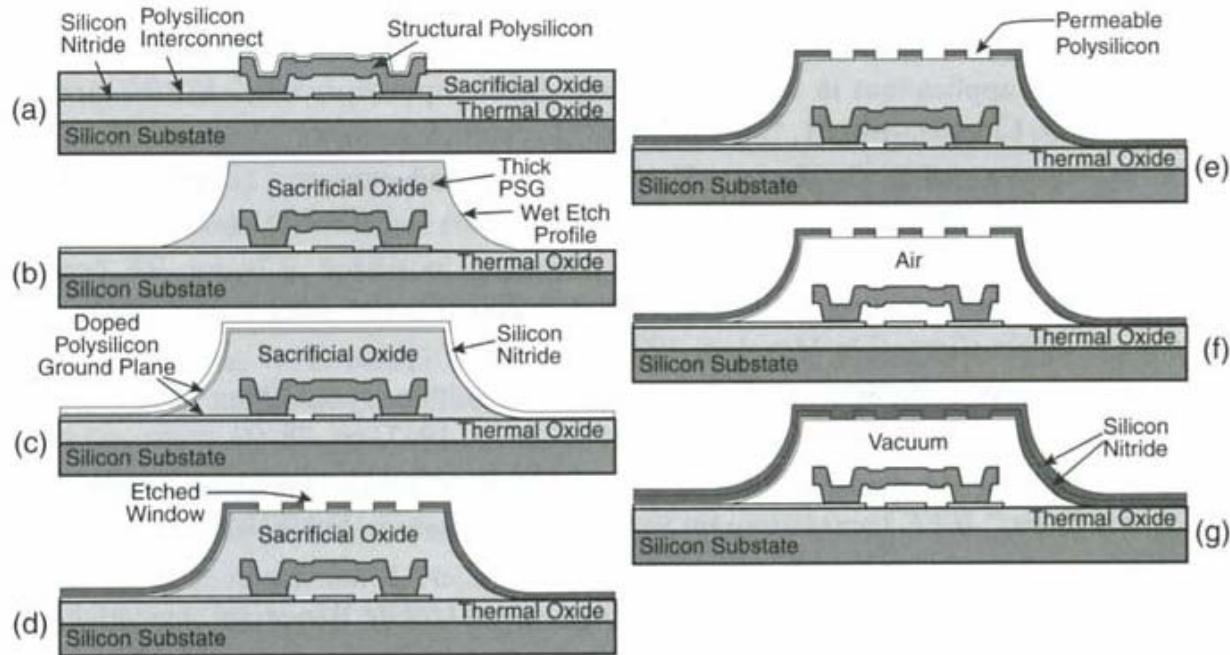


Figure 12.31. Process flow for vacuum-encapsulating a micromechanical resonator via planar processing. (a) Cross section immediately after the structural poly etch. (b) Deposit and pattern a thick, reflown PSG. (c) Deposit upper ground plane polysilicon and first nitride cap film. (d) Pattern etch windows in the cap. (e) Deposit permeable polysilicon [55]. (d) Etch sacrificial oxide (i.e., release structures) using HF, which accesses the sacrificial oxide through the permeable polysilicon, then dry via supercritical CO₂ [56], yielding the cross section in (f). (g) Seal shell under vacuum via a second cap nitride deposition done via LPCVD. Details for this process can be found in Leboutz et al. [55].

Eksempel på en andre typer "caps"

- En "cap" er klinket til substratet ved klinkenagler av nikkel

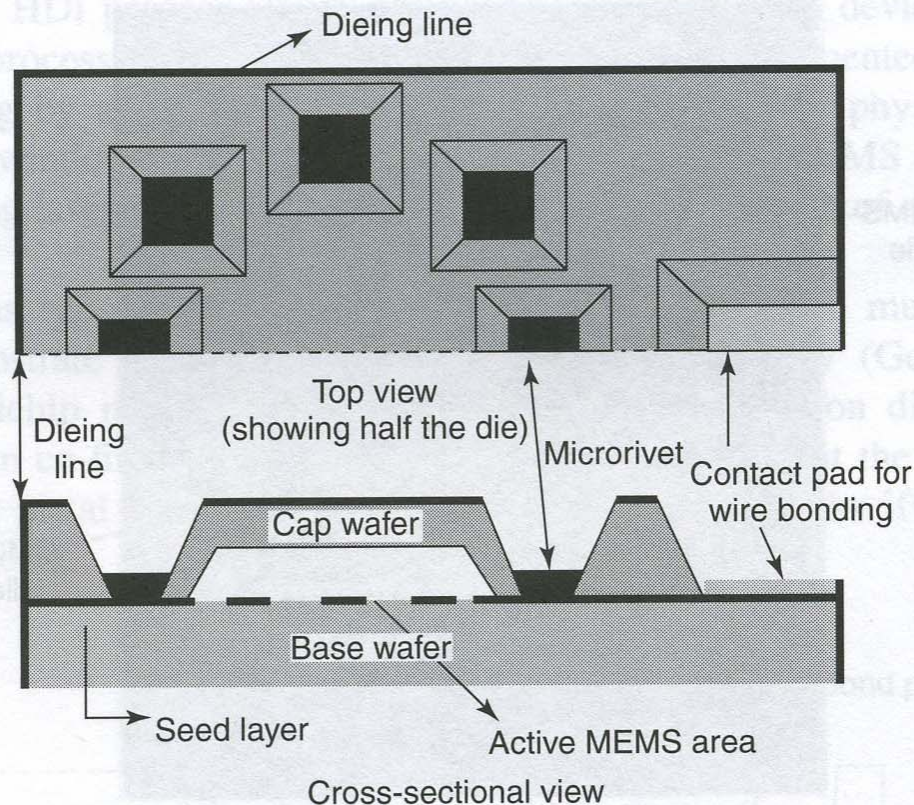


Figure 9.14 View of a packaged chip using microrivets. Reproduced from B. Shivkumar and C.J. Kim, 1997, 'Microrivets for MEMS packaging: concept, fabrication and strength testing', *Journal of Microelectromechanical Systems* 6(3): 217–225, by permission of IEEE, © 1997 IEEE

”Die-attach” prosess

- Brikke (”die”) monteres på pakke-substratet
 - Substratet er en mekanisk bærer (”support”) som må kapsles
- Brikken festes til substratet ved:
 - Lodding
 - Organiske festematerialer (adhesiver):
 - Epoxy, silikon etc.
 - Billige, lave temperaturer

Wire bonding

- Benyttes for elektrisk grensesnitt: DC og RF-signaler

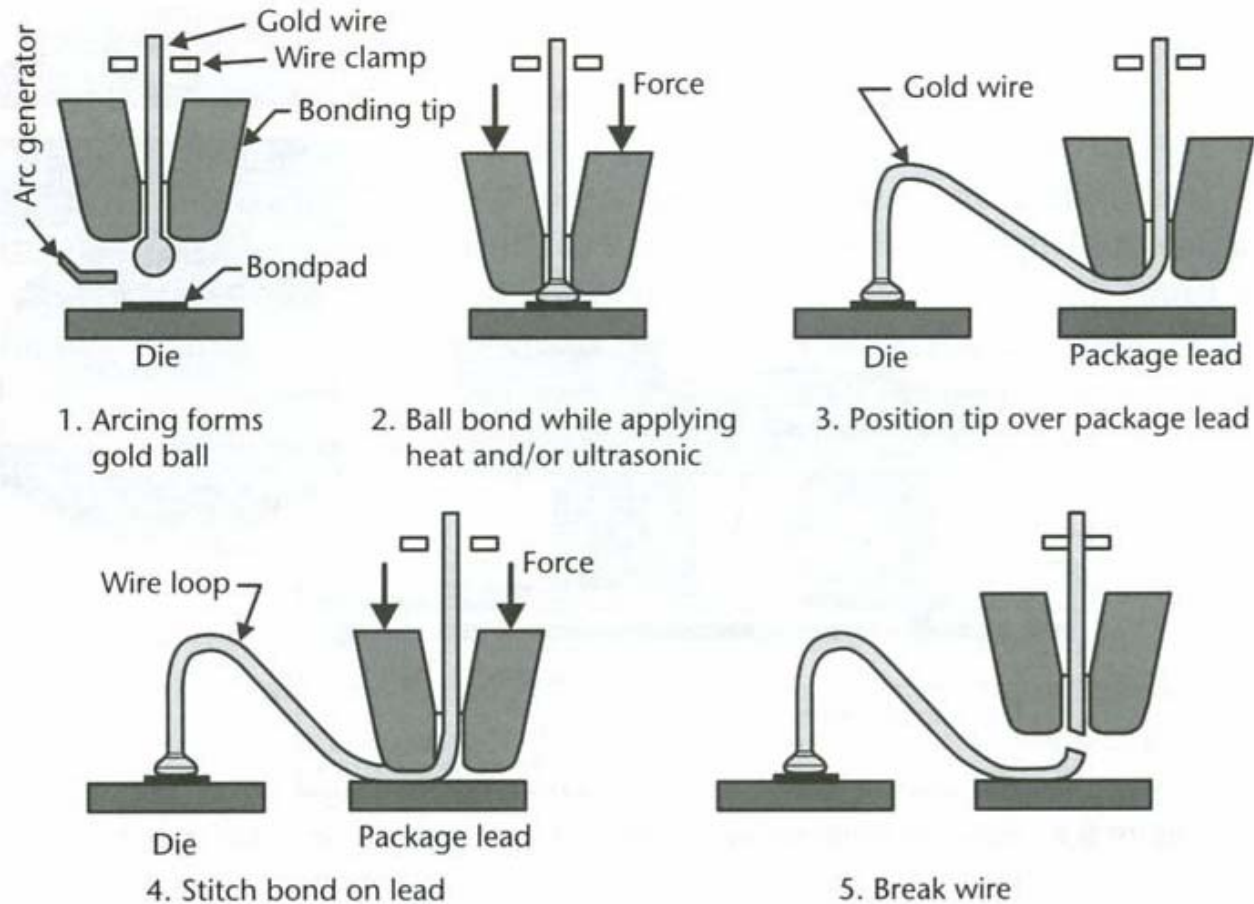


Figure 8.4 Illustration of the sequential steps in thermosonic ball and stitch bonding. The temperature of the die is typically near 150°C. Only the tip of the wire-bonding tool is shown [10].

Wire bonding, forts.

- Gull-tråder: 150 °C
- Aluminium
 - Langsommere
 - Substratet varmes ikke opp
- Ultralydfrekvens 50 – 100 kHz kan være problematisk for MEMS
 - Kan gi oscillasjoner av mekaniske mikrostrukturer
 - Strukturelle feil kan oppstå

"Flip-chip" bonding

- Brikke bondes med oversiden ned på et pakkesubstrat

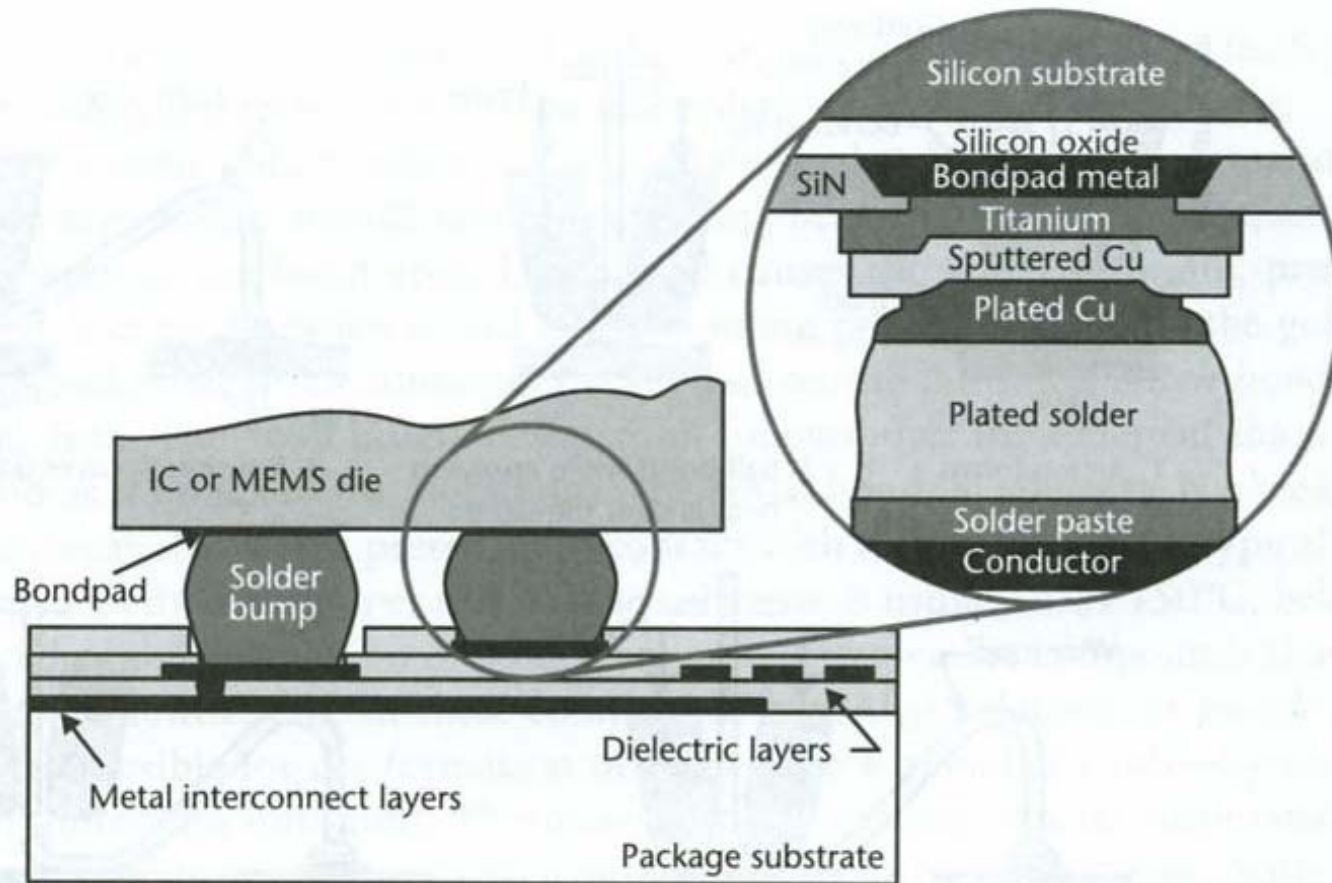


Figure 8.5 Flip-chip bonding with solder bumps.

”Flip-chip” bonding, forts.

- Pletterte lodde-puter (”solder bumps”) på brikken
- Kontaktpunktene kan være hvorsomhelst
 - Tettheten av I/O øker
- Lav induktans pga. **korte avstander**
- Benyttes for hurtige kretser, RF
- Høy pålitelighet
 - Vanlige bondetråder kan representere en pålitelighets-trussel
- Mange MEMS brikker på samme substratet
 - Kan ikke benyttes hvis en trenger åpning mot omgivelsene
- Metoden spesielt egnet hvis MEMS har fått ”caps” på forhånd

Ulike pakketyper benyttes

- Viktige faktorer
 - Pakke-størrelse, form, antall pinner
 - Pakke-materiale
- Ulike typer pakker
 - **Keramiske pakker**
 - **Metall pakker**
 - **Plastikk pakker**
- Pakkingen kan kombineres med en 1. nivå's kapsling
 - Kapsling på brikkenivå. Eks. "microcaps"
 - Spesielt interessant hvor MEMS ikke trenger direkte kontakt med væsker eller gass

Keramiske pakker

- Keramikk er et hardt, skjørt, ikke-metallisk mineral
 - Elektrisk isolerende
 - God termisk ledningsevne
 - Lett å bearbeide
 - Høy pålitelighet
- Mest vanlig i IC
- Kan forsegles (hermetisk kapsling)
- Benyttes i multichip-moduler for MEMS

Keramiske pakker, forts.

- En keramisk pakke lages av **laminater**
 - Hvert lag formes separat ved eget mønster
 - Laminatene presses sammen ("sintres", "cofired") ved 1500-1600 °C
 - Nyere metoder også ved lavere temp (800 °C)
 - Startmaterialet: "green unfired soft tape"
 - Elektriske ledninger påføres ved silke-trykk på hvert lag
 - Resultatet er en "stack" av laminater (3-16 lag)
- Utsettes for høy temperatur ("firing") for å fortettes ("densification")
- Ulempe at keramikk krymper (13-15%) under "firing"

Laminering av keramiske pakker

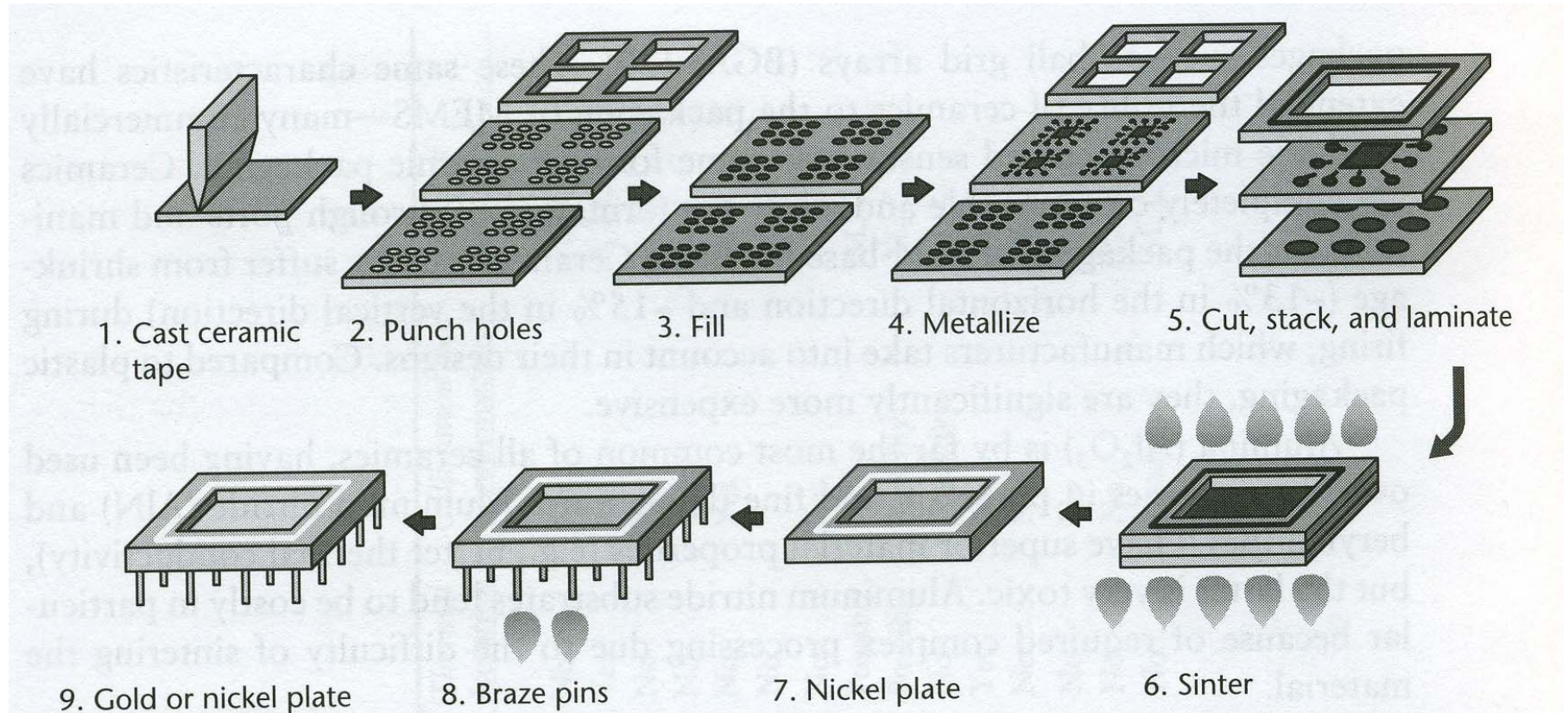


Figure 8.8 Process flow for the fabrication of a cofired laminated ceramic package with electrical pins and access ports. (Courtesy of: the Coors Electronic Package Company of Golden, Colorado.)

Keramiske pakker, forts.

- Alumina er mest vanlig materiale, Al_2O_3
 - Også AlN , Aluminium nitrid, benyttes
- Pakke kan være custom eller standard
- Forsegling og påsetting av lokk er en viktig del av prosessen
- Forholdsvis kompleks og kostbar metode
 - Dyrere enn plast

Metall-pakker

- Ble benyttet til IC med få pinner ("TO-kanne")
- Utmerket termisk dissipasjon
- God elektromagnetisk skjerming
- Mye brukt i MMIC, "Monolithic Microwave ICs"
- For MEMS: robust, enkel å montere
 - OK pinneantall for de fleste MEMS anvendelser
 - Det finnes en rekke standard-pakker med ulik "kavitet"
 - Enkel prototyping for små volum
 - Pakking for røffe omgivelser (robuste stålpakker)
 - Enkel å forsegle
 - Dyrere enn plast
- Stål eller Kovar (legering) benyttes
 - Kovar har lav termisk ekspansjons-koeffisient

Støpte plastikk pakker

- Lav pris
- Hermetisk kapsling ikke mulig
- Påliteligheten er økende
- Ulike fremstillingsmetoder
 - Post-molding
 - Støpes etter at brikken er festet til "lead frame"
 - Pre-molding
 - Brikken festes etter støping
 - Foretrekkes ved risiko for skade
 - Dyrere

Post-molding

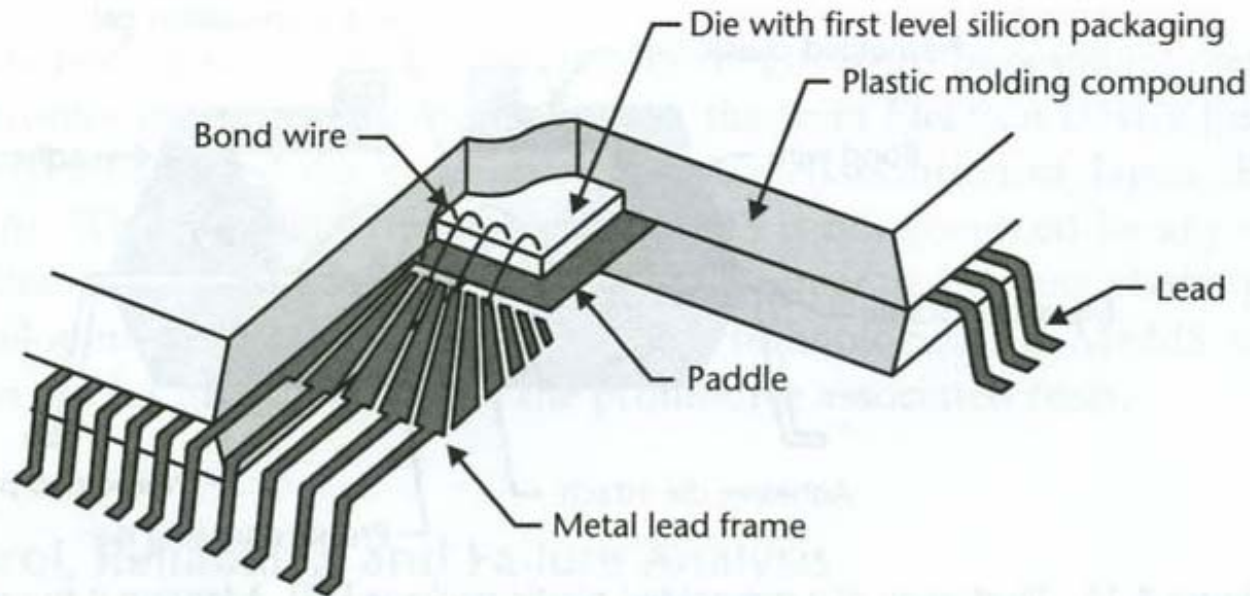


Figure 8.14 Schematic showing a sectional view of a post-molded plastic package. The die is first mounted on a center platform (the paddle) and wires bonded to adjacent electrical leads. The paddle and the leads form a metal *lead frame*, over which the plastic is molded. A MEMS die should include a first level of packaging (e.g., a bonded silicon cap) as protection against the harsh effects of the molding process. This particular illustration is of a plastic quad-flat pack (QFP) with electrical leads along its entire outer periphery.

Pre-molding

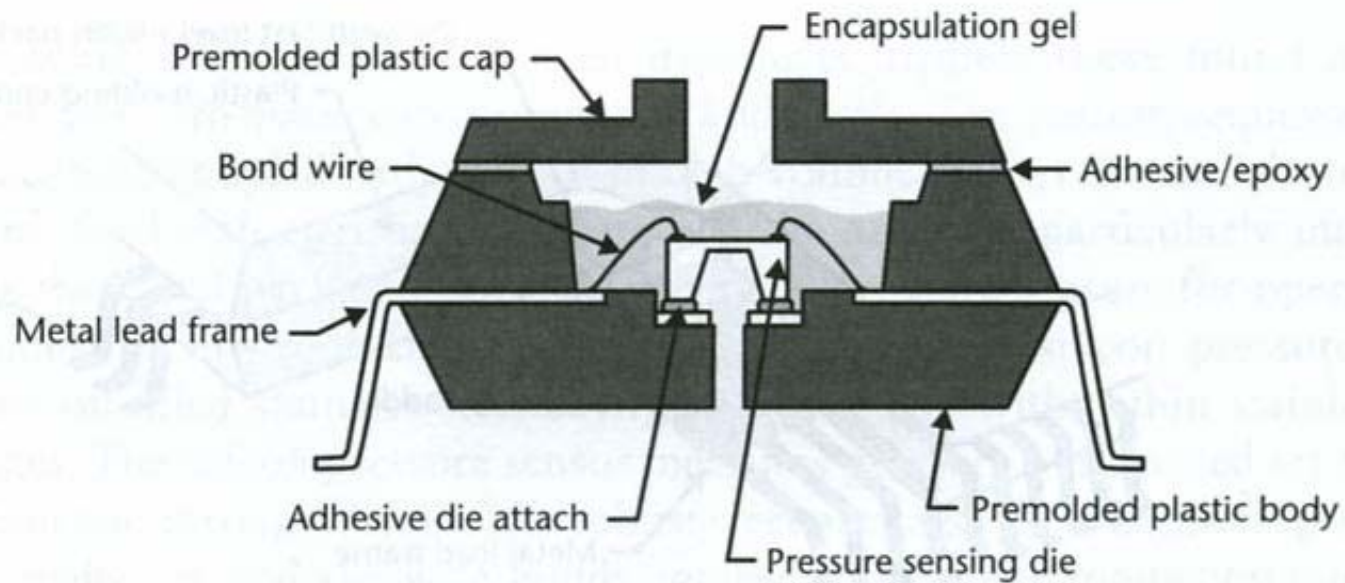


Figure 8.15 Illustration of a pre-molded plastic package [24]. Adapting it to pressure sensors involves incorporating fluid ports in the pre-molded plastic housing and the cap.

Plastikk pakker, forts.

- Plastmaterialet er typisk epoxy
- Ofte stor termisk stress "mismatch" mellom plast, ramme og brikke
 - Kan forårsake skade
 - Additiver i epoxy kan justere/endre den termiske ekspansjonskoeffisienten

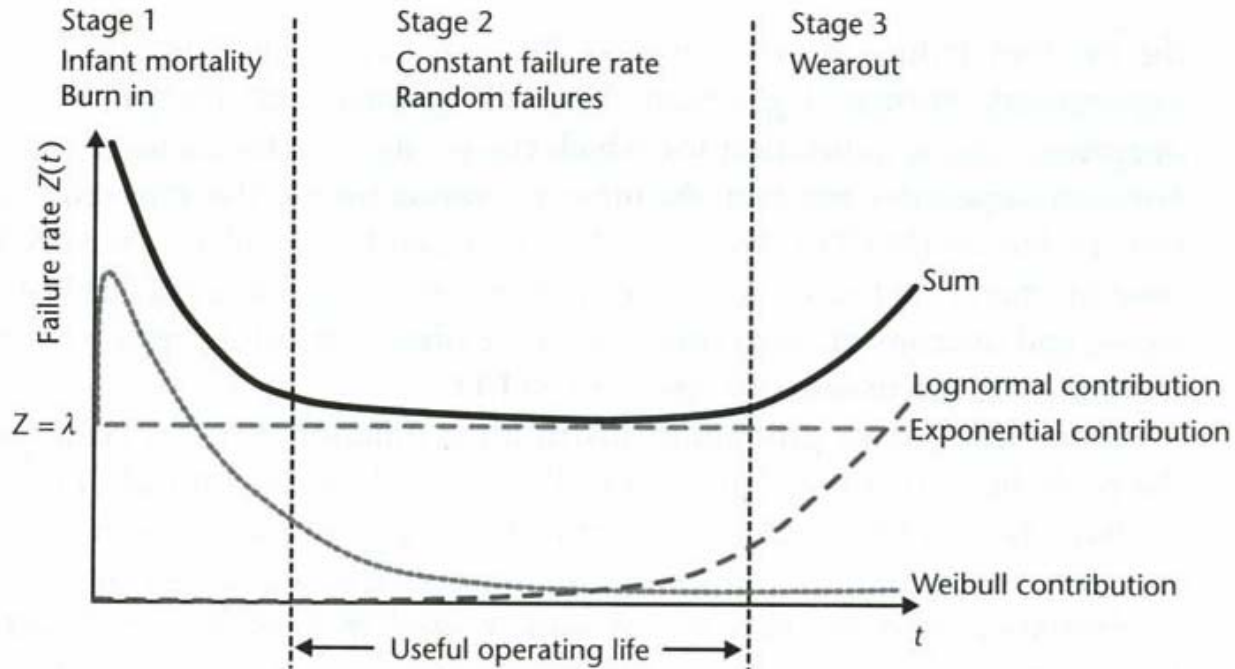
Kvalitetskontroll og pålitelighet

- Kvalitetskontroll
 - Ingen generelle standarder eksisterer
 - Typisk benyttes standarder og retningslinjer fra de systemene der MEMS skal inkluderes (f.eks. fra bilindustrien)
 - ISO 9000, QS 9000 sier ikke noe om hvilke kvalifiseringstester som skal utføres
 - IEEE, MIL –standarder angir detaljerte **operasjonelle tester** for kvalifisering og pålitelighet

Operasjonelle tester

- Påtvinge "krevende omgivelser"
 - Sjokk, vibrasjon, temperatur, fuktighet
- Fremtvinge at svake punkter gir feil
 - "burn-in", maksimal last
 - "infant mortality"
 - **Badekarkurven** →

Badekar-kurven



$$\lambda = \frac{\chi^2(2n+2) \cdot 10^9}{2 \cdot N \cdot T}$$

λ = Failure rate in FIT
 n = Number of observed failures
 N = Number of functional devices at the beginning of period
 T = Duration of observation period
 $\chi^2(2n+2)$ = Statistical chi squared parameter

Figure 8.17 The reliability bath-tub relationship between failure rate $Z(t)$ and time t . It consists of three temporal stages, each with its listed characteristics. The failure rate in the middle span of the curve is time independent and equal to λ . The overall failure rate can be modeled as the sum of the contributions of three probability distribution functions. Using the exponential distribution function suited only for the middle span, one can calculate the MTTF to equal $1/\lambda$.

Feil-analyse

- Gjøre statistiske analyser
 - MTBF, Mean Time Between Failure
- DAK simuleringer kan avsløre punkter med høyt **stress** som kan resultere i brudd

Viktige feil-moder

- Typiske feil-moder som er observert
 - Brudd og sprekker pga. stort stress eller mekanisk sjokk
 - Motmidler: runde hjørner, demping
 - Delaminering av pakken
 - Laminat-”stacken” brytes opp
 - Skyldes dårlig prosess-kontroll
 - Korrosjon pga. omgivelsene
 - Damp/gass-påvirkning
 - Kritisk for bevegelige deler

Viktige feil-moder, forts.

- "Stiction"
 - Flater blir hengende sammen
 - Eks. Kapasitive svitsjer
 - Oppbygging av elektrisk ladning over dielektriske lag kan permanent trekke svitsj-membranen til substratet
- Elektriske og termiske feil-moder
- Mekaniske feil
 - Endring av elastiske egenskaper påvirker resonans og demping

Integrasjon av IC og MEMS

- **Multichip modul pakking**

- Figuren viser en HDI prosess (High Density Interconnect) hvor "nakne brikker" monteres i fordypninger i substratet

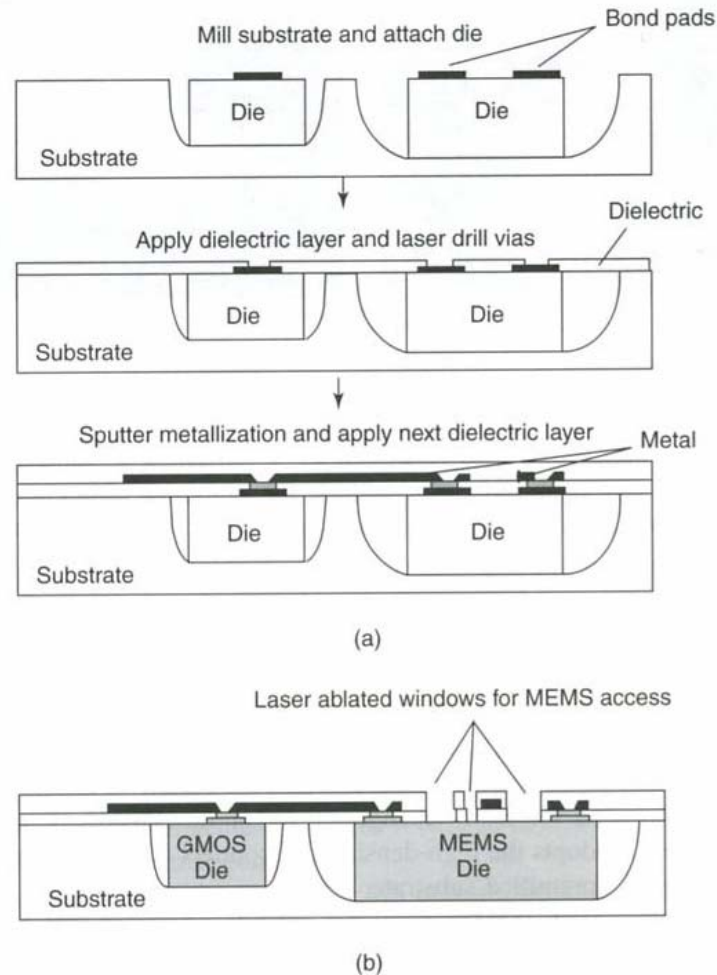


Figure 9.12 (a) High-density interconnect (HDI) process; (b) MEMS access in HDI process. Reproduced from J.T. Butler, V.M. Bright, P.B. Chu and R.J. Saia, 1998, 'Adapting multichip module foundries for MEMS packaging', in *Proceedings of IEEE International Conference on Multichip Modules and High-Density Packaging*, IEEE, Washington, DC: 106–111, by permission of IEEE, © 1998 IEEE

Integrasjon av IC og MEMS, forts.

- Separate MEMS- og IC-brikker kan være upraktisk og kostbart
 - Ofte eneste mulighet
 - Pga. krav om helt forskjellige teknologier
 - MEMS og CMOS kan da **optimaliseres** hver for seg
- Elektroniske og mekaniske komponenter må generelt forbindes
 - Eks. Filterbank trenger multipleksing-elektronikk
 - Ofte mange forbindelser mellom brikkene
 - Strøkapasitans, impedans belaster!
 - → **Ønske om en-brikke løsninger! (monolittisk integrasjon)**
- Teknologier for monolittisk integrasjon
 - **Mixed krets- og mikromekanikk (Intermediate CMOS)**
 - **Pre-kretser (Pre-CMOS)**
 - **Post-kretser (Post-CMOS)**

Mixed krets- og mikromekanikk

- IC og MEMS-prosessene syes sammen til en enkelt prosess
 - "MEMS in the middle"
- Ulemper
 - Begrensninger på hva som lar seg fremstille av MEMS
 - Mange passiveringslag trengs hver gang prosessen svitsjer mellom krets og mikromekanikk
 - Standard CMOS-prosesser kan ikke brukes
 - Kun spesialtilpassede
 - Total redesign av prosessen hvis en av de kombinerte teknologiene endres
 - Eks. på en kombinasjonsprosess →

Kombinasjonsprosess

- BiMOSII prosess fra Analog Devices for fremstilling av aksellerometre

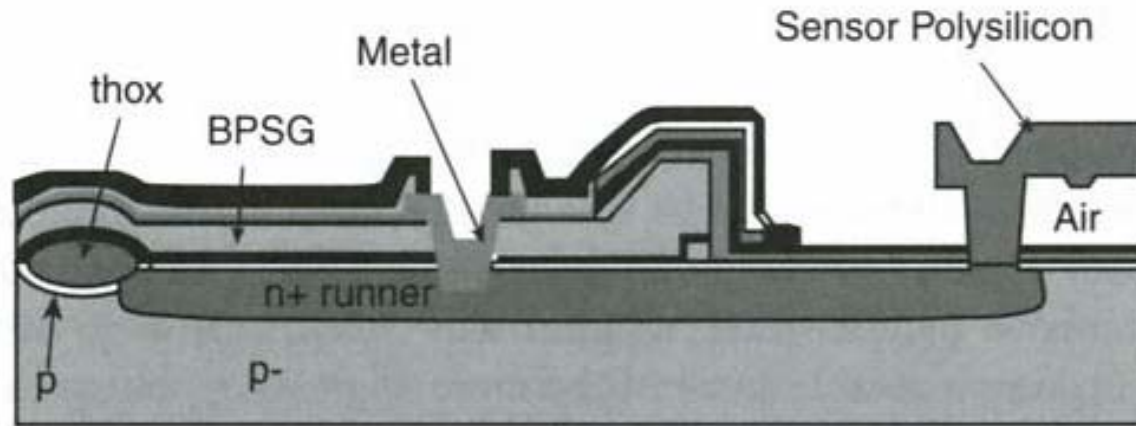


Figure 12.28. Cross section of the sensor area in Analog Devices' BiMOSII process [47].

Pre-CMOS kretser

- Mikromekanikk fabrikeres først, så IC
- Fordeler
 - Kan fremstille MEMS optimalt
 - Kun ett passiveringstrinn trengs etter mikromekanikk prosesseringen
 - Hver prosesseringsmodul kan oppgraderes uavhengig
- Ulempe
 - Store topografi-variasjoner oppstår etter MEMS (eks. på 9 μm)
 - CMOS fotoresist spinning og mønstring vanskeliggjøres
 - Spesielt for submikron kretser
 - CMOS og MEMS har høyst forskjellige minimums-geometrier
 - Må planarisere overflaten
 - Foundry-prosesser tillater sjelden "dirty" MEMS skiver inn i fabrikasjons-linjene

Pre-CMOS kretser, forts.

- Eks. på iMEMS-prosess som har overkommet ulempene
 - Prosess fra Sandia National Laboratories →
 - De mikromekaniske komponentene realiseres i en grøft ("trench")
 - Strukturen planariseres ved å benytte CMP = Chemical Mechanical Polishing
 - Deretter utføres IC-trinnene

Pre-kretser, forts.

- Sandias iMEMS process

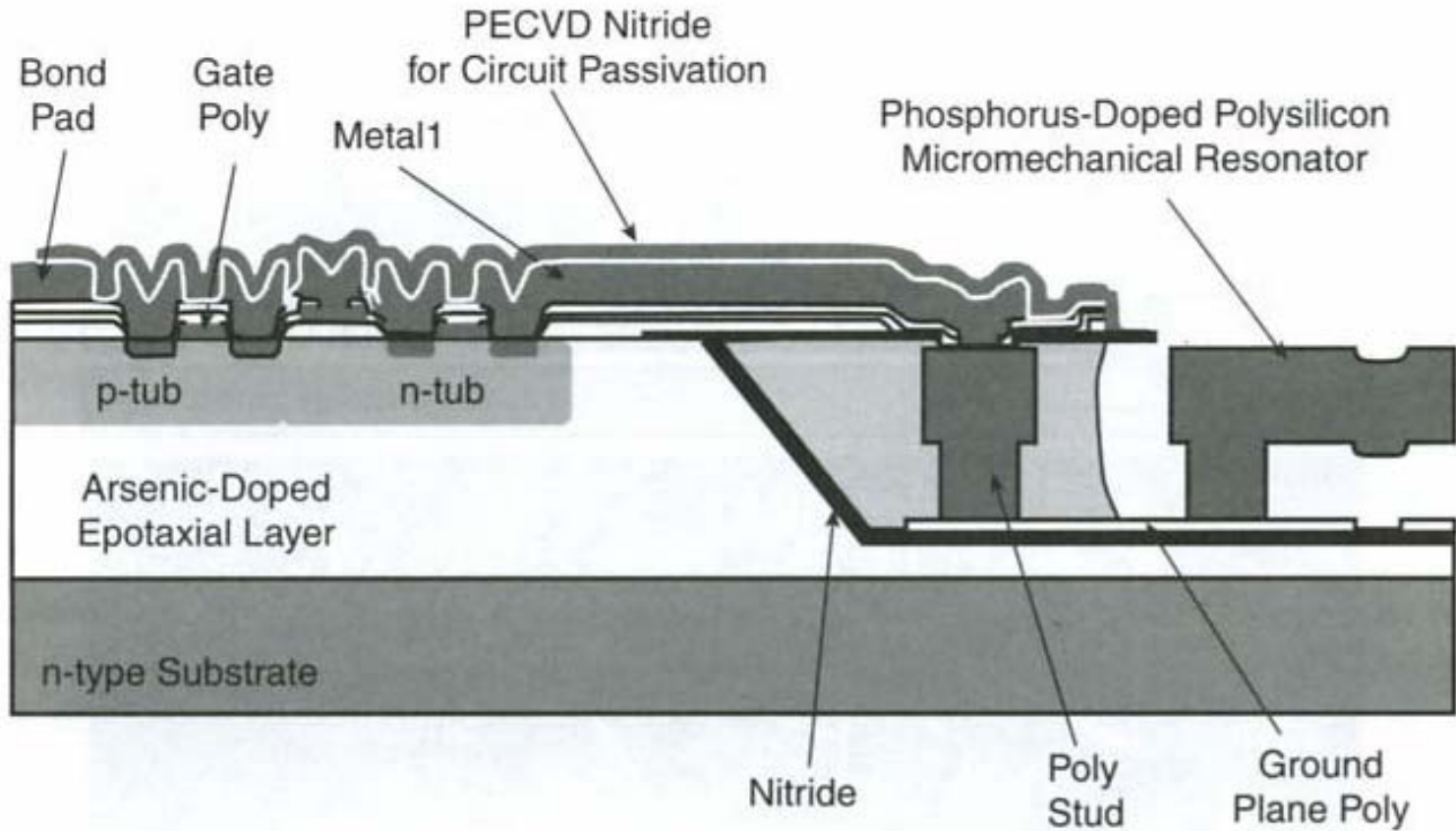
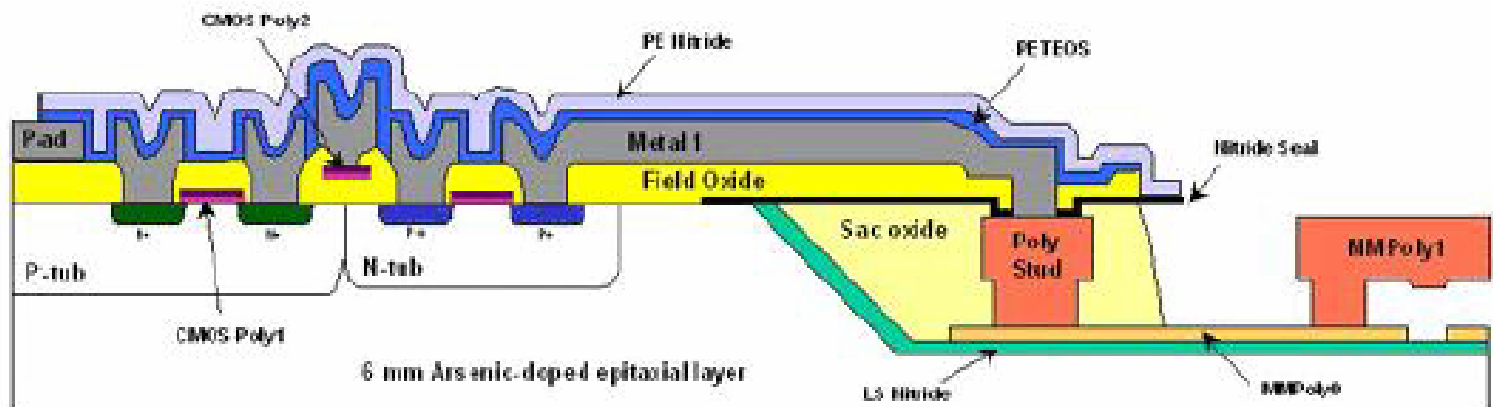


Figure 12.29. Cross section of Sandia's *iMEMS* process [48].

MEMS → CMOS

Sandia Embedded Process

1. Trench etched into Si using KOH
2. MEMS fabricated in trench
3. Trench filled with LPCVD oxide
4. Trench planarized with CMP
5. MEMS stress anneal
6. Trench seal with LPCVD nitride
7. Standard CMOS fabrication next to MEMS
8. CMOS passivated with PECVD nitride
9. Trench opened, MEMS released



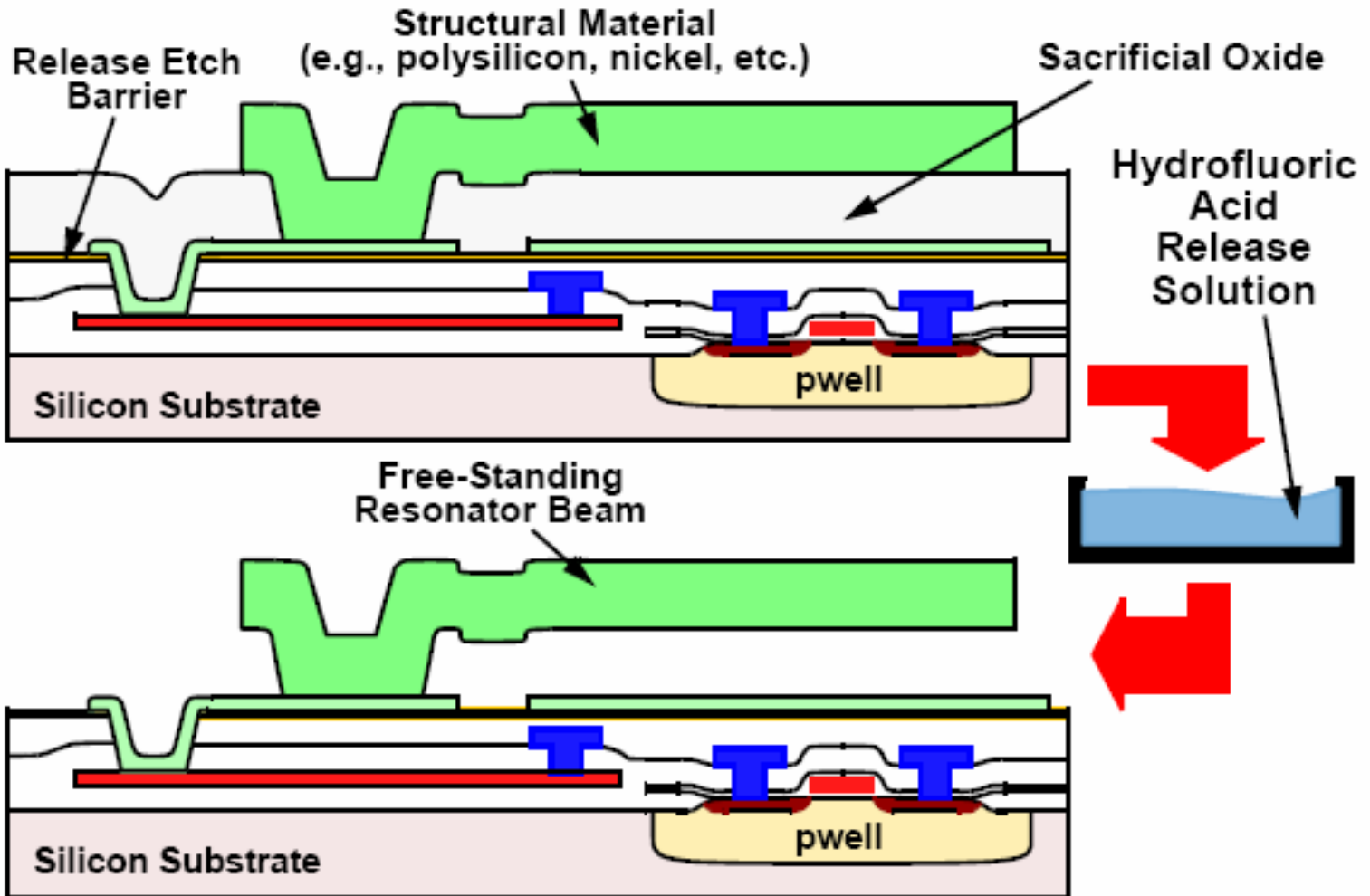
Post-CMOS kretser

- CMOS krets-prosesseringen gjøres før MEMS
 - Synes som den mest lovende prosedyren
 - Planarisering trengs ikke
 - Kan bruke avanserte/standard IC foundries og etterfølgende mikromekanikk-prosessering
 - Metoden har blitt utviklet gradvis
 - **Vanskeligheter med CMOS Al-basert metallisering**
 - Al kan ikke stå imot de **høye temperaturtrinnene** som trengs for mange av mikromekanikk-prosesstrinnene
 - Spesielt de som kreves for høy Q
 - Kompromisser må gjøres i den ene eller andre prosessen
 - Eks. UoC Berkely: bruk av SiGe

Eks. på prosess

- MICS prosessen →
 - **Wolfram** ("tungsten") benyttes til metallisering istedenfor Al før polySi overflate mikromaskinerings-prosessen
 - Wolfram tåler høyere temperaturer
- Nyere resultater beholder Al-metallisering og benytter **lav temperatur poly-SiGe** som det strukturelle materialet og med minimal reduksjon i mikromekanisk ytelse

Surface Micromachining



• Fabrication steps compatible with planar IC processing

C. T.-C. Nguyen

Univ. of Michigan

UCB Poly-SiGe Process

- 3 μm standard CMOS process, Al metallization
- p-type poly-Si_{0.35}Ge_{0.65} structural; poly-Ge sacrificial
- MEMS-CMOS interconnect through p-type poly-Si strap
- Process:
 - CMOS passivated with LTO, 400°C
 - Vias to connection strap opened
 - Ground plane deposited, MEMS built.
 - RTA anneal to lower resistivity (550°C, 30s)

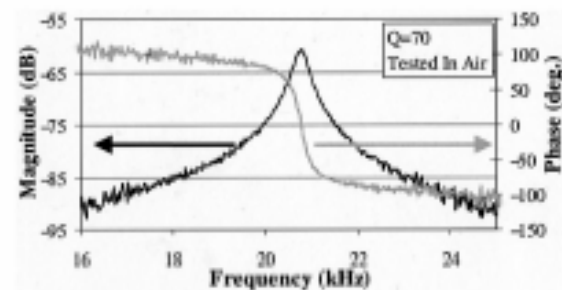
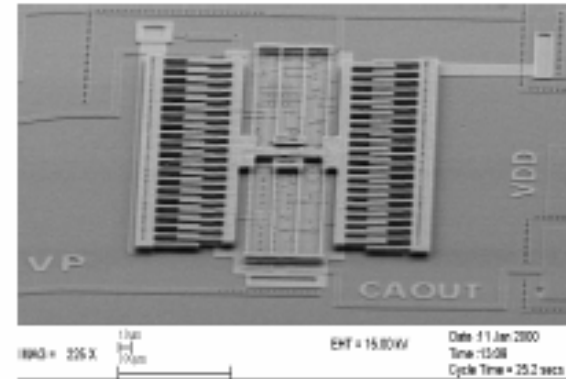
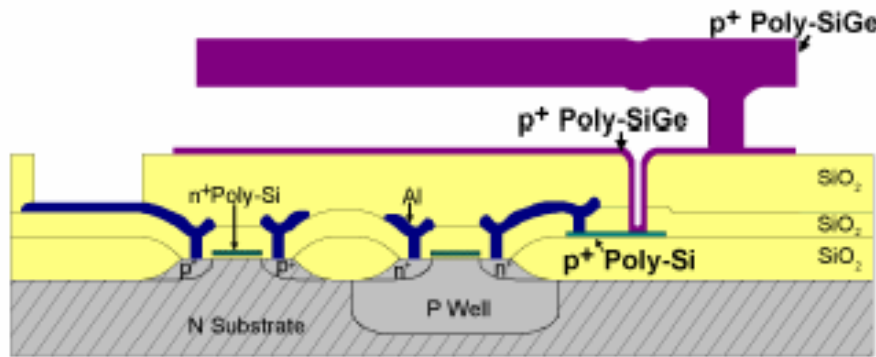


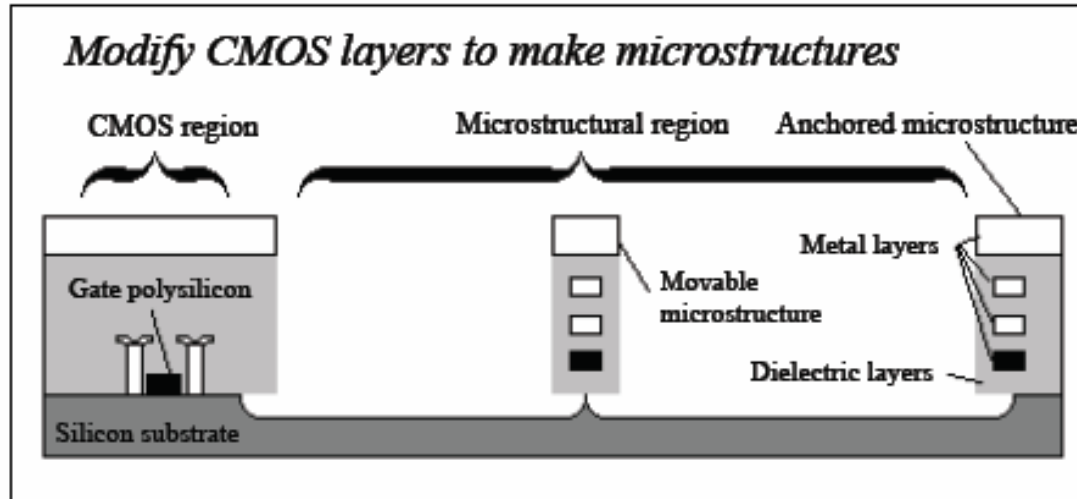
Fig. 18. Frequency response of the integrated poly-SiGe resonator and the CMOS amplifier tested in air.

A. Franke PhD

CMOS-MEMS

- Realisering av MEMS-komponenter ved å bruke en ordinær CMOS-prosess
 - ASIMPS:
 - "Circuits Multi-Projets" kjører MPW
 - ST Microelectronics 0.25 μm BiCMOS
 - Postprosessering ved Carnegie Mellon University
 - Testkrets er designet ved Ifi V2007
 - Jan Erik Ramstad, Jostein Ekre
- Typiske trekk i prosesseringen →

European ASIMPS



(CMU)

- Multilagstruktur av metall + dielektrikum
 - Øverste metall-lag benyttes som maske
 - 5 metall-lag
 - MEMS fristilles i et maskeløst etse-trinn
 - RIE + isotrop underets
 - CMOS må dekkes av metall
 - Egne MEMS design regler
-
- Kan utnytte de enorme inversteringer i CMOS-prosessering

Andre integrasjons-metoder

- Bondeprosesser benyttes
 - IC kretser og mikromekanikk settes sammen (merges) ved å bonde en wafer på den andre
 - Alternativ: Bonde en krets på en MEMS struktur
 - Alternativ: Bonde MEMS på en IC krets
 - Krymping av bondepad dimensjonene gir tolererbare grensesnitt-**kapasitans-verdier** for IC-kretsene