

INF5490 RF MEMS

F2: MEMS – Fremstilling

V2007, Oddvar Søråsen
Institutt for informatikk, UiO

Dagens forelesning

- Mikromaskinering
- Sentrale prosesstrinn
- Eksempler på prosesser
- Avanserte MEMS-spesifikke trinn

MEMS for RF?

- Egenskaper ved MEMS som gjør teknologien **attraktiv for RF**
 - Små dimensjoner ($\sim\mu\text{m}$) - miniatyrisering
 - Parallell fremstilling: batch prosessering
 - Kan lage mange og billige
 - Gode egenskaper – høy ytelse
 - Høy Q, lavt tap, reduserte parasitter
 - Lavt effektforbruk
 - Fleksibilitet
 - Muligheter for integrerte systemer
- Sentralt er: **MIKROMASKINERING!**

Mikromaskinering

- Mikromaskinering, definisjon:
 - *Presist å **definere** og **realisere** vilkårlige mikroskopiske mekaniske strukturer i (ut av) eller **på** et grunnmateriale*
- Silisium mikromaskinering er mest utviklet
 - Metoder fra IC-industrien er overtatt
 - ”vokste ut av” IC-prosesser
 - Nye metoder er også spesielt utviklet for MEMS
 - Mange variasjoner, - lite standardisering!

Hva trengs?

- Et passende grunnmateriale: **substrat**
 - Si, SOI, glass (PSG), kvarts
- Metoder for å
 - Definere geometrier (mønstre)
 - Endre materialelegenskaper
 - Fjerne materiale
 - Legge til nytt materiale
 - Sette sammen hele skiver

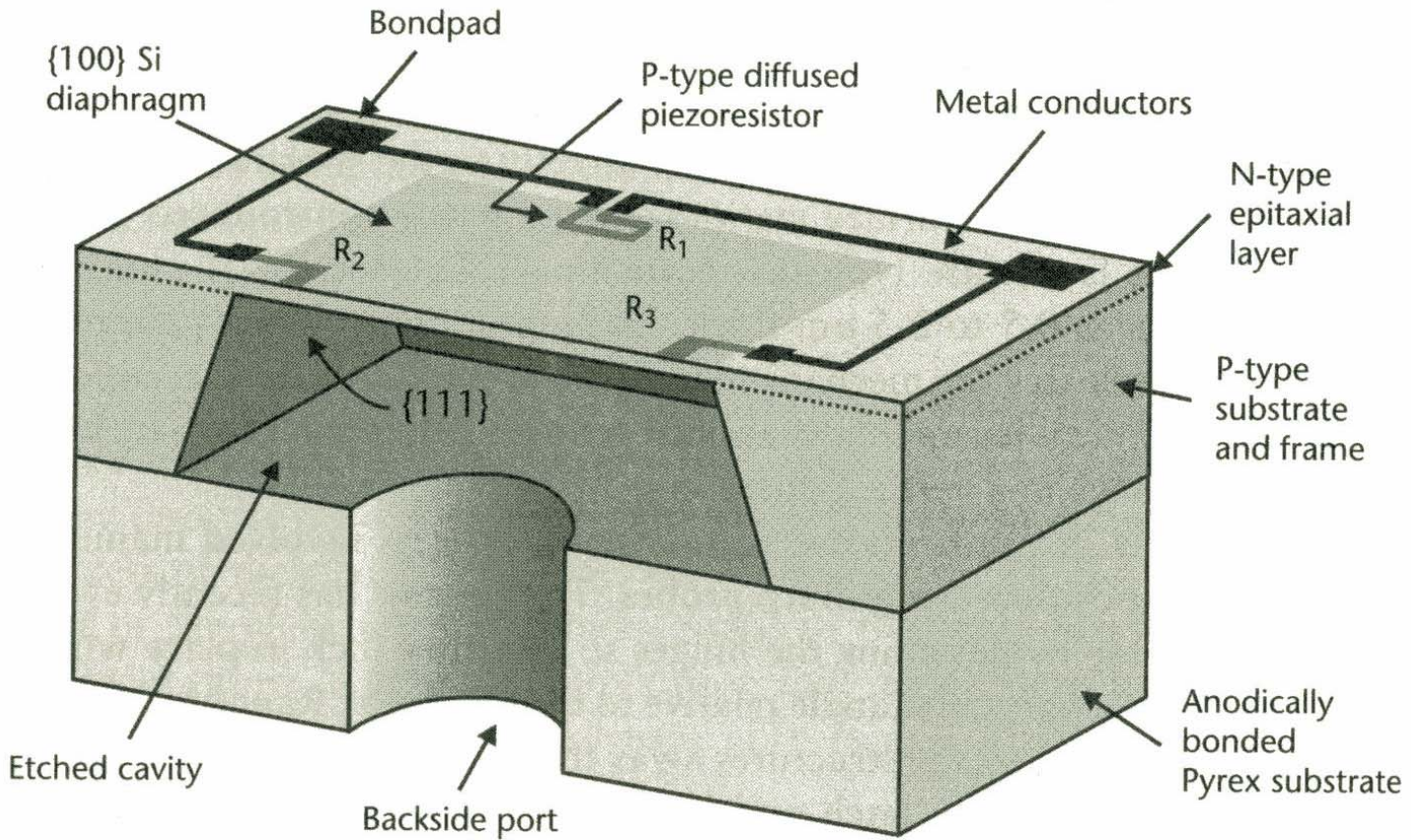
2 hovedtyper

- **”Bulk”** mikromaskinering
- **”Surface”** mikromaskinering

Bulk mikromaskinering

- Diffusjoner og selektiv etsing av mønstre i et underliggende substrat
 - Kraftig etsing av substratet → membraner
 - Ofte fra baksiden (våt-etsing: væske benyttes)
 - Evt. kombinert med tørr-etsing fra forsiden
- Mest moden av de to teknologiene
- Typiske eksempler
 - Trykk-sensor, Si-ventiler, aksellerometer
- Wafer-bonding kan være nødvendig i tillegg
 - Sette sammen hele skiver (wafere)

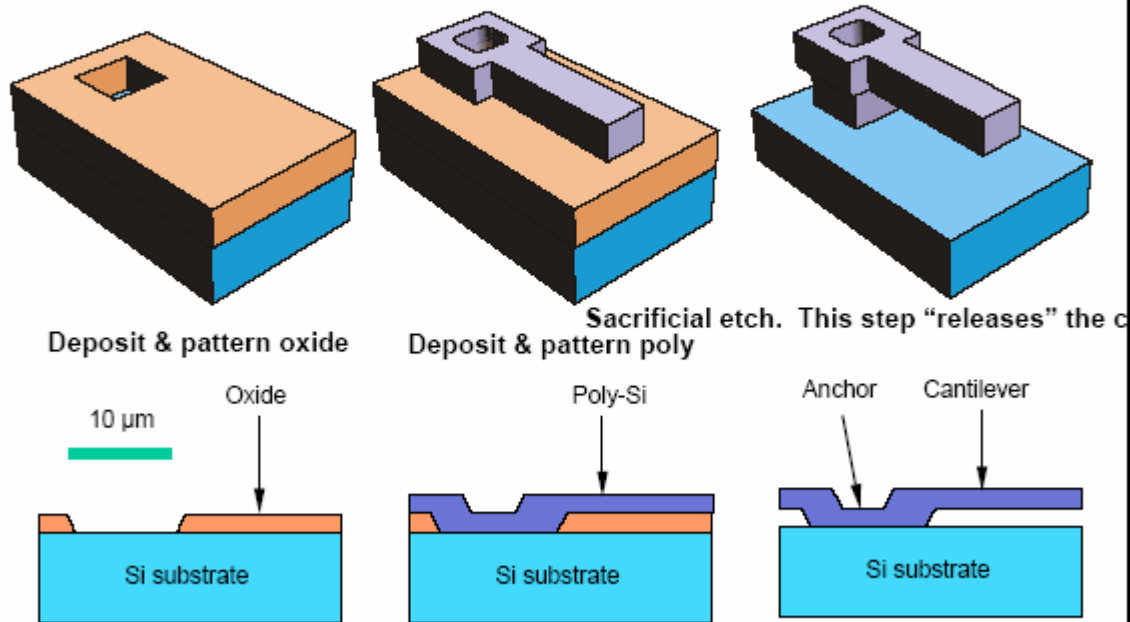
Trykksensor



Overflate mikromaskinering

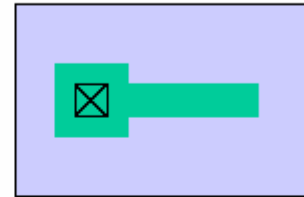
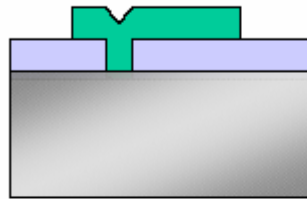
- **"Surface"** mikromaskinering
 - Legge til lag
 - **Strukturelle lag**
 - **Offer-lag (sacrificial layers)** = "avstands-lag"
 - Selektiv etsing av strukturelle lag
 - Fjerning av offer-lag

Micromachining a Cantilever



8

Surface Micromachining



7

Overflate mikromaskinering

- + Kan lage strukturer med mindre dimensjoner
- + Muliggjør integrasjon med IC-komponenter
- ÷ Strukturer har mindre "masse"
 - Kan være utilstrekkelig for enkelte anvendelser
 - aksellerometere
- Offer-lag ("sacrificial layer")
 - Må kunne fjernes effektivt ved etsing
 - Perforering av store flater nødvendig
 - Unngå "stiction" (sammenklebing, vedheft)
- Strukturelle lag må ha
 - Ønskede fysiske, kjemiske og elektriske egenskaper
 - Egnede **mekaniske** egenskaper
 - Holdbarhet
 - **Stress**: problemet er ofte ulikt stress i nabo-filmer

Residual Stress in Thin Films

- Residual film stress
 - Microstructure
 - Thermal mismatch



- Compressive vs. tensile stress



Under **compressive stress**, film wants to expand. Constrained to substrate, bends it in convex way.

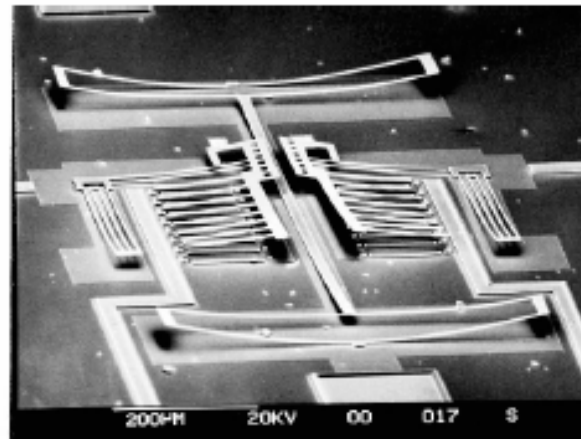
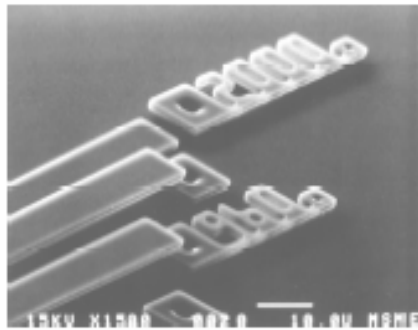
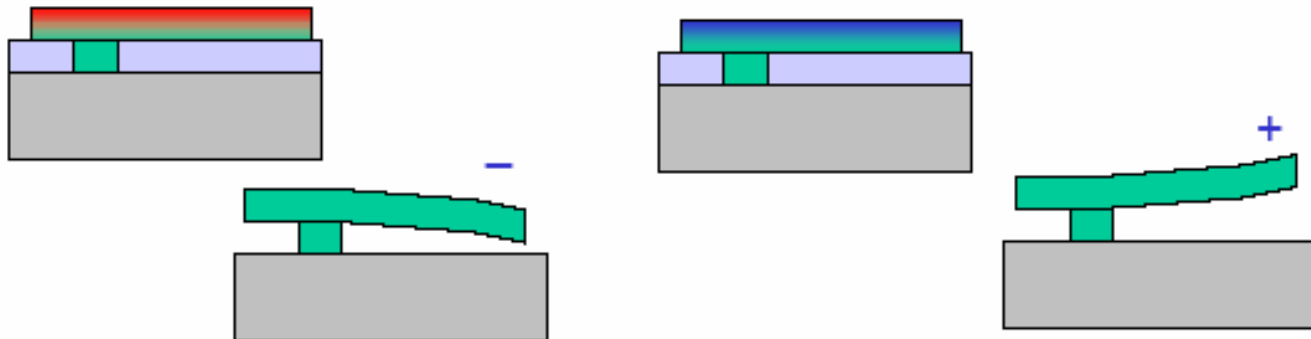


Under **tensile stress**, film wants to shrink. Constrained to substrate, bends it in concave way.

Stress Gradients

- Stress gradient: (+) or (-)

compressive
tensile



Sentrale prosess-trinn

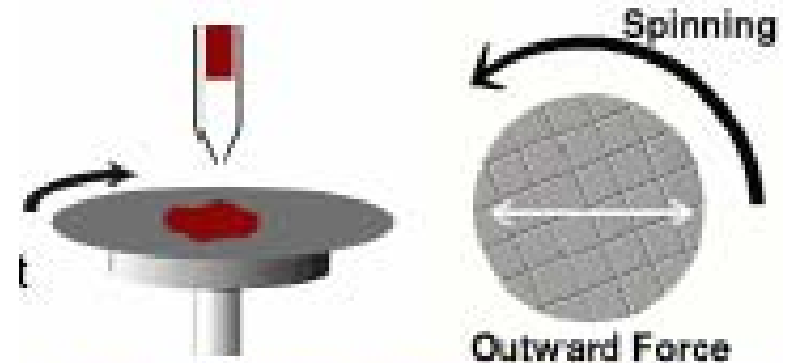
- Definere mønstre
 - *Fotolitografi*
- Endre materialelegenskaper i halvledere
 - *Diffusjon*
- Fjerning av materiale
 - *Etsing*
- Legge til materiale - bygging av strukturer
 - *Deponering*

Fotolitografi

- Overføre design-mønstre → mønstre i materialet
 - Fotoresist benyttes – ”spin-on”
 - Optisk eksponering vha fotomaske
- Eksponerings-metoder
 - Kontakt: forkorter maskens levetid
 - ”Proximity”: 25 – 50 μm avstand
 - Projeksjon vha kompleks optikk
 - Elektron-stråle (e-beam) som ”skriver” mønstret
- Fremkalling → ”post bake” → behandling av materialet
- Maske-typer
 - Krom maske
 - Emulsjonsmaske
 - Direkte skriving av mønster på skive

Spin-on metoder

- Material-dråpe i sentrum "spinnes" på
 - For organiske materialer
 - Fotoresist, polyimider, 0.5 – 20 μm
 - SU-8 (epoksy-basert), > 200 μm
 - For dielektriske isolatorer
 - Tykkelse avhenger av
 - Konsentrasjon, viskositet, hastighet, tid



Topografiske høydevariasjoner gir problemer

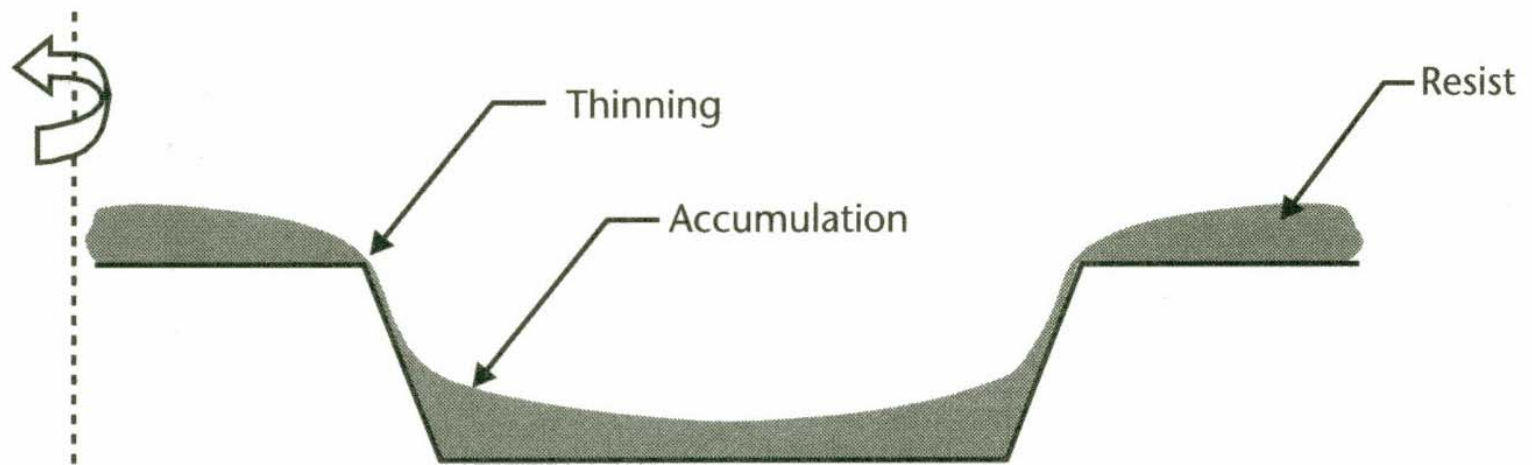
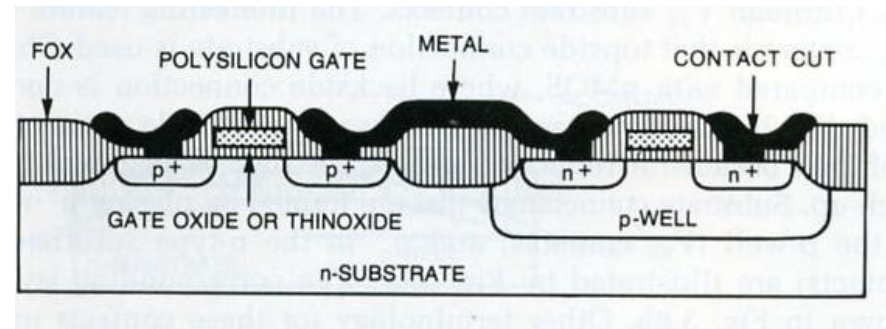


Figure 3.3 Undesirable effects of spin-coating resist on a surface with severe topographical height variations. The resist is thin on corners and accumulates in the cavity.

Maluf

Endre materialegenskaper: Diffusjoner

- Diffusjon av forurensninger i halvledere
 - Dopematerialer
 - fosfor (n+), bor (p+)
 - "predeposition",
 - "ion implantation"
 - "drive-in"



- Type og konsentrasjon av dopemateriale bestemmer elektriske egenskaper
 - **Diffusjons-strøm** pga. forskjell i konsentrasjon av frie ladningsbærere (n, p)
 - **Drift av ladninger** pga. elektrisk felt

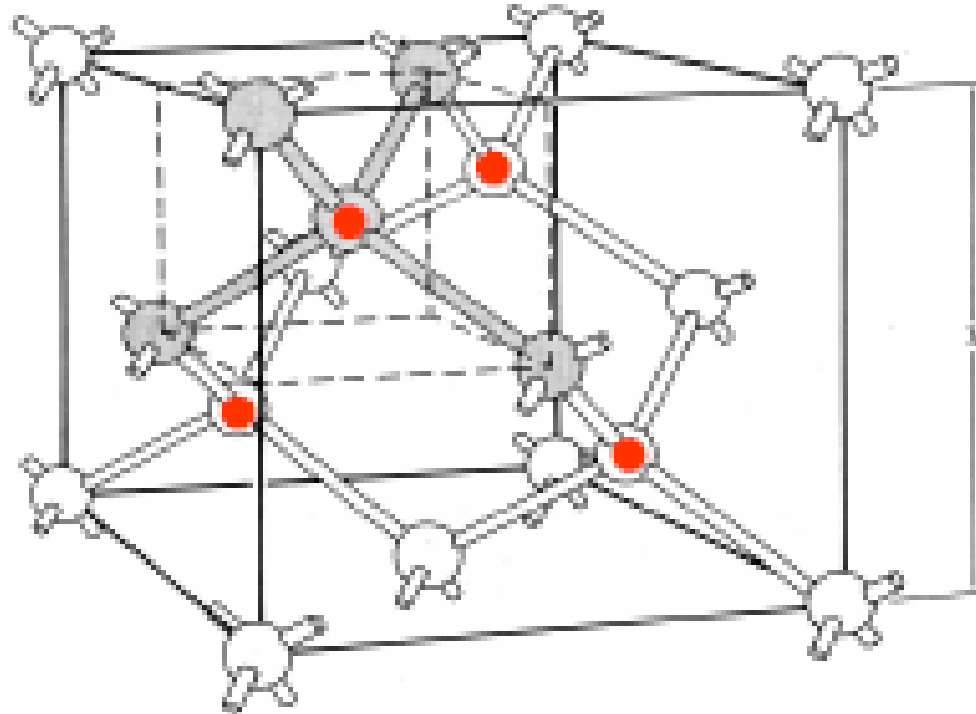
Fjerning av materiale: Etsing

- Våt-etsing eller tørr-etsing
- Våt-etsing
 - Foregår i væsker
 - væske-konsentrasjon, tid, temperatur
 - Lav-kostnads batch-prosessering
 - Kan være **isotrop** eller **anisotrop**

Våt-etsing

- **Isotrop** = uniform etsing i alle retninger
 - HF eller blandinger er vanlig
 - 0.1 – 100 $\mu\text{m}/\text{min}$ etsehastighet
- **Anisotrop** = etser hurtigere i noen retninger
 - Etsehastighet avhengig av **krystallorientering**
 - NaOH, KOH benyttes
 - Silisium nitrid som maske ved KOH

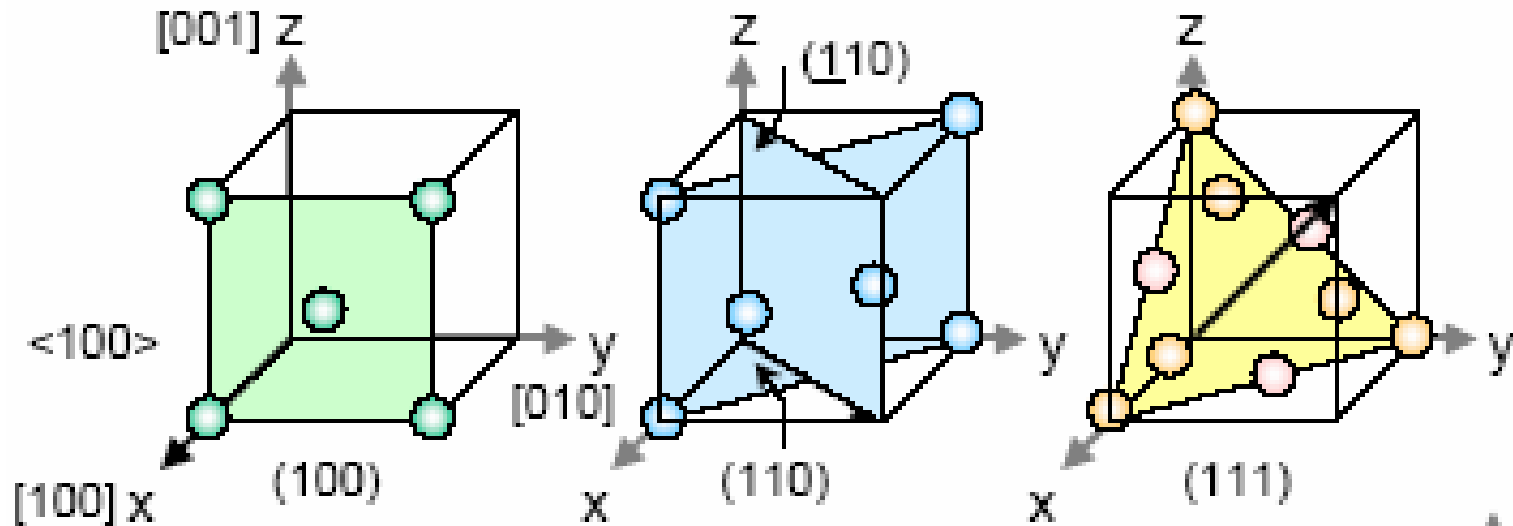
Krystallorientering i Si



Silicon crystal structure
 $\lambda = 5.43 \text{ \AA}$

Wolf and Tauber

Krystallretninger



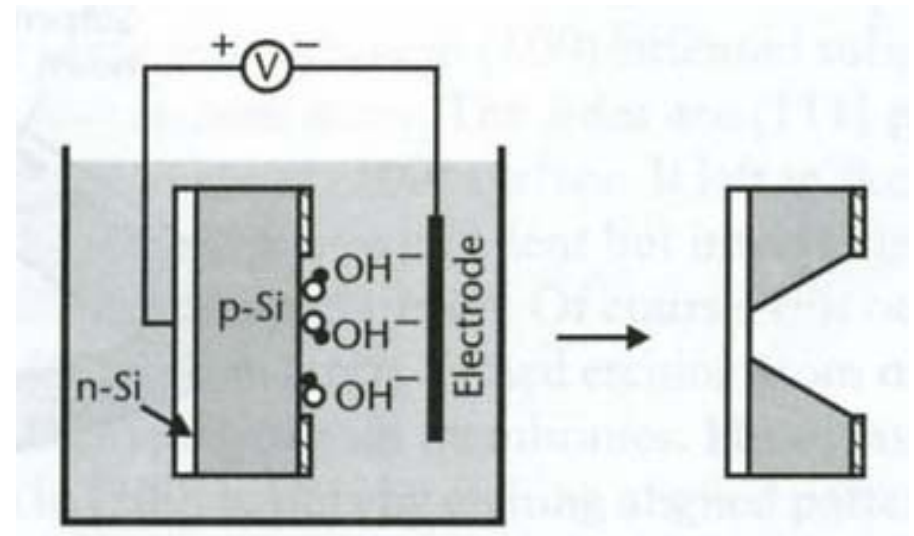
Miller indekser: (plan), {familie av plan}, [retning], <familie av retninger>

Anisotrop våt-etsing

- KOH-etsing
 - $\{110\}$ planene etses 2x så hurtig som $\{100\}$
 - $\{111\}$ planene etses 100 x langsommere enn $\{100\}$
 - Uenighet om årsak: tettheten av krystallbåndene eller dannelse av tynt oksydlag?
- Kan brukes til å lage V-groper
- Andre anisotrope etsevæsker
 - TMAH, ratio $(100)/(111) = 10 - 35$
 - Også SiO_2 kan da brukes til maske
- **Dyp etsing** av Si er sentralt i mikromaskinering

Kontroll av etsedybde

- Etsedybde kan kontrolleres ved **elektrokjemisk etsing**
 - Presis groing av epi-lag
 - Eks. n-type på p-skive
 - Elektrisk potensial settes på
 - pn-diode revers forspent
 - p-materialet etses
 - Etsingen stopper i pn-overgangen
 - tynt SiO₂ passiveringslag dannes
 - Brukes f.eks. for å definere membran-tykkelse



Ulike etse-metoder

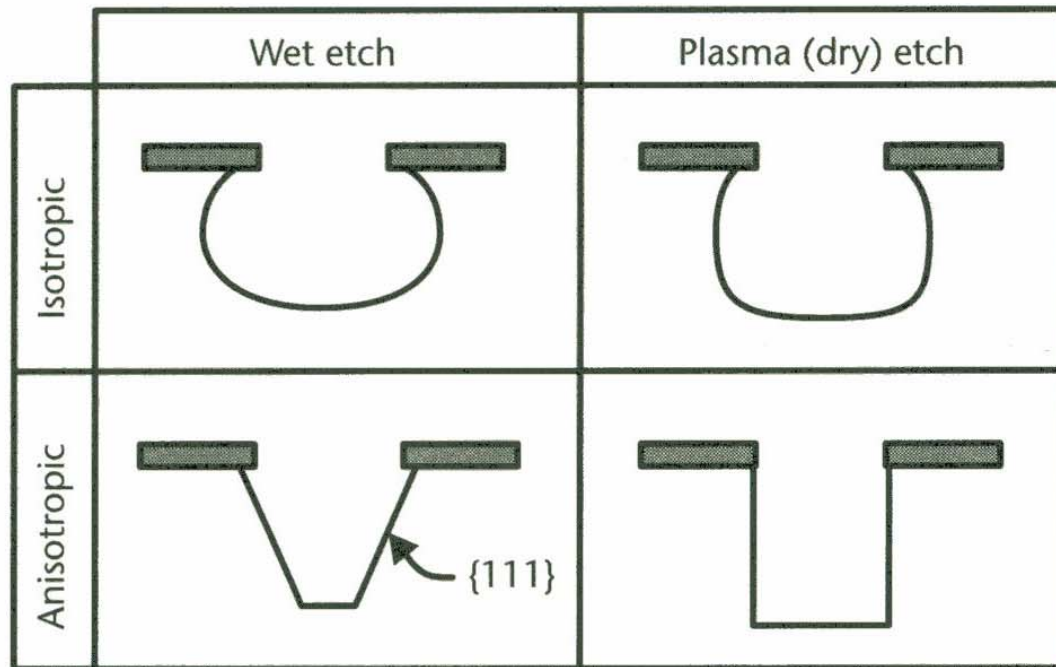


Figure 3.5 Schematic illustration of cross-sectional trench profiles resulting from four different types of etch methods.

Maluf

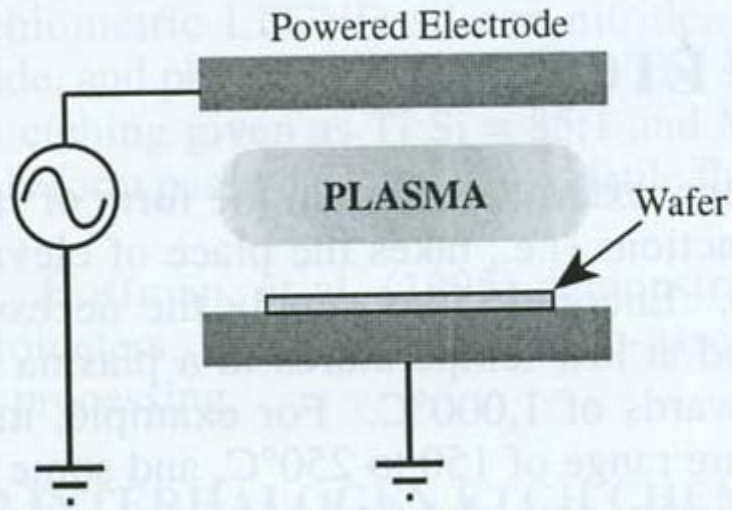
Tørr-etsing

- **1. Damp-fase etsing**
 - Benytter reaktive gasser
 - Etsingen kan være isotrop eller anisotrop
- **2. Plasma-etsing**
 - *Plasma: ”elektrisk nøytral, kraftig ionisert gass som består av ioner, elektroner og nøytrale partikler”*
 - Kjemisk reaktive partikler og ioner aksellereres i et elektrisk felt mot Si substratet (”target”)
 - Etser Si, SiO₂, Si₃N₄, polysilisium, metaller
 - Den **kjemiske reaksjonen** ved overflaten er sentral ved **plasma-etsing**
 - RF -energi er drivkraft for å danne de reaktive partiklene
 - **Krever ikke høye temperaturer!**

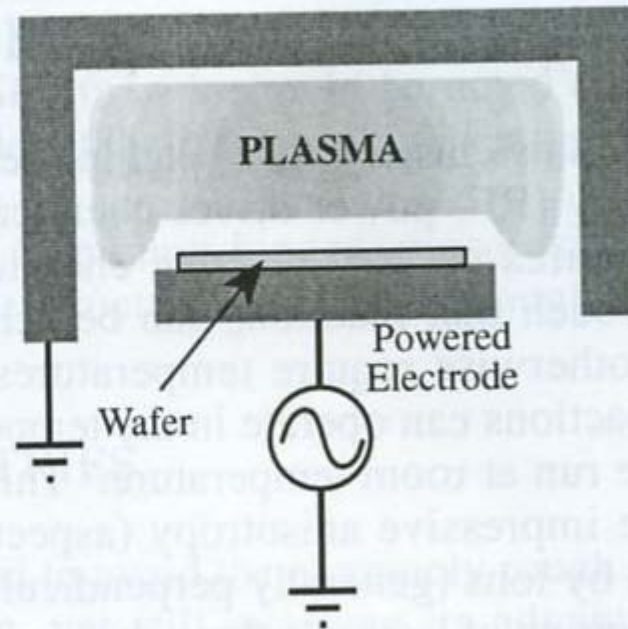
Tørr-etsing, forts.

- **3. RIE – Reaktiv Ione Etsing**
 - **Bombardementet av Si-overflaten** med høyenergi-ioner er sentralt ved **RIE**
 - Lavt trykk
 - Høyere anisotropi kan oppnås
 - Vertikal stråle : vertikal anisotropi
 - Høyere etsehastigheter

PLASMA ETCHER



REACTIVE ION ETCHER



Kovacs

DRIE

- **DRIE** – Deep Reactive Ion Etching (1995-)
 - Vertikal etsing
 - Kan etse dype hull ($> 500 \mu\text{m}$) med tilnærmet vertikale sidevegger
 - Bosch-metoden
 - Figur \rightarrow
 - Høy "aspect-ratio"
 - Etsing og deponeringstrinnene foregår vekselvis
 - ets: SF_6 , mest i bunnen!
 - deposit: polymer

Bosch-prozessen

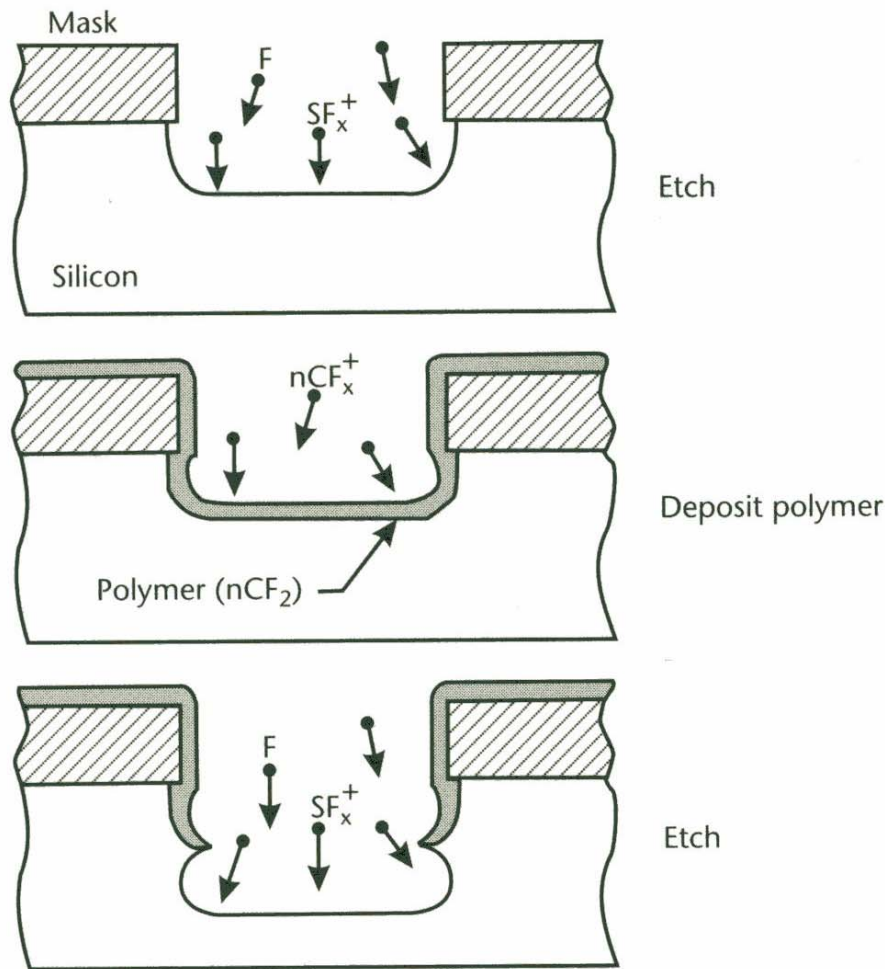
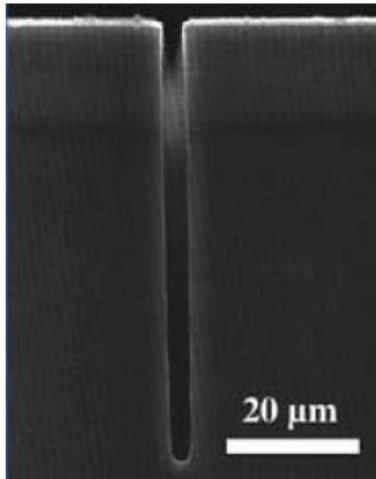
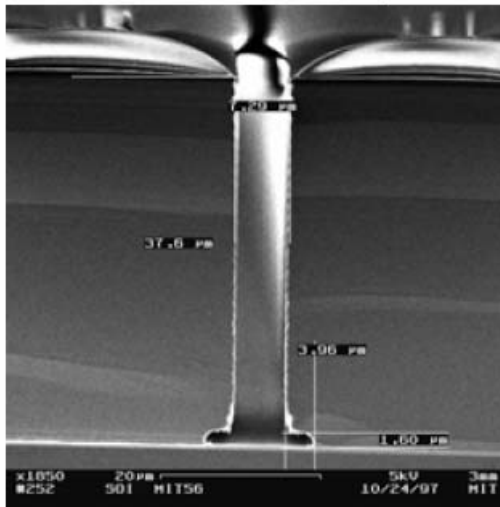
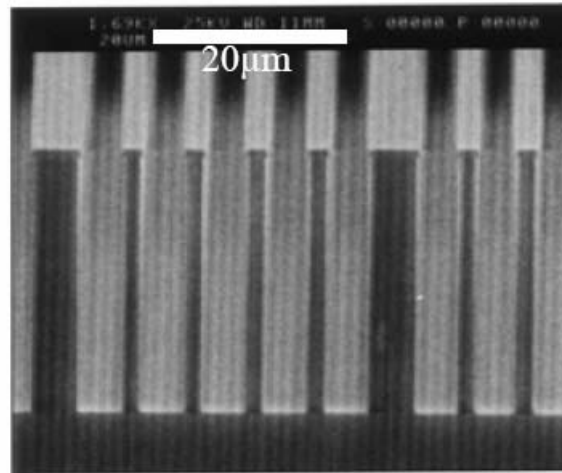


Figure 3.12 Profile of a DRIE trench using the Bosch process. The process cycles between an etch step using SF_6 gas and a polymer deposition step using C_4F_8 . The polymer protects the sidewalls from etching by the reactive fluorine radicals. The scalloping effect of the etch is exaggerated.

Deep RIE Examples

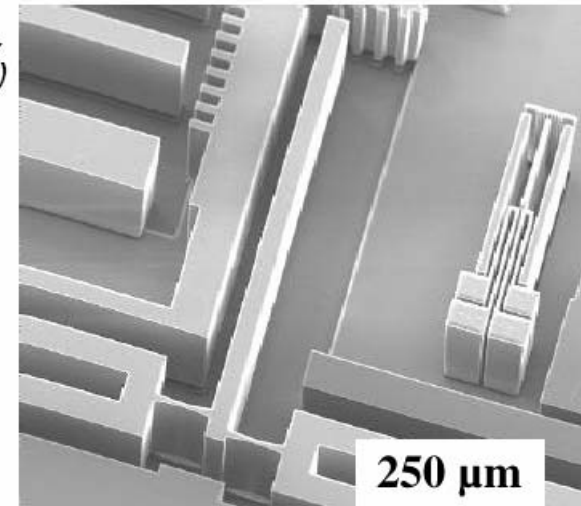


STS 1999



Ayon et al.,
1998 (MIT)

Klaassen et al.,
1995 (Stanford)



Ion milling ("fresing")

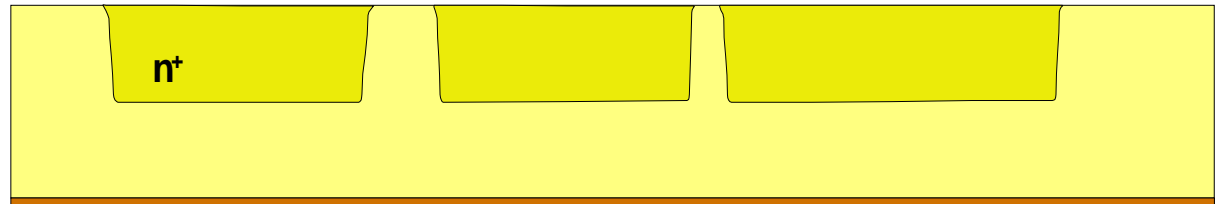
- Edelgass (Ar) aksellereres mot substratet
 - ~ 1kV
- Ingen kjemisk reaksjon
 - **Alle materialer kan bruke metoden**
- Vertikal etseprofil
- Lavere etsehastighet enn RIE

Eksempel på prosess

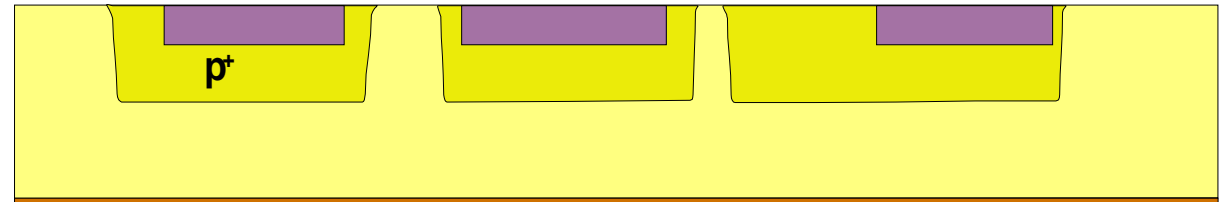
- Bulk mikromaskinering
- **MultiMEMS fra SensoNOR →**

MPW Process (1)

- **NOWEL :**
n impl. + diff.



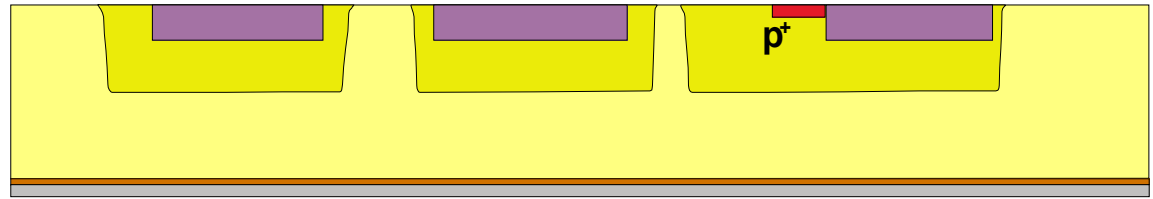
- **BUCON :**
p impl. + diff.



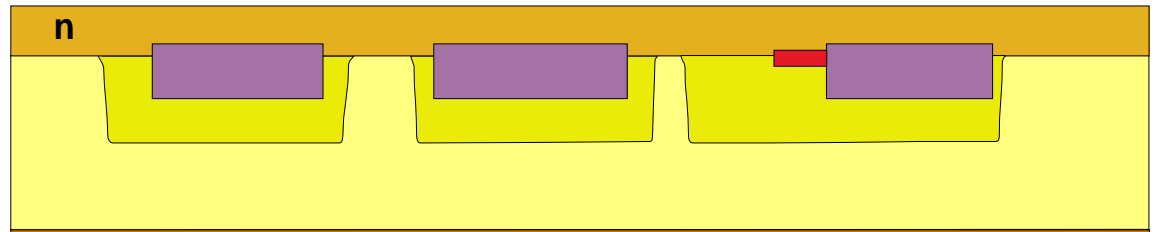
De følgende slides fra MultiMEMS, SensoNOR/Europractice

MPW Process (2)

- BURES :
p impl. + diff.

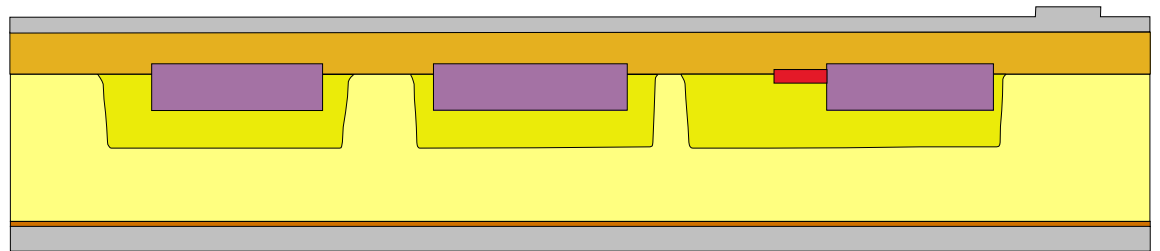


- n epi

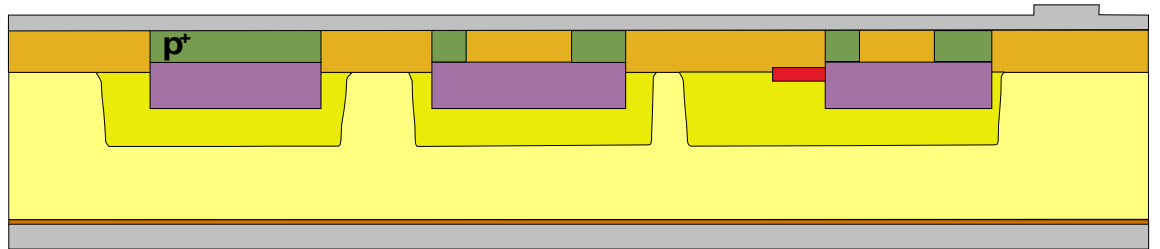


MPW Process (3)

- TIKOX :
2 oxidations

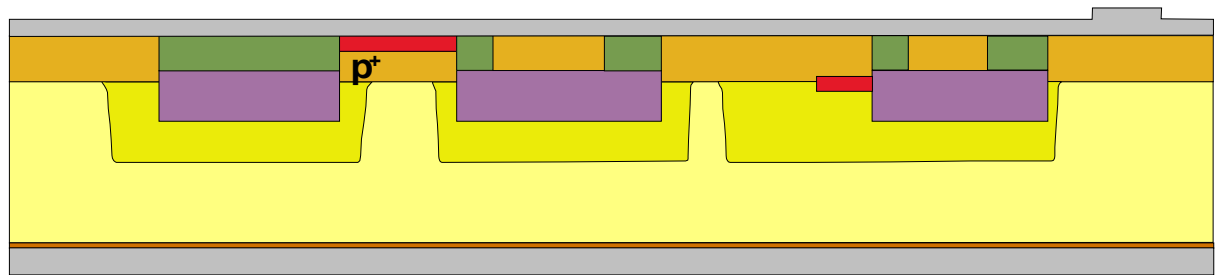


- SUCON :
p impl. +
diff.

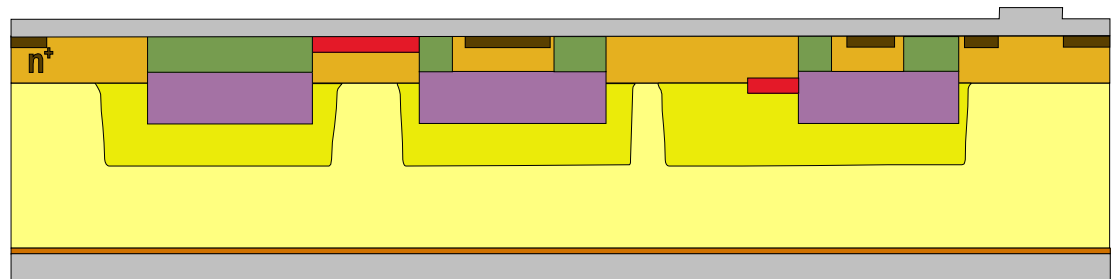


MPW Process (4)

- SURES :
p impl.

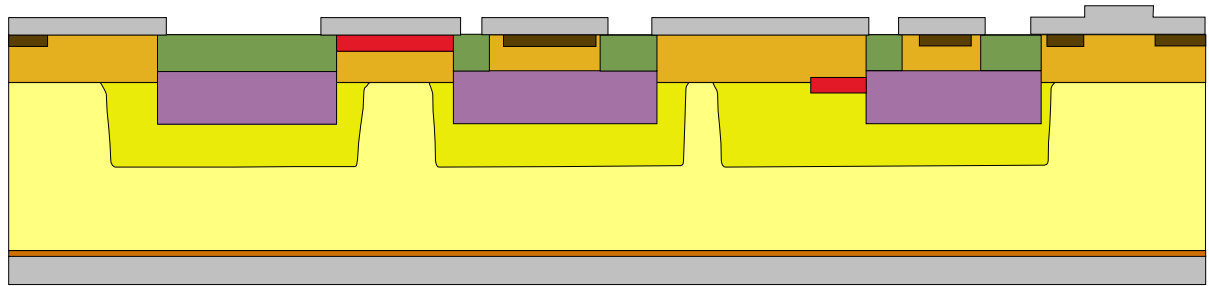


- NOSUR :
n impl. + diff

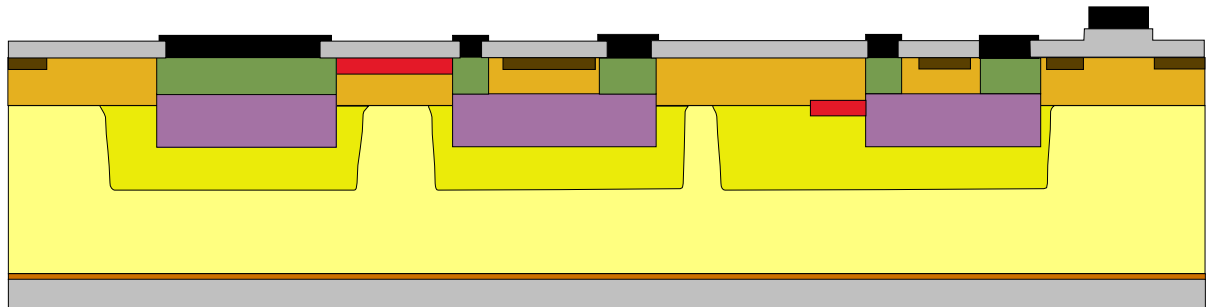


MPW Process (5)

- COHOL :
oxide etch

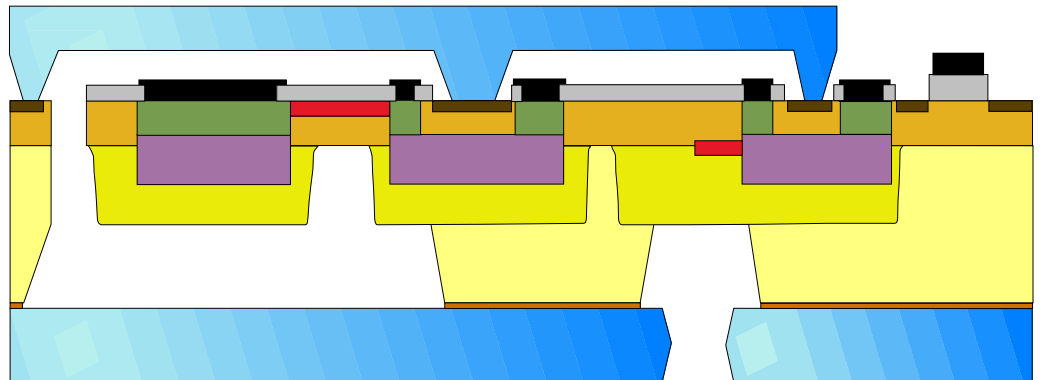
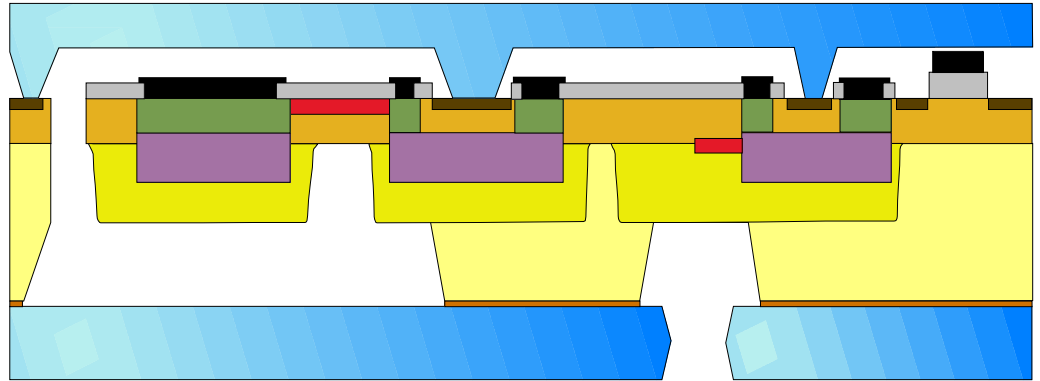


- MCOND :
Al sputter +
pattern



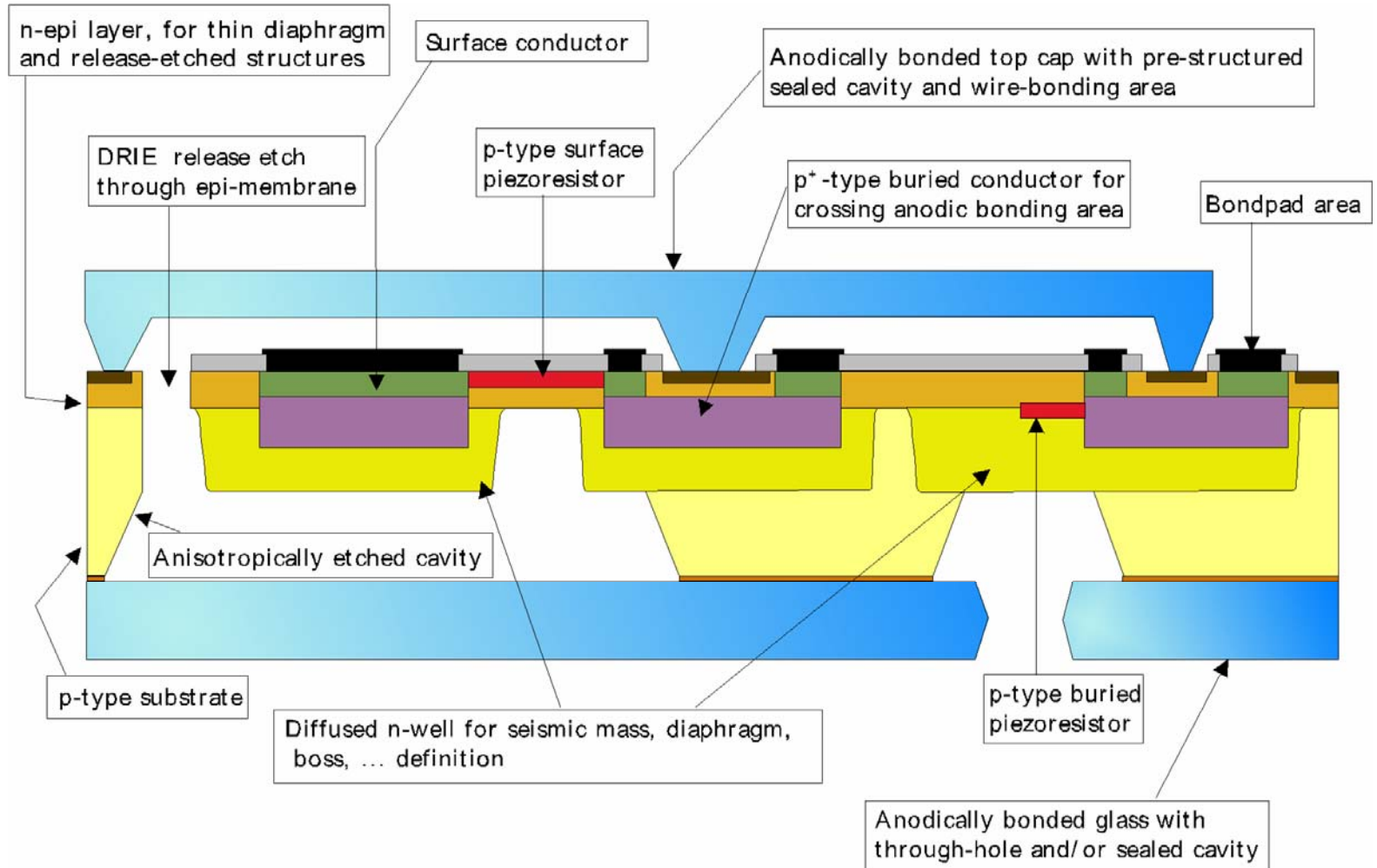
MPW Process (7)

- TOGE;
BOGEF;
BOGEB :
wet etching of
glass +
anodic
bonding



- Dicing

Cross section overview



Bygging av strukturer

- Deponering av tynne eller tykke lag ("filmer")
 - Ledere: Al, Cu
 - Halvledere: Si, polySi
 - Isolatorer: SiO₂, Si₃N₄
 - Polymerer (organisk)
- Bonde-teknikker
 - Sammensetning av strukturer (skiver)

Additive prosesstrinn

- Dannelse av filmer på overflaten av substratet
 - **Structural layers**
 - **Sacrificial layers ("spacers")**
- Teknikker
 - Epitaksiell groing
 - Oksidering av Si
 - Fordamping
 - Chemical Vapor Deposition, CVD
 - Sputtering
 - Støping

Epitaksiell groing

- Epitaksiell groing

- I utstrakt bruk i IC-industrien

- Groing av **krystallinsk** Si på en Si-skive

- Gir samme krystall-orientering

- Dope-materialer benyttes: arsenikk, fosfor, bor

- Damp-fase kjemisk deponering > 800 °C

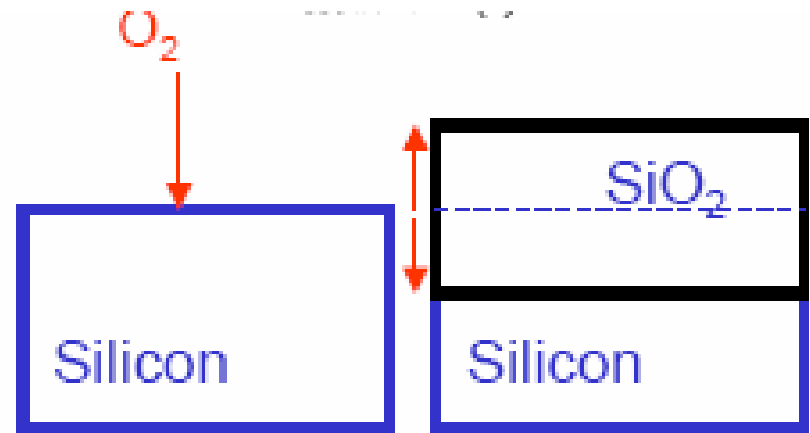
- Tynt, 1-20 μm

- Groing av **polykrystallinsk** materiale på SiO₂

- Metoden kan brukes til å gro SOS (Si på safir)

Oksidering av Si

- Termisk oksidering
 - **Høykvalitets** termisk grodd oksyd (amorft)
 - Tørr O_2 eller i damp ved **høye temp**, 850-1150 °C
 - Termisk oksidering genererer kompressivt stress \rightarrow bøyning!
 - Volum av SiO_2 er større enn for Si
 - Ulik termisk utvidelses-koeffisient



Fordamping

- Oppvarming av kilde til høy temp
 - → damp → kondensering → **film avsettes**
 - ~Vakuum
- Fordampingen skjer ved termisk oppvarming eller e-beam bombardement
- Er en retningsbestemt deponeringsprosess når:
 - liten kilde, materialet deponeres i vinkel
 - gir da dårlig "step coverage"
- Filmer får oftest **tensilt** stress (strekkes)

CVD

- **Chemical Vapor Deposition**
 - Kjemisk reaksjon settes i gang mellom damp og oppvarmet overflate
 - Høytemperatur-prosess, $>300\text{ }^{\circ}\text{C}$
 - Gir **høykvalitets** tynne dielektrikum og metall-filmer
 - Dopemateriale kan introduseres
- Kategorier
 - **PECVD**, Plasma-enhanced, $\sim 300\text{ }^{\circ}\text{C}$ eller lavere
 - PolySi, SiO₂, SiNitrid (0.2 nm – 2 μm)
 - Plasma-eksitering ved RF
 - God kontroll av stress
 - **LPCVD**, Low-pressure, 400-800 $^{\circ}\text{C}$

LPCVD

- Deponering av **polysilisium** ved LPCVD
 - Poly er et attraktivt materiale ved mikromaskinering
 - Krystallinsk kornstruktur oppnås når $> 630\text{ }^{\circ}\text{C}$
 - Temperatur bestemmer **tensilt** eller **kompressivt** stress
 - "Annealing" ved $900\text{ }^{\circ}\text{C}$ reduserer stress

Deponering av isolatorer

- Deponering av **SiO₂** ved LPCVD eller PECVD
 - < 500 °C, **LTO = low-temp oxide**
 - Amorft
 - Brukes som isolasjon eller som offer-lag
 - Etses med HF
 - **Kvaliteten er ikke så god som for oksyd fremstilt ved termisk groing!**
- Deponering av **Si₃N₄**
 - Brukes til passivering
 - Som maske ved visse etsinger (KOH)

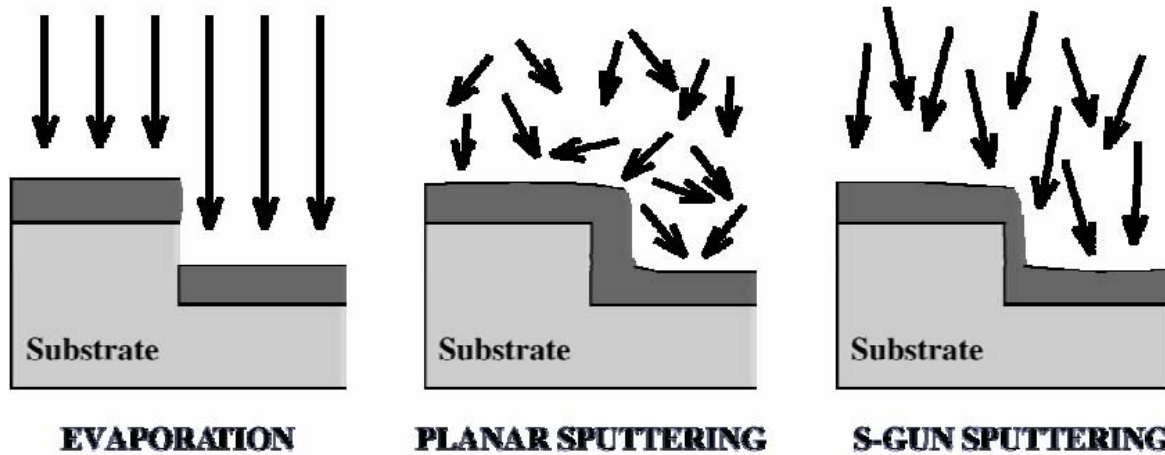
Sputter deponering

- **Target** materiale bombarderes med en strøm av edelgass-ioner (Ar^+)
 - ~ vakuum
 - Atomer rives løs og setter seg på skiven
- Ulike klasser sputtering finnes
 - Ionene aksellereres i **DC** felt mellom "target" og "wafer"
 - **RF**-eksitasjon av "target"
 - Ionestråle genereres i **plasma** og aksellereres mot "target"
- Både ledende og isolerende materialer kan sputres, dvs. et **vidt materialspekter**
 - Tynne metallfilmer, glass, piezoelektriske filmer (PZT)
- God stress-kontroll

Sputtering

- **Lave temperaturer**, $<150\text{ }^{\circ}\text{C}$
 - Mange anvendelser i MEMS
- Variant: reaktiv sputtering
 - Nitrogen eller oksygen-gass legges til, reagerer!
- Retnings "randomness" kan oppnås
 - Når "sputter target" er større enn målskiven (wafer)
 - Gir god "step coverage"
- Stress-verdi varierer med påtrykt sputter-**effekt** og **trykk** i kammeret
 - Tensilt stress: lav effekt, høyt trykk
 - Kompressivt stress: høy effekt, lavt trykk

Sputtering vs. Evaporation



Geometry of evaporation and sputtering chambers (as well as electromagnetic fields) determine *directionality* of deposition:

Good or bad step coverage (can be advantage or disadvantage)

Figure: G. Kovacs, 1996.

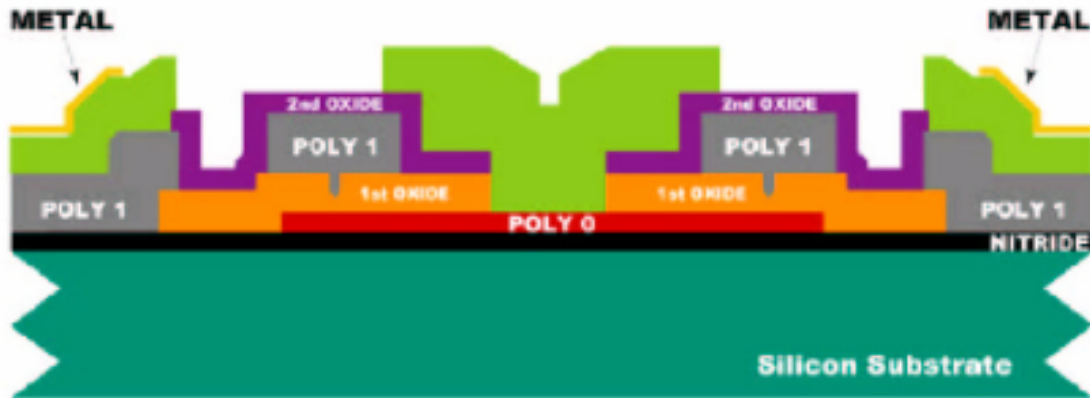
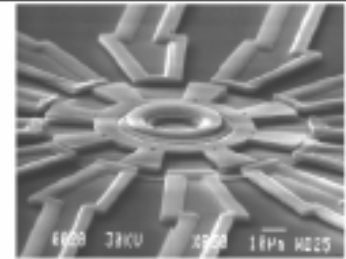
”Adhesion layer”

- Bruk av eget lag for å bedre vedheft
- Mange metaller fester ikke godt til Si, SiO₂, Si₃N₄
 - Gull, sølv, platina
 - Løsner (”peeling off”)
- Et eget tynt lag introduseres for å øke vedheft
 - Cr, Ti
 - Må unngå at disse lagene oksyderes under prosessen, - noe som ødelegger vedheften

Eksempler på prosesser

- Surface mikromaskinering
 - **polyMUMPs fra MEMSCAP →**

MUMPS Micromotor



EE C245

U. Srinivasan

6

Følgende slides fra polyMUMPs:

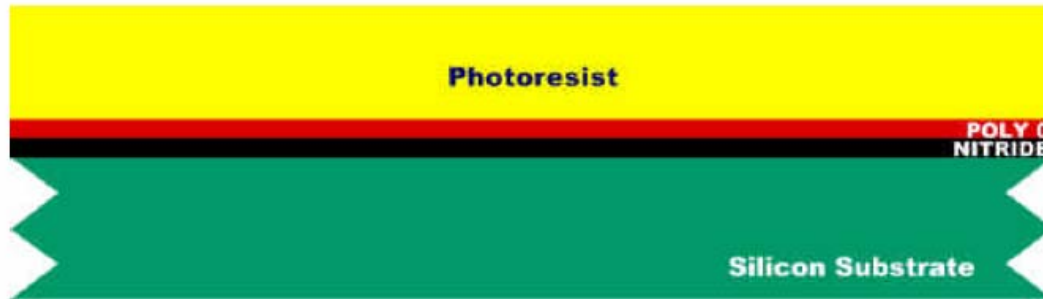


FIGURE 1.2. The surface of the starting n-type (100) wafers are heavily doped with phosphorus in a standard diffusion furnace using POCl_3 as the dopant source. A 600 nm blanket layer of low stress silicon nitride (Nitride) is deposited followed by a blanket layer of 500 nm polysilicon (Poly 0). The wafers are then coated with UV-sensitive photoresist.

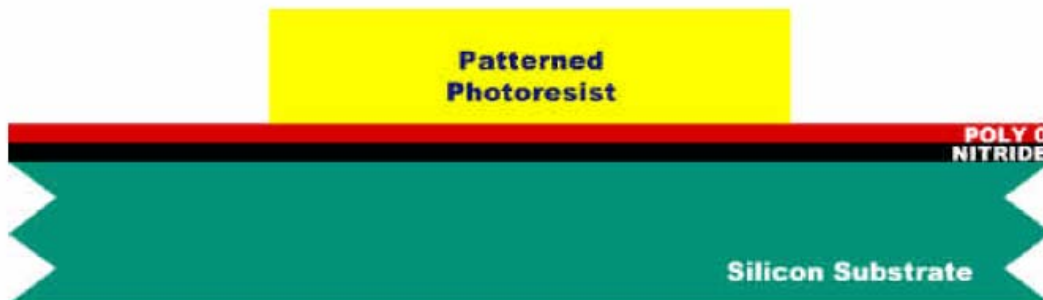


FIGURE 1.3. The photoresist is lithographically patterned by exposing it to UV light through the first level mask (POLY0) and then developing it. The photoresist in exposed areas is removed leaving behind a patterned photoresist mask for etching.

3-LAYER POLYSILICON SURFACE MICROMACHINING PROCESS



FIGURE 1.4. Reactive ion etching (RIE) is used to remove the unwanted polysilicon. After the etch, the photoresist is chemically stripped in a solvent bath. This method of patterning the wafers with photoresist, etching and stripping the remaining photoresist is used repeatedly in the PolyMUMPs process.



FIGURE 1.5. A $2.0\ \mu\text{m}$ layer of PSG is deposited on the wafers by low pressure chemical vapor deposition (LPCVD). This is the first sacrificial layer.



FIGURE 1.6. The wafers are coated with photoresist and the second level (DIMPLE) is lithographically patterned. The dimples, 750 nm deep, are reactive ion etched into the first oxide layer. After the etch, the photoresist is stripped.

CHAPTER 1

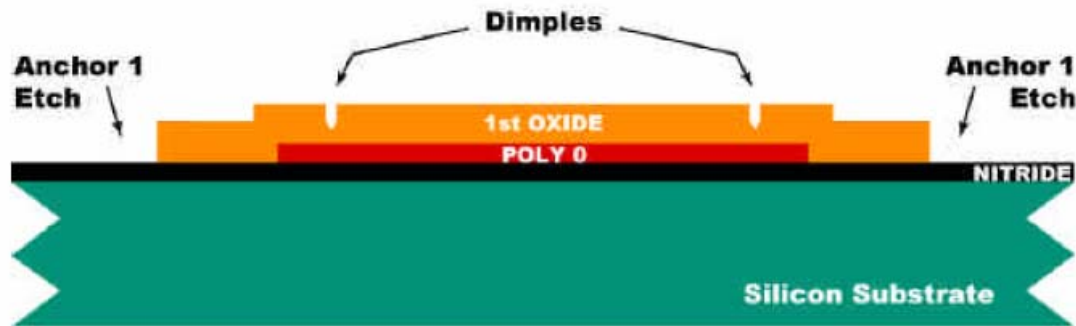


FIGURE 1.7. The wafers are re-coated with photoresist and the third level (ANCHOR1) is lithographically patterned. The unwanted oxide is removed in an RIE etch and the photoresist is stripped.

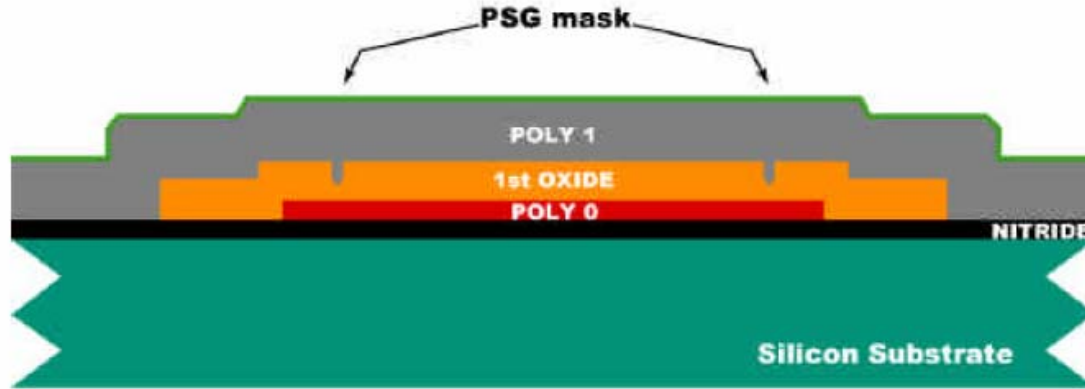


FIGURE 1.8. A blanket 2.0 μm layer of un-doped polysilicon is deposited by LPCVD followed by the deposition of 200 nm PSG and a 1050°C/1 hour anneal. The anneal serves to both dope the polysilicon and reduce its residual stress.



FIGURE 1.9. The wafer is coated with photoresist and the fourth level (POLY1) is lithographically patterned. The PSG is first etched to create a hard mask and then Poly 1 is etched by RIE. After the etch is completed, the photoresist and PSG hard mask are removed.

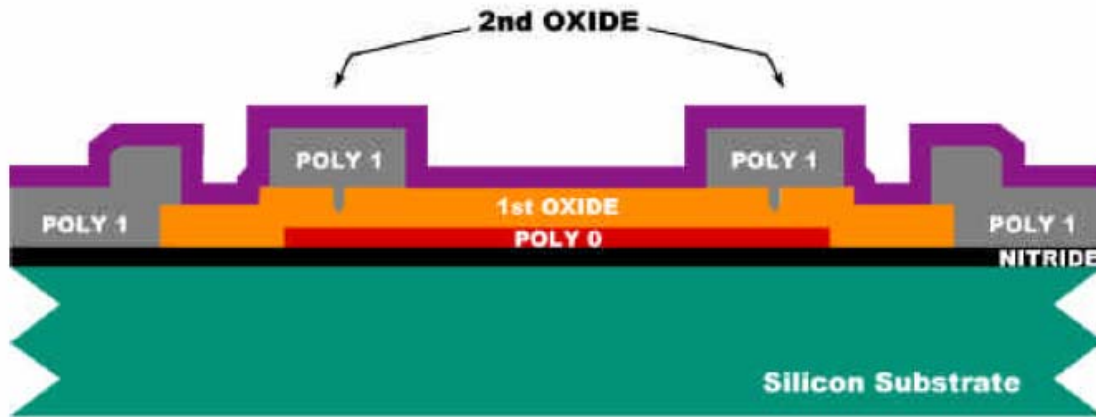


FIGURE 1.10. The Second Oxide layer, 0.75 μm of PSG, is deposited on the wafer. This layer is patterned twice to allow contact to both Poly 1 and substrate layers.



FIGURE 1.11. The wafer is coated with photoresist and the fifth level (POLY1_POLY2_VIA) is lithographically patterned. The unwanted Second Oxide is RIE etched, stopping on Poly 1, and the photoresist is stripped.

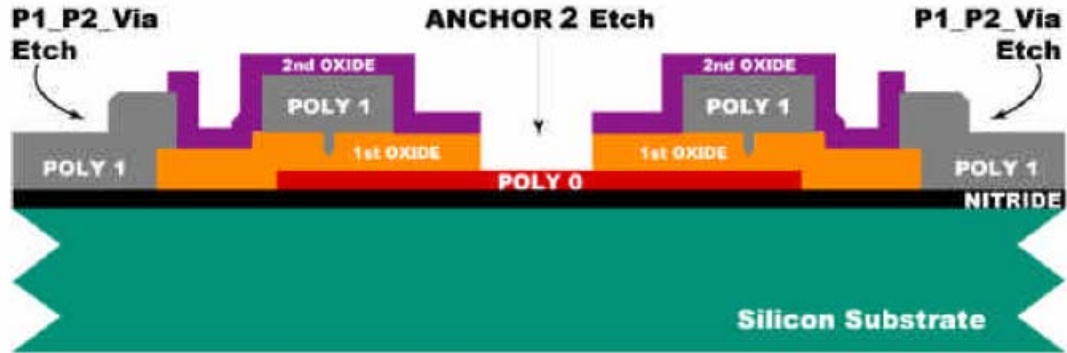


FIGURE 1.12. The wafer is re-coated with photoresist and the sixth level (ANCHOR2) is lithographically patterned. The Second and First Oxides are RIE etched, stopping on either Nitride or Poly 0, and the photoresist is stripped. The ANCHOR2 level provides openings for Poly 2 to contact with Nitride or Poly 0.

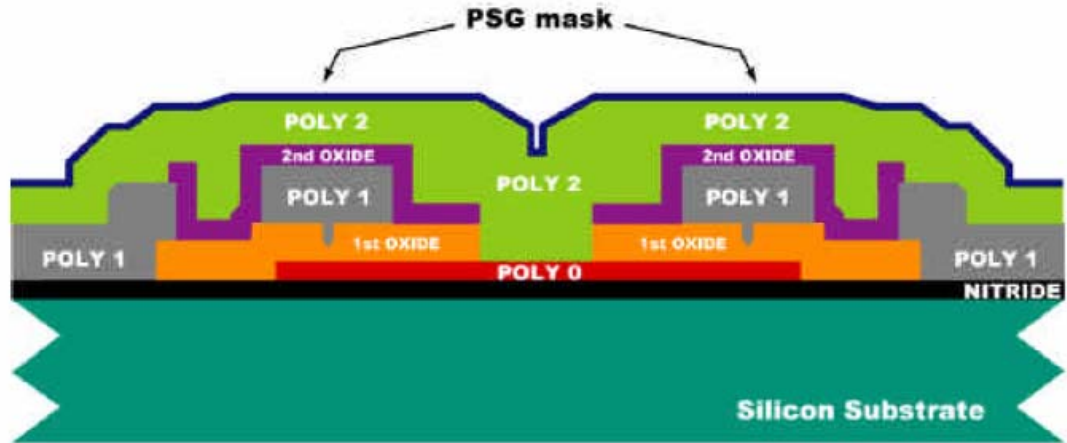


FIGURE 1.13. A 1.5 μm un-doped polysilicon layer is deposited followed by a 200 nm PSG hardmask layer. The wafers are annealed at 1050°C for one hour to dope the polysilicon and reduce residual stress.

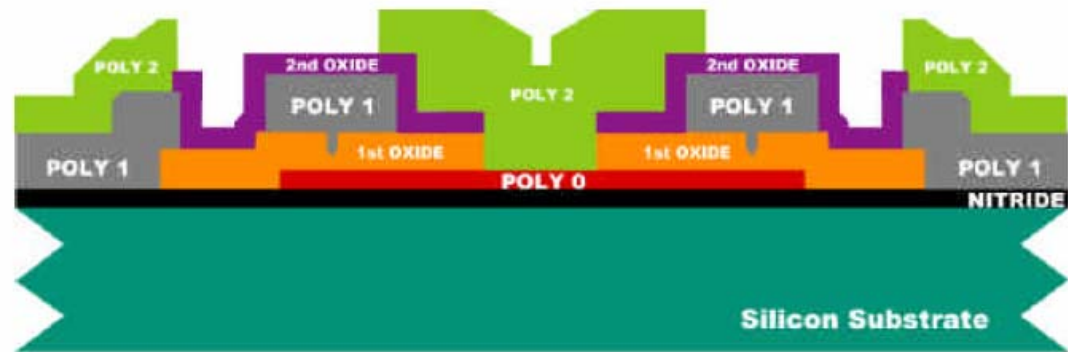


FIGURE 1.14. The wafer is coated with photoresist and the seventh level (POLY2) is lithographically patterned. The PSG hard mask and Poly 2 layers are RIE etched and the photoresist and hard mask are removed. All mechanical structures have now been fabricated. The remaining steps are to deposit the metal layer and remove the sacrificial oxides.

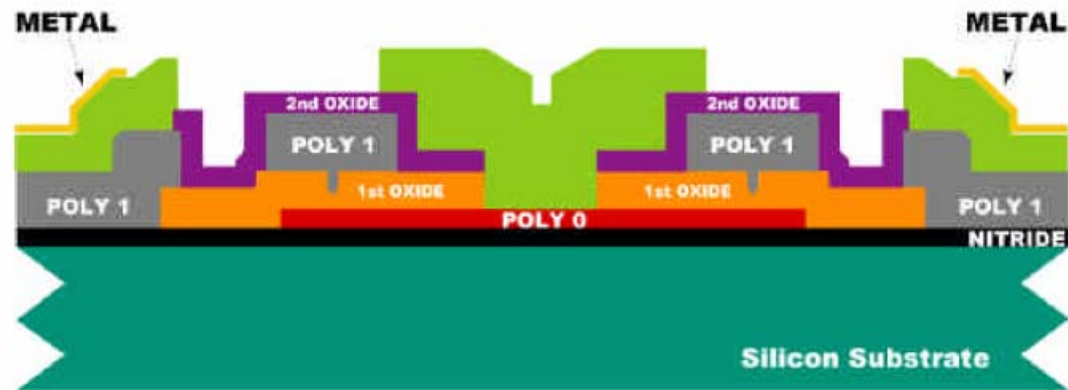


FIGURE 1.15. The wafer is coated with photoresist and the eighth level (METAL) is lithographically patterned. The metal (gold with a thin adhesion layer) is deposited by lift-off patterning which does not require etching. The side wall of the photoresist is sloped at a reentrant angle, which allows the metal to be deposited on the surfaces of the wafer and the photoresist, but provides breaks in the continuity of the metal over the reentrant photoresist step. The photoresist and unwanted metal (atop the photoresist) are then removed in a solvent bath. The process is now complete and the wafers can be coated with a protective layer of photoresist and diced. The chips are sorted and shipped.

CHAPTER 1

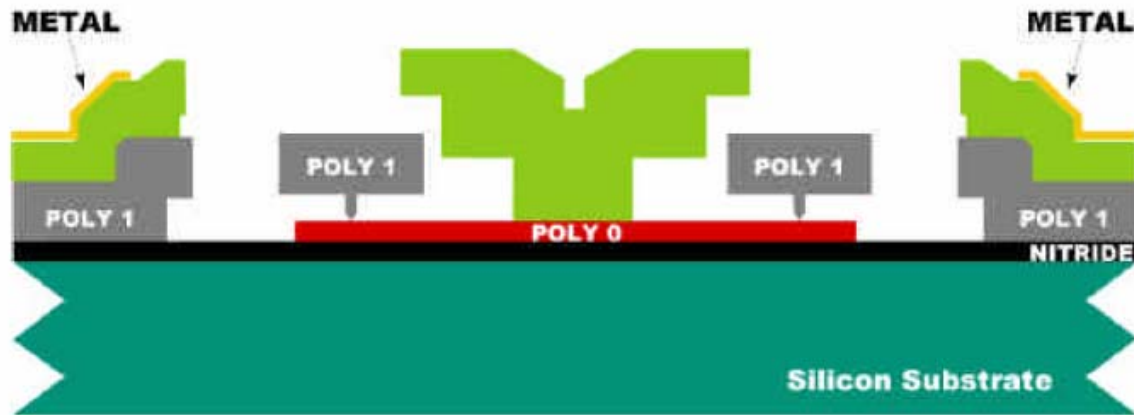
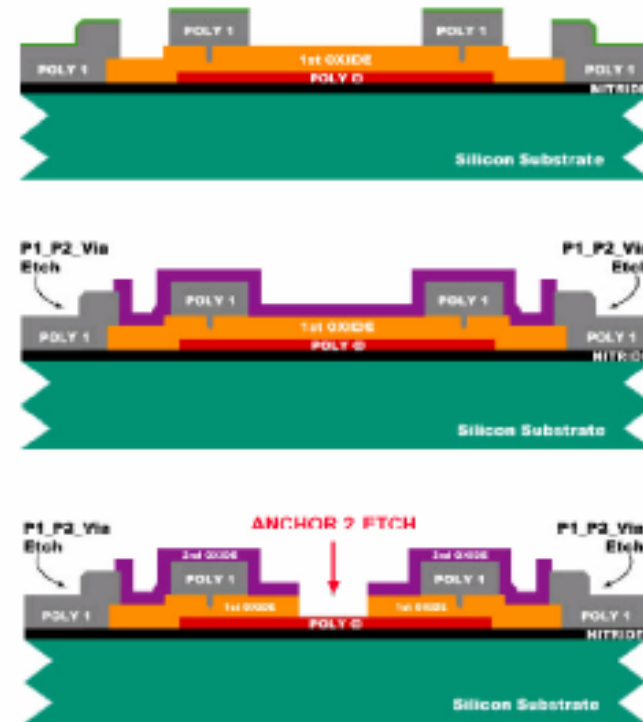
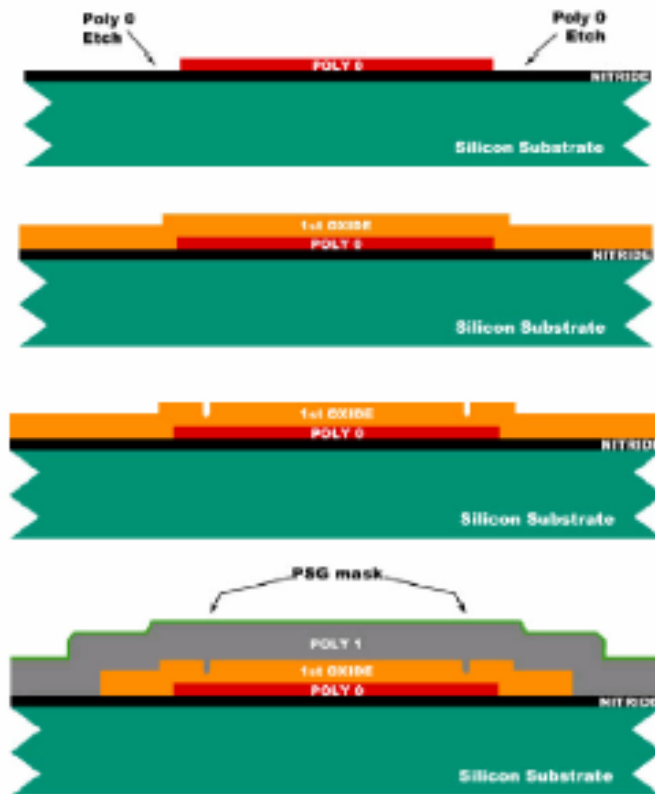


FIGURE 1.16. The structures are released by immersing the chips in a 49% HF solution. The Poly 1 “rotor” can be seen around the fixed Poly 2 hub. The stacks of Poly 1, Poly 2 and Metal on the sides represent the stators used to drive the motor electrostatically.

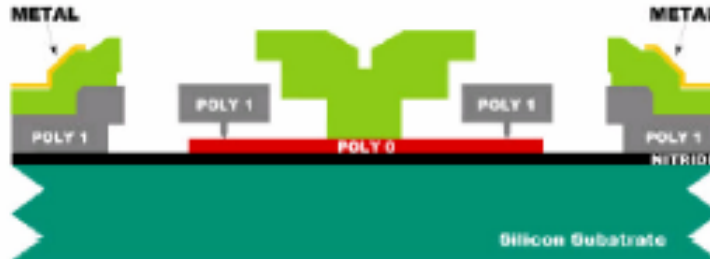
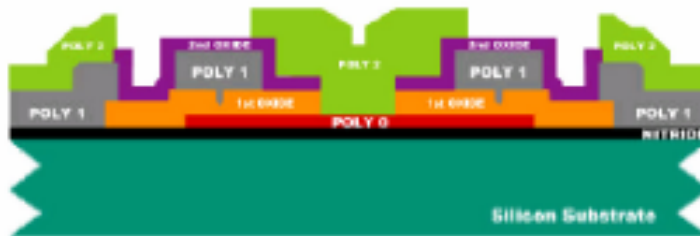
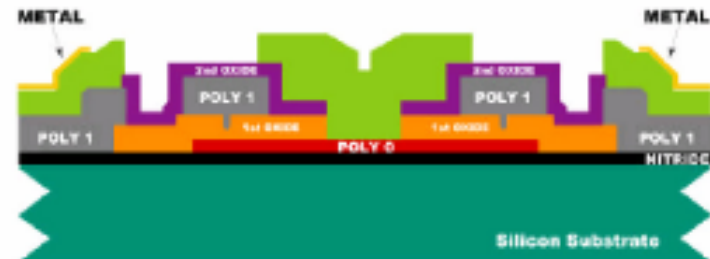
MUMPS Process Flow I



EE C245

U. Srinivasan ©

MUMPS Process Flow II



EE C245

Avanserte prosesserings-trinn

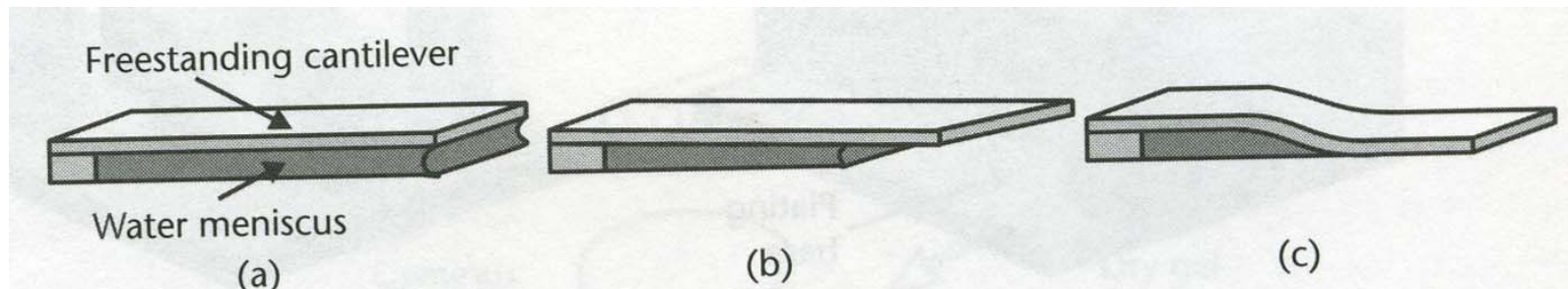
- **Anodisk bonding**
 - Si-skiver bondes sammen, glass – Si
 - Brukes for eksempel ved trykksensorer (jmf. MultiMEMS)
 - 200 – 500 °C, 500 – 1500 V
 - Glass får negative ioner i kontakt-skiktet mot Si
- **Elektroplettering ("electroplating")**
 - Tynn pletteringsbase deponeres på Si-substrat ("seed layer")
 - Plettering med gull, kobber, nikkel etc.
 - Kan gi tykke lag, 5 – 100 µm
 - Kan brukes for å lage form ved støping ("molding")
 - Mold = støpeform
- Tykk fotoresist kan også brukes til å lage støpeform

Mikromaskinering ved LIGA

- **LIGA** = en støpeform-metode
 - **Lithographie, Galvanoformung, Abformung**
 - Røntgen-stråle for maske-eksponering (X-ray)
 - Galvanisering → metall støpeform dannes
 - Støping ("molding") → komponenter dannes
 - **Plastikk**, metall, keramikk -komponenter
- + Fleksibel metode
- ÷ X-ray må benyttes, høy produksjonskostnad
- + Gir høy aspect ratio, 3D komponenter!
- ÷ Begrenset av at 3.dje dimensjon kun kan være vertikal

Superkritisk tørring

- Fjerning av offerlag er problematisk
 - HF etser → skylning i vann benyttes
 - Vannet sitter igjen under strukturene (pga. overflate-spenning)
 - Tynn skive (menisk) dannes
 - Væske-volum avtar ved tørking
 - Strukturer dras ned → **"stiction"** → **struktur må fristilles!**
- **"Supercritical Point Drying"**: hindrer dannelsen av menisker
 - Fuktig skive føres inn i metanol-kammer
 - Flytende CO₂ føres inn → blandingen tappes → CO₂-rest varmes opp til superkritisk region (overgang: gass - væske) → gassen luftes ut



Oppsummering av spesifikke MEMS metoder

- Metoder **spesielt** utviklet for MEMS
 - Anisotrop kjemisk våt-etsing
 - Dyp reaktiv ione-etsing, RIE
 - Offer-lag-etsing ("sacrificial layer")
 - "Critical-point drying"
 - "Wafer bonding"

Strukturlag - offerlag

- Strukturelt lag – offerlag (eks. Varadan)
 - polySi SiO₂
 - Polyimide aluminium
 - Si₃N₄ polySi
 - Wolfram SiO₂

Strukturlag – offerlag, forts.

Structure

polySi

Al

SiO₂

Al

poly-SiGe

Sacrificial

SiO₂, PSG, LTO

photoresist

polySi

Si

poly-Ge

Etchant

HF, BHF

O₂ plasma

XeF₂

EDP, TMAH, XeF₂

H₂O₂, hot H₂O

Srinivasan

Process highlights

- "Full MEMS" processing capabilities
- 100 & 150mm wafer diameter
- Automatic lithography lines
- PECVD deposition of Si_3N_4 and SiO_2
- Dry etching of Al, Poly-Si, Si_3N_4 and SiO_2
- Deep Reactive Ion Etching of silicon
- Wet etching of silicon
- Advanced wafer bonding technologies
- Deposition of Au, Al, Ni, NiCr, Ti, etc
- Automatic visual inspection
- Full automatic electric wafer test
- Wafer dicing



Processing equipment



■ Diffusion / oxidation furnaces

- Diffusion
- Annealing
- Oxidation
- LPCVD poly-Si
- LPCVD Si₃N₄
- POCl₃
- SiC tube for growth of extra thick oxide

Processing equipment



■ Automatic resist coaters

- Double sided coating
- fully automated



■ Mask aligners

- Contact / proximity printing
- Front to back-side alignment
- Throughput of 170 wafers / hour

Processing equipment

■ PECVD deposition

- Si_3N_4
- SiO_2
- Amorphous silicon

■ RIE etching

- Silicon (Bosch / Cryo)
- SiO_2
- Si_3N_4
- Poly - silicon
- Aluminum
- polyimide

